

**UNIVERSIDADE DO ESTADO DE SANTA CATARINA – UDESC**  
**CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT**  
**PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA – PPGEEL**

**ANA PAULA HENN WAENGA**

**OTIMIZAÇÃO E ANÁLISE DA VIABILIDADE TÉCNICA E FINANCEIRA DO  
INVERSOR A CAPACITOR FLUTUANTE DE M NÍVEIS**

**JOINVILLE**

**2024**

**ANA PAULA HENN WAENGA**

**OTIMIZAÇÃO E ANÁLISE DA VIABILIDADE TÉCNICA E FINANCEIRA DO  
INVERSOR A CAPACITOR FLUTUANTE DE M NÍVEIS**

Dissertação apresentada como requisito parcial para obtenção do título de mestre em Engenharia Elétrica do Programa de Pós-Graduação em Engenharia Elétrica do Centro de Ciências Tecnológicas – CCT, da Universidade do Estado de Santa Catarina – UDESC.

Orientador: Prof. Dr. André Bittencourt Leal

Coorientador: Prof. Dr. Ademir Nied

**JOINVILLE**

**2024**

**Ficha catalográfica elaborada pelo programa de geração automática da  
Biblioteca Universitária Udesc,  
com os dados fornecidos pelo(a) autor(a)**

Waenga, Ana Paula Henn  
Otimização e análise da viabilidade técnica e financeira do  
inversor a capacitor flutuante de M níveis / Ana Paula Henn  
Waenga. -- 2024.  
178 p.

Orientador: André Bittencourt Leal  
Coorientador: Ademir Nied  
Dissertação (mestrado) -- Universidade do Estado de  
Santa Catarina, Centro de Ciências Tecnológicas, Programa  
de Pós-Graduação em Engenharia Elétrica, Joinville, 2024.

1. Inversor multinível. 2. Capacitor flutuante. 3.  
Otimização. 4. M níveis. 5. Fronteira de pareto. I. Leal, André  
Bittencourt. II. Nied, Ademir. III. Universidade do Estado de  
Santa Catarina, Centro de Ciências Tecnológicas, Programa  
de Pós-Graduação em Engenharia Elétrica. IV. Título.

**ANA PAULA HENN WAENGA**

**OTIMIZAÇÃO E ANÁLISE DA VIABILIDADE TÉCNICA E FINANCEIRA DO  
INVERSOR A CAPACITOR FLUTUANTE DE M NÍVEIS**

Dissertação apresentada como requisito parcial para obtenção do título de mestre em Engenharia Elétrica pelo Programa de Pós-Graduação em Engenharia Elétrica do Centro de Ciências Tecnológicas – CCT, da Universidade do Estado de Santa Catarina – UDESC.

Orientador: Prof. Dr. André Bittencourt Leal

Coorientador: Prof. Dr. Ademir Nied

**BANCA EXAMINADORA**

Membros:

Prof. Dr. Ademir Nied.

UDESC/CCT (presidente/coorientador)

Prof. Dr. Diego Santos Greff.

UFSC/Joinville

Prof. Dr. Tiago Davi Curi Busarello

UFSC/Blumenau

Joinville, 30 de agosto de 2024.

Dedico este trabalho aos meus pais, por todo apoio, as minhas conquistas serão sempre, as nossas conquistas! Obrigada por tudo, amo-os infinitamente.

## AGRADECIMENTOS

Agradeço primeiramente a Deus por ter me dado saúde e forças para superar todas as adversidades ao longo desse mestrado, que não foram poucas.

Agradeço aos meus pais pelo apoio emocional e financeiro, por financiarem quase integralmente os custos da construção do meu protótipo, microcontroladores e afins, pelas ligações e mensagens carinhosas para me apoiar, que mesmo à distância me confortaram, pelas visitas da minha mãezinha em Joinville e pelas comidinhas deliciosas, que meu pai preparava e me trazia.

Sou grata aos meus irmãos Bárbara, Camila e Paulinho e em memória dos meus amados avós: Rosa Prybytowicz Waenga, Martim Waenga, Laura Konrad Henn e Leopoldo Henn, meu tio Luís Carlos Presente, minha madrinha Janice Henn Presente e meu padrinho Miroslau Sérgio Waenga, bem como à toda minha família, pelo apoio que sempre me deram durante toda a minha vida.

Agradeço ao meu orientador André Bittencourt Leal e ao coorientador Ademir Nied por finalizarem a condução do meu trabalho de pesquisa, agradeço também a coordenação da pós-graduação e a direção de pesquisa por seu trabalho e auxílio nas adversidades desta pesquisa.

Agradeço ao meu ex-gerente e orientador Gustavo Moreira na Embraco/Nidec por ter me dado a oportunidade de iniciar na área de Acionamentos Elétricos, Eletrônica de Potência e Controle de Sistemas no setor de Pesquisa e Desenvolvimento em Sistemas de Refrigeração no time da Engenharia numa multinacional e pela flexibilidade de horários que me foi dada no estágio, me possibilitando cursar todas as disciplinas do mestrado no final da graduação.

Agradeço a todos os meus professores da UDESC e da UFSC, onde cursei as disciplinas do mestrado, pela excelência da qualidade técnica de cada um.

Agradeço à secretaria Cíntia da pós-graduação por sempre me ajudar em relação as questões administrativas do curso para que eu não perdesse os prazos.

Agradeço infinitamente aos técnicos do suporte por me ajudarem eficientemente com as questões dos softwares online da UDESC, pois sem o acesso aos mesmos este trabalho não seria possível.

E por último e não menos importante, agradeço à FAPESC pela bolsa de estudos e a UDESC pela infraestrutura disponibilizada.

"Me levanto sobre o sacrifício de um milhão de mulheres que vieram antes e penso: o que é que eu faço para tornar esta montanha mais alta para que as mulheres que vierem depois de mim possam ver além?" Rupi Kaur.

## RESUMO

Este trabalho examina a viabilidade técnica e financeira do inversor a capacitor flutuante de M níveis, através da otimização dos componentes presentes na topologia desse inversor no intervalo dos níveis entre  $M = 3$  até 13 níveis, aliada ao cálculo das perdas, custo, quantidade de componentes, volume e eficiência. O trabalho desenvolve uma metodologia de projeto para selecionar o nível M ideal para a otimização do inversor, utilizando a combinação dos métodos da matriz de decisão, juntamente com a curva ABC de Pareto e a Fronteira de Pareto. Os cálculos teóricos e as simulações foram validadas através do protótipo construído em 75% dos parâmetros analisados, no caso o custo, volume e quantidade de componentes. Os outros 25% que não foram validados são provenientes da eficiência, que resultam das perdas obtidas na parte de testes do protótipo, e foram estimados pelos componentes utilizados via testes de similaridade. A validação dessa estimativa é justificada uma vez que todas as partes do protótipo, antes de sua construção, tiveram seus testes práticos validados em protoboard, com tensões proporcionais e menores que a nominal. A metodologia proposta é validada através de cálculos, simulações no software Psim, testes em protoboard, construção do protótipo e testes de energização e circuito de comando do protótipo.

**Palavras-chave:** Inversores Multinível; Capacitor Flutuante; Otimização; M níveis; Fronteira de Pareto.

## ABSTRACT

This work examines the technical and financial feasibility of an M-level flying capacitor inverter by optimizing the components present in the topology of this inverter in the range of levels between  $M = 3$  and 13, combined with the calculation of losses, cost, number of components, volume and efficiency. The work develops a design methodology to select the ideal M-level for inverter optimization, using a combination of decision matrix methods, together with the Pareto ABC curve and the Pareto Front. The theoretical calculations and simulations were validated through the prototype built in 75% of the analyzed parameters, in this case the cost, volume and number of components. The other 25% that were not validated come from the efficiency, which results from the losses obtained in the prototype testing part, and were estimated by the components used via similarity tests. The validation of this estimate is justified since all parts of the prototype, before its construction, had their practical tests validated on a protoboard, with proportional voltages and lower than the nominal one. The proposed methodology is validated through calculations, simulations in the Psim software, tests on a protoboard, construction of the prototype and energization and control circuit tests of the prototype.

**Keywords:** Multilevel Inverters; Flying Capacitor; Optimization; Pareto Front; Decision Matrix, M levels, Pareto ABC Curve.

## LISTA DE ILUSTRAÇÕES

Figura 1 – Conversor NPC: três níveis (a); cinco níveis (b).....	32
Figura 2 – Forma de onda da tensão de saída de um inversor NPC com índice de modulação de 0,9 e frequência de comutação de 2 kHz: com três níveis.....	33
Figura 3 – Forma de onda da tensão de saída de um inversor NPC com índice de modulação de 0,9 e frequência de comutação de 2 kHz: com cinco níveis.....	34
Figura 4 – Conversor Flying Capacitor apresentando: três níveis na forma de onda da tensão de saída (a) e apresentando cinco níveis na forma de onda da tensão de saída (b).....	35
Figura 5 – Conversor Cascata com ponte completa monofásico, apresentando cinco níveis na forma de onda de tensão de saída (a). Conversor Cascata meia ponte monofásico, apresentando cinco níveis na forma de onda de tensão de saída (b).....	38
Figura 6 – Conversor Modular Multinível com $M=4$ submódulos meia ponte (a) Estados do submódulo meia ponte (b).....	40
Figura 7 – Topologia da estrutura multinível híbrida apresentando diferentes tensões nas células monofásicas em cascata.....	42
Figura 8 – Formas de onda na tensão de saída para a topologia híbrida e para a topologia convencional aplicados ao MMC.....	42
Figura 9 – Formas de onda das portadoras dispostas em fase para um conversor 5 níveis.....	44
Figura 10 – Formas de onda das portadoras dispostas em oposição de fase para um conversor 5 níveis.....	44
Figura 11 – Formas de onda das portadoras dispostas em oposição alternada de fase para um conversor 5 níveis.....	45
Figura 12 – Formas de onda das portadoras dispostas em deslocamento de fase para um conversor 5 níveis.....	45
Figura 13 – Estrutura básica do Inversor $M$ níveis com capacitores flutuantes..	47
Figura 14 – Otimização de Monte Carlo para o Inversor a Capacitor Flutuante..	54
Figura 15 – Comportamento da Fronteira de Pareto em Análises Multiobjetivo..	57
Figura 16 – Fluxograma para determinação das soluções multiobjetivos.....	58

Figura 17 – Diagrama de Pareto: Ocorrências para serem analisadas.....	59
Figura 18 – Diagrama de Pareto: Curva da Porcentagem Acumulada da Frequência das Ocorrências.....	60
Figura 19 – Diagrama de Pareto: Panorama Geral de todas as Ocorrências aliadas com as Frequências Acumuladas.....	60
Figura 20 – Frequência de corte ( $f_c$ ) para o inversor a capacitor flutuante.....	67
Figura 21 – Ondulação da corrente no indutor do filtro LC para o inversor de capacitor flutuante.....	68
Figura 22 - Ondulação da tensão do capacitor e indutor e na corrente do capacitor no filtro LC para o inversor a capacitor flutuante.....	68
Figura 23 – Formas de onda da corrente de indutor e capacitor do filtro LC com a presença de ondulações.....	69
Figura 24 – Modulação com deslocamento de fase usada para comando do Inversor a Capacitor Flutuante.....	72
Figura 25 – Circuito equivalente para o cálculo térmico.....	74
Figura 26 – Curva Fator de Correção X Comprimento (mm).....	76
Figura 27 – Layout do menu presente na planilha automatizada criada no Matlab para o projeto e otimização do Inversor Flying Capacitor com M níveis.....	95
Figura 28 – Layout do Inversor a Capacitor Flutuante no Altium em 3D.....	96
Figura 29 – Protótipo construído montado em bancada com as fontes auxiliares, sistema de refrigeração, comando e sensoriamento (a). Vista ampliada do protótipo (b).....	98
Figura 30 – Ligação da Ventilação Forçada.....	98
Figura 31 – Sensor Termopar com sonda NPC.....	99
Figura 32 – Ondulação de corrente para os capacitores de barramento.....	104
Figura 33 – Projeto dos sensores para medição da tensão dos capacitores flutuantes, usando o opto acoplador PC817.....	106
Figura 34 – Simulação no Psim para faixa de operação linear do opto acoplador PC817 utilizado como sensor: Para 517,5 V (a). 414 V (b).....	107
Figura 35 – Implementação prática do opto acoplador na faixa de operação linear para ser usado como sensor.....	108
Figura 36 – Circuito de Aplicação Típico do HCPL 3120.....	109
Figura 37 – Esquemático do Inversor a Capacitor Flutuante com a modulação	

com deslocamento de fase para comando de interruptores no Psim.....	109
Figura 38 – Defasagem positiva das portadoras com modulação com deslocamento de fase na simulação do Psim.....	110
Figura 39 – Defasagem negativa das portadoras com modulação com deslocamento de fase na simulação do Psim.....	110
Figura 40 – Defasagem positiva das portadoras com modulação com deslocamento de fase no osciloscópio (a). Defasagem positiva das portadoras com modulação com deslocamento de fase no osciloscópio (b).....	111
Figura 41 – Comando Phase Shift nos gate-drivers dos Mosfets do Inversor de Capacitor Flutuante.....	112
Figura 42 – Indutor construído com núcleo sendust e fio 14 AWG.....	113
Figura 43 – Testes no indutímetro para as frequências de 10 kHz e 100 kHz para o indutor construído.....	113

## LISTA DE GRÁFICOS

Gráfico 1 – Formas de onda do MOSFET.....	78
Gráfico 2 – Variação de $R_{DSon}$ X $T_j$ .....	79
Gráfico 3 – Gráfico com valores totais e otimizados para o Inversor de Capacitor flutuante com $M= 3$ até 13 níveis: Eficiência X Volume.....	84
Gráfico 4 – Gráfico com valores totais e otimizados para o Inversor de Capacitor flutuante com $M= 3$ até 13 níveis: Custo X Componentes .....	84
Gráfico 5 – Gráfico da curva ABC de Pareto: Volume.....	86
Gráfico 6 – Gráfico da curva ABC de Pareto: Custo.....	87
Gráfico 7 – Gráfico da curva ABC de Pareto: Número de Componentes.....	88
Gráfico 8 – Gráfico da curva ABC de Pareto: Eficiência.....	89
Gráfico 9 – Gráfico da Frente de Pareto pelo critério da função Multi-Objetivo: Eficiência X Volume.....	92
Gráfico 10 – Gráfico da Frente de Pareto pelo critério da função Multi-Objetivo: Eficiência X Custo.....	93
Gráfico 11 – Gráfico da Frente de Pareto pelo critério da função Multi-Objetivo: Eficiência X Custo X Volume.....	93
Gráfico 12 - Gráfico da curva ABC de Pareto: Custo.....	117
Gráfico 13 - Gráfico da curva ABC de Pareto: Volume.....	118
Gráfico 14 - Gráfico da curva ABC de Pareto: Eficiência.....	119
Gráfico 15 - Gráfico da curva ABC de Pareto: Número de Componentes.....	120
Gráfico 16 – Gráfico para encontro da densidade de perdas no núcleo da Magnetics.....	173

## LISTA DE TABELAS

Tabela 1 - Sequência de comutação para um conversor monofásico NPC de 3 níveis.....	32
Tabela 2 – Sequência de comutação para um conversor monofásico NPC de 5 níveis.....	34
Tabela 3 – Sequência de comutação para um conversor monofásico de capacitor flutuante com 3 níveis.....	36
Tabela 4 – Sequência de comutação para um conversor monofásico de capacitor flutuante com 5 níveis.....	37
Tabela 5 – Sequência de comutação para um conversor cascata com ponte completa monofásico de 5 níveis.....	39
Tabela 6 - Quantidade de componentes utilizados nas principais topologias dos conversores.....	43
Tabela 7 – Etapas de Condução do Conversor Multinível com Capacitor Flutuante de três níveis.....	50
Tabela 8 – Critérios e Pesos determinados por Bruning.....	62
Tabela 9 – Especificações do Projeto.....	64
Tabela 10 - Valores do Filtro LC com componentes ideais.....	66
Tabela 11 - Valores do Filtro LC com componentes ideais simulados no Psim..	66
Tabela 12 – Valores do Filtro LC, suas ondulações, frequências de corte e frequência de saída do indutor para os níveis de $M= 3$ até $M = 13$ ....	67
Tabela 13 – Projeto dos Capacitores Flutuantes com valores ideais.....	70
Tabela 14 – Associação de Capacitores Flutuantes com valores reais.....	71
Tabela 15 – Tensão ideal para os MOSFETS.....	73
Tabela 16 – Tensão, Quantidade e Cotação dos MOSFETS.....	74
Tabela 17 – Escolha dos Dissipadores e seus Parâmetro de catálogo.....	76
Tabela 18 – Perdas no Inversor a Capacitor Flutuante com M níveis.....	81
Tabela 19 – Notas analisadas pela curva de Pareto ABC para o volume.....	87
Tabela 20 – Notas analisadas pela curva de Pareto ABC para o custo.....	88
Tabela 21 – Notas analisadas pela curva de Pareto ABC para a quantidade de componentes.....	89
Tabela 22 – Notas analisadas pela curva de Pareto ABC para a eficiência.....	90
Tabela 23 – Matriz de Decisão para obter o M Nível do Inversor de Capacitor Flu	

tuante.....	91
Tabela 24 – Escolha e parâmetros dos núcleos da Magnetics para o projeto do inversor a capacitor flutuante com M níveis.....	117
Tabela 25 – Notas analisadas pela curva de Pareto ABC para o volume.....	118
Tabela 26 – Notas analisadas pela curva de Pareto ABC para a eficiência....	120
Tabela 27 – Notas analisadas pela curva de Pareto ABC para a quantidade de componentes.....	121
Tabela 28 – Matriz de Decisão para obter o M Nível do Inversor a Capacitor Flutuante.....	121
Tabela 29 – Escolha e parâmetros dos núcleos da Magnetics para o projeto do inversor a capacitor flutuante com M níveis.....	173

## LISTA DE FIGURAS

$A_l$	Índice de indutância do núcleo toroidal
$A$	Altura do toróide
$\alpha$	Coefficiente de temperatura
$A_e$	Área da seção do núcleo toroidal
$A_{cu}$	Área do cobre
$B$	Densidade do fluxo
$B_{AC}$	Densidade do fluxo em corrente alternada
$C_{alta}$	Capacitor de barramento para o critério de alta frequência
$C_{baixa}$	Capacitor de barramento para o critério de baixa frequência
$C_1$	Capacitor de barramento para alimentação
$C_M$	Capacitor do filtro
$\cos \emptyset$	Cosseno
$C_k$	Capacitor flutuante
$C_{custos}(R\$)$	Custos totais em reais para o protótipo do inversor a capacitor flutuante de M=5 níveis
$C_{custos}(\$)$	Custos totais em dólares para o protótipo do inversor a capacitor flutuante de M=5 níveis
$^{\circ}C/W/4''$	Resistência térmica
$D = R$	Representa a razão cíclica do capacitor flutuante
$D_{SK}$	Razão Cíclica para cada interruptor
$D_{DK}$	Razão Cíclica para cada diodo
$d_{(S,D)k}$	Razão Cíclica dos semicondutores
$d_i/d_t$	Derivada da corrente em função do tempo
$d(t)$	Derivada em função do tempo
$D$	Diâmetro externo
$d$	Diâmetro interno
$D_{fio_{máx}}$	Diâmetro máximo do fio condutor de cobre
$dQ/dt$	Variação da carga em função do tempo
$\Delta$	Profundidade de penetração da bitola do fio de cobre
$\Delta i_L$	Ondulação da corrente do indutor do filtro
$\Delta i_c$	Ondulação da corrente do capacitor flutuante

$\Delta V_c$	Ondulação da tensão do capacitor flutuante
$\Delta V_{ck\_m\acute{a}x}$	Ondulação máxíma da tensão do capacitor flutuante
$\Delta V_{C1}$	Variação da tensão do capacitor de barramento
$\Delta V_{C1\%}$	Percentual da variação da tensão do capacitor de barramento
$\Delta Q$	Variação da carga
$\Delta T$	Variação de temperatura
$E_D$	Tensão no diodo quando entra em bloqueio
E	Tensão do capacitor de barramento
$f_{baixa}$	Frequência baixa no do capacitor de barramento
$f_c$	Frequência de corte do filtro
$f_{ck}$	Frequência do capacitor flutuante
$f_{ind}$	Frequência de indutância do filtro
$f_0$	Frequência fundamental
$f_s$	Frequência de comutação
GW	Giga Watts
h	Altura
H	Campo magnético
$I_{AC}$	Corrente alternada
$I_{capa\_barr}$	Corrente do capacitor de barramento
$I_{Ds}$	Corrente de condução no transistor
$I_{dc} = I_o$	Corrente de saída na carga
$i_{ck\_rms}$	Corrente eficaz do capacitor flutuante
$I_{DK\_m\acute{e}dia}$	Corrente eficaz no diodo no MOSFET
$I_{eficaz}$	Corrente eficaz
$I_{Lo\_eficaz}$	Corrente eficaz do indutor toroidal
$i_0(\varphi)$	Corrente de saída senoidal
$I_{out}$	Corrente de saída
$I_p$	Corrente de pico na carga
$I_{SK\_m\acute{e}dia}$	Corrente média no interruptor do MOSFET
$I_{SK\_eficaz}$	Corrente eficaz no interruptor
$I_{(S,D)k\_m\acute{e}dia}$	Esforços de corrente média nos semicondutores
$I_{(S,D)k\_eficaz}$	Esforços de corrente eficaz nos semicondutores

$I_{rms}$	Corrente eficaz dos semicondutores
$I_{SD}$	Corrente direta no diodo em condução
$I_{T0}$	Corrente da queda de tensão sobre o MOSFET
J/ Kg K	Unidade que representa a capacidade térmica
J	Densidade máxima de corrente que atravessa o condutor
L	Indutância do núcleo toroidal
$L_M$	Indutor do filtro
LC	Indutivo e capacitivo
$L_{Fio} = h_{Fio}$	Comprimento do fio de cobre do indutor no filtro LC
$L_e$	Comprimento do núcleo toroidal
L	Largura
l	Comprimento
$m_a$	Índice de modulação de amplitude
$m_f$	Índice de modulação de frequência
$\mu_r$	Permeabilidade relativa
$\mu$	Permeabilidade absoluta
$\mu_0$	Permeabilidade no vácuo
M	M níveis para o inversor a capacitor flutuante
$N_{espiras}$	Quantidade de espiras do fio de cobre no indutor
$N_{var}$	N variáveis para otimização
$\eta_{tot\_protótipo}$	Valor da eficiência total para o protótipo do inversor a capacitor flutuante com M= 5 níveis.
$0_1$	Etapa de operação em estado não redundante
$0_2$	Estado de operação redundante 1
$\Phi$	Estado de operação redundante 2
$\phi$	Defasagem entre a corrente de saída e o sinal de referência
$\pi$	Defasagem entre a corrente de saída e o sinal de referência
P	Símbolo matemático com valor de 3,14
$P_{ativa}$	Etapa de operação em estado não redundante
$P_{Ck}$	Potência ativa
$P_{cap\_bar}$	Potência do capacitor flutuante
$P_{cobre}$	Potência do capacitor de barramento
$P_{comut}$	

$P_{cond}$	Potência do fio de cobre
$P_{cond\_diodo}$	Potência de comutação do MOSFET
$P_{indutor}$	Potência de condução do MOSFET
$P_{núcleo}$	Potência de condução no diodo do MOSFET
$P_{on\_diodo}$	Perdas no indutor
$P_{off\_diodo}$	Perdas no núcleo
$P_{on\_diodo}$	Perdas por entrada de condução no diodo do MOSFET
$P_{out}$	Perdas em bloqueio para o diodo do MOSFET
$P_{totais\_diodo}$	Perdas por entrada de condução no diodo do MOSFET
$P_{tot\ mosfet}$	Potência de saída
$P_{filtroLC}$	Perdas totais no diodo
$P$	Potência total do MOSFET
	Potência do filtro LC
$Q_{complexidade}$	Potência térmica da corrente que circula no componente (W)
	Quantidade total dos componentes para o protótipo do inversor a capacitor flutuante de M=5 níveis
$Q_{rr}$	Carga de recuperação reversa
$r_{Fio}$	Raio do fio de cobre
$\rho_{cu}$	Resistividade do cobre
$r$	Raio da circunferência
$R_{jc}$	Resistência térmica entre junção e cápsula ( $^{\circ}C/W$ )
$R_{cd}$	Resistência térmica entre cápsula e dissipador ( $^{\circ}C/W$ )
$R_{da}$	Resistência térmica entre dissipador e ambiente ( $^{\circ}C/W$ )
$R_{ja}$	Resistência térmica entre junção e ambiente ( $^{\circ}C/W$ )
$R_{ES\ ck}$	Resistência térmica entre junção e ambiente ( $^{\circ}C/W$ )
$R_{DSon}$	Resistência de perdas do capacitor flutuante
$R_{DSon1}$	Resistência de condução
$R_{DSon2}$	Resistência de condução inicial na curva do catálogo
$R_{DSonMAX}$	Resistência de condução final na curva do catálogo
$R_{fio}$	Resistência de condução máxima à 25°
$R_{carga}$	Resistência do fio de cobre
$r_T$	Resistência na carga

$S_{1x}$	Resistência no diodo do MOSFET
$S_{2x}$	Interruptor 1 do braço Superior
$S'_{1x}$	Interruptor 2 do braço Superior
$S'_{2x}$	Interruptor 1 do braço Inferior
$\$$	Interruptor 2 do braço Inferior
$S_{cu}$	Unidade monetária que representa o dólar
$S_{cond}$	Seção do fio de cobre
$sen$	Seção do condutor
$T_{j1}$	Seno
$T_{j2}$	Temperatura de junção inicial na curva do catálogo
$t_{tri}$	Temperatura de junção final na curva do catálogo
$t_{fu}$	Tempo de subida da condução para a corrente no transistor
$t_{fi}$	Tempo da entrada de condução, quando a tensão decresce
$t_{ru}$	Tempo de bloqueio de condução, quando a tensão cresce
$t_{on}$	Tempo de descida do bloqueio para a corrente no transistor
$t_{off}$	Tempo ligado do transistor MOSFET
$t_{rr}$	Tempo desligado do transistor MOSFET
$\tan(\emptyset)$	Tempo de Recuperação Reversa
$T_s$	Tangente de perdas do capacitor flutuante
$t_i$	Período de chaveamento
$T_j$	Tempo Inicial
$T_c$	Temperatura de junção ( $^{\circ}C$ )
$T_d$	Temperatura da cápsula ( $^{\circ}C$ )
$T_a$	Temperatura do dissipador ( $^{\circ}C$ )
$TWh$	Temperatura do ambiente ( $^{\circ}C$ )
$V_{LM}$	Terra Watts por hora
$V_{in}$	Tensão do indutor do filtro
$V_{Ds}$	Tensão de entrada
$V_e$	Tensão de condução
$V_{out}$	Volume do núcleo toroidal
$V_{ef}$	Tensão de saída
$V_{cc}$	Tensão eficaz
	Tensão contínua no barramento de entrada

$V_{\text{pico}}$	Tensão de pico
$V_{\text{cilindro}}$	Volume do cilindro
$V_{\text{retangulo}}$	Volume do retângulo
$V_{\text{toróide}}$	Volume do toróide
$V_{\text{protótipo}}$	Volume total do protótipo para o inversor a capacitor flutuante com M=5 níveis
$V_{\text{fio}}$	Volume do fio de cobre do indutor
$V_{T0}$	Queda de tensão sobre o diodo do MOSFET
$V_F$	Tensão no diodo em condução
$V_{FP}$	Tensão direta no diodo em condução
$w_o$	Frequência angular da forma de onda fundamental
$w_o t$	Ciclo completo de chaveamento do semicondutor
$\omega$	Frequência angular

## LISTA DE ABREVIATURAS E SIGLAS

ANEEL	Agência Nacional de Energia Elétrica
APOD	Portadoras Dispostas em Oposição Alternada de Fase
BEN	Balanço Energético Nacional
CC	Corrente Contínua
CHB	Cascaded H-Bridge
CMP	Conversor Meia Ponte
CNN	Cable News Network
COBEP	<i>Brazilian Power Electronics Conference</i>
2D	Duas Dimensões
DSP	Digital Signal Processor
EPE	Empresa de Pesquisa Energética
FC	Capacitor Flutuante
GaN	Nitreto de Gálio
HP	Hewlett Packard
HVDC	<i>High Voltage DC Transmission</i>
IEA	<i>International Energy Agency</i>
LAPEI	Laboratório de Pesquisa em Eletrônica Industrial
LC	Indutivo Capacitivo
MMC	Modular Multilevel Converter
MVDC	Média Tensão de Corrente Contínua
NBR	Normas Técnicas Brasileiras
NPC	<i>Neutral Point Clamped</i>
nPEE	Núcleo de Processamento de Energia Elétrica
NTC	Termistor Negativo de Coeficiente de Temperatura
OLED	Organic Light-Emitting Diode
PCB	<i>Printed Circuit Board</i>
PD	Portadoras Dispostas em Fase
POD	Portadoras Dispostas em Oposição de Fase
PS	Portadoras Dispostas com Deslocamento de Fase
PSO	<i>Particle Swarm Optimization</i>
PTH	<i>Pin Throught Hole</i>

PWM	<i>Pulse Width Modulation</i>
RLC	Resistivo, Capacitivo e Indutivo
SPEC	<i>Southern Power Electronics Conference</i>
STATCOM	<i>Static Synchronous Compensator</i>
THD <sub>i</sub>	<i>Total Harmonic Current Distortion</i>
THD <sub>v</sub>	<i>Voltage Total Harmonic Distortion</i>
THD	<i>Total Harmonic Distortion</i>
THT	<i>Through Hole Technology</i>
3D	Três Dimensões
UDESC	Universidade do Estado de Santa Catarina
USP	Universidade de São Paulo

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO.....</b>	<b>26</b>
1.1	PROBLEMA DE PESQUISA.....	27
1.2	OBJETIVO GERAL.....	27
1.3	OBJETIVO ESPECÍFICO.....	28
1.4	ESTRUTURA DO TRABALHO.....	28
1.5	ARTIGO PUBLICADO EM CONGRESSO.....	30
<b>2</b>	<b>CONVERSORES MULTINÍVEL.....</b>	<b>31</b>
2.1	CONVERSORES MULTINÍVEL.....	31
2.2	TOPOLOGIAS.....	31
2.2.1	Conversor com Grampeamento através de Diodos.....	31
2.2.2	Conversor com Capacitores Flutuantes.....	34
2.2.3	Conversor com Células em Cascatas.....	37
2.2.4	Conversor Modular Multinível.....	39
2.2.5	Conversor Modular Multinível Híbrido.....	41
2.2.6	Quantidade de Componentes Empregados nas principais topologias de cada conversor.....	43
2.2.7	Modulação com Portadoras Dispostas em Fase.....	43
2.2.8	Modulação com Portadoras Dispostas em Oposição de Fase.....	44
2.2.9	Modulação com Portadoras Dispostas em Oposição Alternada de Fase.....	45
2.3	Modulação com as Portadoras Dispostas com Deslocamento de Fase.....	45
2.4	CONCLUSÕES DO CAPÍTULO.....	46
<b>3</b>	<b>MAPEAMENTO E ANÁLISE PARA O INVERSOR A CAPACITOR FLUTUANTE.....</b>	<b>47</b>
3.1	INVERSOR A CAPACITOR FLUTUANTE.....	47
3.2	ETAPAS DE OPERAÇÃO.....	48
3.3	PRINCIPAIS APLICAÇÕES DO INVERSOR DE CAPACITOR FLUTUANTE.....	49
3.4	ESTUDOS E OPORTUNIDADES NA LITERATURA.....	50
3.4.1	Estudos sobre Inversores a Capacitor Flutuante e Oportunidades existentes para uma Metodologia para o M nível adequado.....	50
3.4.2	Estudos sobre a Otimização de Inversores a Capacitor Flutuante.....	52
3.5	OTIMIZAÇÃO.....	56

3.5.1	Otimização Multiobjetivo e Frente de Pareto.....	56
3.5.2	Otimização de Inversores.....	58
3.5.3	Curva ABC de Pareto.....	59
3.5.4	Matriz de Decisão de Bruning.....	61
3.6	CONCLUSÕES DO CAPÍTULO.....	62
<b>4</b>	<b>PROJETO DO INVERSOR A CAPACITOR FLUTUANTE.....</b>	<b>64</b>
4.1	PROJETO DO FILTRO LC.....	65
4.2	PROJETO DOS CAPACITOR FLUTUANTES.....	69
4.3	PROJETO DOS SEMICONDUTORES.....	72
4.3.1	Projeto dos Dissipadores.....	74
4.4	PERDAS DOS CAPACITORES FLUTUANTES.....	76
4.5	PERDAS NOS SEMICONDUTORES MOSFET.....	77
4.6	PERDAS TOTAIS DO INVERSOR A CAPACITOR FLUTUANTE.....	79
4.7	DETERMINAÇÃO DO VOLUME DOS COMPONENTES.....	81
4.8	CONCLUSÕES DO CAPÍTULO.....	83
<b>5</b>	<b>OTIMIZAÇÃO DO INVERSOR A CAPACITOR FLUTUANTE.....</b>	<b>84</b>
5.1	DETERMIÇÃO DO PONTO ÓTIMO PARA O M NÍVEL.....	85
5.1.1	Curva ABC de Pareto.....	86
5.1.2	Matriz de Decisão de Bruning.....	91
5.1.3	Curva da Fronteira de Pareto pelo critério da função Multiobjetivo.....	92
5.2	PLANILHA AUTOMATIZADA DESENVOLVIDA NO MATLAB.....	94
5.3	CONCLUSÕES DO CAPÍTULO.....	95
<b>6</b>	<b>PROJETO E CONSTRUÇÃO DO PROTÓTIPO.....</b>	<b>96</b>
6.1	Protótipo Construído e Montado em Bancada.....	97
6.1.1	Projeto dos Capacitores de Barramento de Entrada CC.....	100
6.1.2	Projeto do Optoacoplador usado como Sensor de Tensão.....	105
6.1.3	Projeto do Gate-driver para comando dos MOSFET.....	109
6.1.4	Comando nos MOSFETS do Protótipo usando a DSP 28379D.....	109
6.1.5	Projeto do Indutor do Filtro de Saída.....	112
6.2	VALIDAÇÃO DOS CÁLCULOS E SIMULAÇÕES ATRAVÉS DO PROTÓTIPO.....	113
6.3	TESTES DO INVERSOR A CAPACITOR FLUTUANTE EM BANCADA.....	122
6.4	CONCLUSÕES DO CAPÍTULO.....	122
<b>7</b>	<b>CONCLUSÕES E TRABALHOS FUTUROS.....</b>	<b>124</b>

7.1	TRABALHOS FUTUROS.....	127
	REFERÊNCIAS.....	128
	APÊNDICE A - CÓDIGO NO MATLAB DA PLANILHA AUTOMATIZADA.....	134
	APÊNDICE B - ESQUEMÁTICO DO INVERSOR A CAPACITOR FLUTUANTE.....	152
	APÊNDICE C - LAYOUT DA PLACA DE CIRCUITO IMPRESSO.....	153
	APÊNDICE D - CÓDIGO DO ARDUINO PARA SENSORIAMENTO DE TENSÃO DOS CAPACITORES FLUANTES NOS DISPLAYS OLED.....	154
	APÊNDICE E - CÓDIGO DA DSP PARA COMANDO DOS MOSFETS.....	157
	ANEXO A – PROJETO E CÁLCULO DE PERDAS NO FILTRO DE SAÍDA.....	171
	ANEXO B - CÁLCULO DAS PERDAS NO DIODO DO MOSFET.....	176

## 1 INTRODUÇÃO

No atual panorama da economia mundial com a elevada demanda por energia e tecnologia, ambas estão atreladas à redução de custos na geração de energia e no desenvolvimento dos equipamentos eletrônicos.

Segundo a Agência Nacional de Energia Elétrica (2024), o Brasil está na vanguarda da transição energética com menor emissão de carbono e expressiva participação de fontes de energias limpas e renováveis na sua matriz energética. Dentre os quais pode-se citar que 8,4% de energia é gerada pela biomassa, que são as principais responsáveis por atingir a marca de 200 GW de potência descentralizada.

No atual panorama da matriz energética é evidenciada a necessidade da redução de consumo de energia elétrica, entrando em cena a eficiência energética como uma das medidas para este objetivo ser atendido, minimizando os desperdícios e otimizando o resultado entregue, além de reduzir os custos.

Na indústria eletrônica de alta potência muito está sendo estudado para otimizar os conversores e maximizar a eficiência energética. Um exemplo atual são os conversores a capacitor flutuante, que apresentam diversos componentes eletrônicos aptos a otimização e sua principal característica é a alta eficiência.

Segundo Bressan (2019), utiliza-se conversores de potência para conectar novas fontes de energia elétrica, onde intensifica-se também o estudo de novas tecnologias para adequar os níveis de tensão e frequência dos quais podem ser citados os tradicionais conversores com dois níveis de tensão, e os conversores multinível.

De acordo com Moritz (2018 apud Busquets, 2008), os conversores multinível, apresentam funcionalidades como o controle e a realização da máxima transferência de energia com a obtenção de baixas distorções harmônicas. Desta forma, se reduz os esforços dos filtros e entrega à rede uma energia de boa qualidade.

Segundo Cúnico (2013 apud, Rodríguez et al., 2009), outra funcionalidade dos conversores multinível é a possibilidade de usar interruptores de menor tensão de bloqueio.

Conforme Bressan (2019, apud, Barth et al., 2016; Modeer et al., 2017), conversores com capacitores flutuantes são estudados para processamento de

energia como em aplicações que demandam alta densidade de energia e eficiência energética. Em relação a sua otimização, ela é possível de ser realizada, quando se aumenta a quantidade de níveis de tensão, usando semicondutores de elevadas velocidades de comutação e baixa tensão de bloqueio. Essas características influenciam também na otimização dos filtros de saída, reduzindo o tamanho e o peso dos indutores e capacitores.

Sendo assim, nesta dissertação foi realizada uma pesquisa minuciosa, no que tange os esforços de corrente e tensão nos componentes de potência do inversor a capacitor flutuante, semicondutores e capacitores. Assim como realizou-se uma análise para a redução dos componentes a serem utilizados, diminuição dos custos e volume nos projetos de inversores. Foi desenvolvida também uma nova metodologia para identificar qual o ponto ótimo do  $M$  nível que é utilizado e os fatores atrelados com a elevada eficiência.

## 1.1 PROBLEMA DE PESQUISA

Nessa dissertação, são realizados estudos e pesquisas mais aprofundados, no que tange a viabilidade técnica e econômica do inversor a capacitor flutuante com o objetivo de otimizar e suprir o desafio da sua grande quantidade de componentes, volume, custos, perdas e eficiência de forma a minimizar a quantidade de capacitores flutuantes, bem como o tamanho do seu filtro de saída. Diversas pesquisas vêm sendo realizadas para a otimização da topologia do inversor a capacitor flutuante, contudo ainda não se desenvolveu uma metodologia de projeto que permita definir o melhor nível  $M$  para a otimização conjunta da quantidade de componentes, volume, custos e eficiência do projeto do inversor a capacitor flutuante com  $M$  níveis.

## 1.2 OBJETIVO GERAL

Este trabalho visa desenvolver a análise da viabilidade técnica e financeira, através da otimização dos componentes presentes na topologia do inversor a capacitor flutuante no intervalo dos níveis entre  $M = 3$  até 13 níveis, aliada ao cálculo das perdas, custo, quantidade de componentes, volume e eficiência.

O trabalho visa também determinar, uma metodologia de projeto para selecionar o nível  $M$  ideal para a otimização do inversor, utilizando a combinação dos métodos da matriz de decisão, juntamente com a curva ABC de Pareto e a Fronteira de Pareto.

### 1.3 OBJETIVOS ESPECÍFICOS

Com a finalidade de atingir o objetivo geral desta dissertação são definidos os seguintes objetivos específicos:

- Realizar a revisão bibliográfica sobre o assunto de conversores multinível, inversor a capacitor flutuante, otimização de conversores, otimização de custos;
- Analisar o estado da arte sobre os inversores multiníveis com capacitores flutuantes;
- Identificar as lacunas existentes na literatura;
- Apresentar o cálculo das perdas, dos volumes, dos custos, da eficiência e da redução de componentes;
- Propor uma nova metodologia de otimização da parte técnica e financeira do inversor a capacitor flutuante para identificar o  $M$  nível que mais se adequa a aplicação proposta.

### 1.4 ESTRUTURA DO CAPÍTULO

Essa dissertação foi dividida em 6 capítulos e apresenta a seguinte configuração:

No capítulo 2, realiza-se a revisão bibliográfica das topologias referentes aos inversores multiníveis, que estão em voga na literatura, onde se evidencia suas principais características, suas vantagens e desvantagens inerentes para cada aplicabilidade. Além disso são explanadas algumas técnicas de *Pulse*

*Width Modulation* (PWM), bem como uma revisão bibliográfica acerca da otimização de conversores e custos.

No capítulo 3, verifica-se a topologia do Capacitor Flutuante com  $M = 3$  níveis, suas respectivas etapas de operação, a circulação da corrente, o processo de carga e descarga dos capacitores e suas aplicações.

No capítulo 4, são apresentadas as especificações do Inversor a Capacitor Flutuante para os níveis  $M = 3$  até 13, assim como são verificadas e analisadas as metodologias de projeto dos capacitores flutuantes, dos filtros de saída, dos semicondutores, assim como os seus cálculos das perdas totais, eficiência, custos, complexidade e volume.

No capítulo 5, evidencia-se o processo de otimização via matriz de decisão e curva ABC de Pareto para a escolha do ponto ótimo na curva da Frente de Pareto, a fim de determinar o nível ótimo de acordo com as prioridades do projetista.

Apresenta-se também uma guia no software Matlab com um menu para determinar a matriz de decisão e a geração da curva de Pareto, o cálculo dos componentes no projeto e as perdas totais do inversor a Capacitor Flutuante, assim como o ponto ótimo do inversor a Capacitor Flutuante em  $M = 5$  níveis e a validação dos cálculos realizados empregando o software Psim.

No Capítulo 6 verifica-se o esquemático completo e o layout do conversor, assim como o protótipo construído e seu sistema de refrigeração.

São apresentados o projeto e a simulação detalhados de cada parte do inversor a capacitor flutuante como: o opto acoplador usado como sensor, o esquemático do MOSFET e o condicionamento de sinal usado, o projeto dos capacitores de barramento CC e as formas de onda no osciloscópio, referentes a modulação com deslocamento de fase, programadas e originadas por um Digital Signal Processor (DSP), utilizado para comandar os MOSFETS no Inversor a Capacitor Flutuante com  $M = 5$  níveis.

A definição da escolha para os novos componentes e para as perdas da parte prática é também apresentada, assim como sua validação na nova metodologia da determinação do ponto ótimo no  $M$  nível, concomitante com sua otimização.

Finalmente no Capítulo 7, são apresentadas as conclusões finais e os trabalhos futuros considerando, as análises do projeto teórico, quando comparado ao que foi implementado nas simulações do software Psim.

#### 1.5 ARTIGO PUBLICADO EM CONGRESSO

A dissertação rendeu um artigo, que foi publicado em 2023 no 17th Brazilian Power Electronics Conference (COBEP) and 8th Southern Power Electronics Conference (SPEC):

HENN WAENGA, Ana. Paula.; BATSCHAUER, Alessandro. Luiz. **Technical and Economic Feasibility Analysis M-Level Flying Capacitor Inverter**. Florianópolis. 2023, 17th Brazilian Power Electronics Conference (COBEP) and 8th Southern Power Electronics Conference (SPEC).

## 2 CONVERSORES MULTINÍVEL

Com os conversores multinível consegue-se gerar vários níveis de tensão na saída.

As principais topologias de conversores multinível que são verificadas neste capítulo são: conversor com grampeamento através de diodos, conversor a capacitores flutuantes, conversor com células em cascatas, conversor modular multinível, conversor modular multinível híbrido e finalmente a comparação entre as topologias empregadas em cada conversor.

Nestes capítulos, verifica-se também as principais técnicas de modulação, usadas para o comando dos MOSFETS.

### 2.1 CONVERSORES MULTINÍVEL

Os conversores multinível são utilizados em corrente e tensão, o qual garante operações com altos níveis de corrente ou tensão.

### 2.2 TOPOLOGIAS

Nas seções que segue são verificadas as diferentes topologias de conversores, abordadas na literatura.

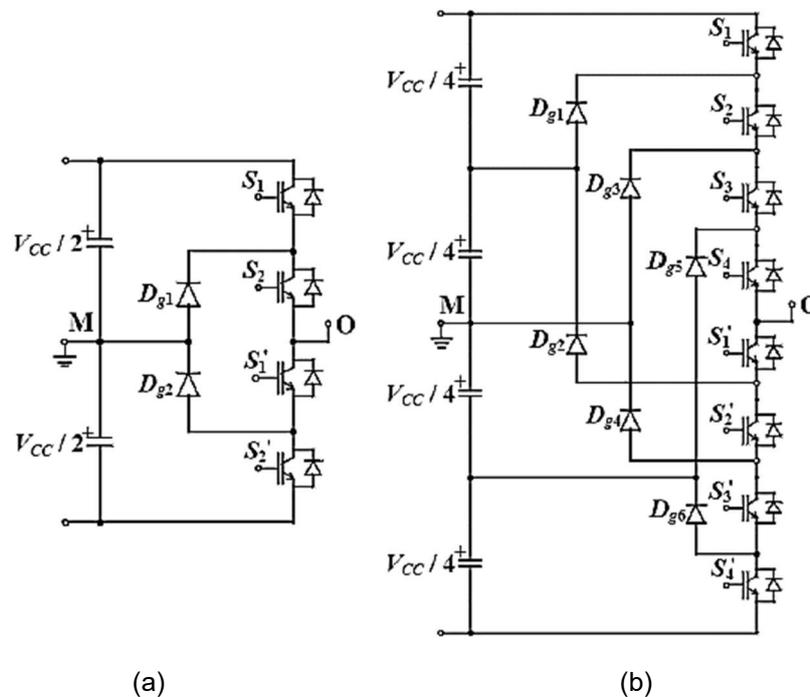
#### 2.2.1 Conversor com Grampeamento através de Diodos

A patente do inversor multinível com diodos de grampeamento foi apresentada por Baker nos anos 80, sendo este amplamente explanado na literatura como *Neutral Point Clamped* (NPC), o qual pode ser classificado quanto à sua quantidade de níveis: no caso em M níveis na forma de onda da tensão de saída (Baker, 1980).

O princípio de operação do NPC para gerar os níveis na saída ocorre em virtude do acionamento em pares e de forma complementar dos seus interruptores e dos diodos em paralelo, grampeando desta forma a tensão do barramento CC.

A topologia do conversor NPC de três e cinco níveis pode ser observada na Figura 1.

Figura 1 – Conversor NPC: três níveis (a); cinco níveis (b).



Fonte: Moritz (2018)

O princípio de funcionamento de um conversor monofásico NPC de 3 níveis pode ser analisado na Tabela 1, que é constituída por uma combinação dos estados dos interruptores e sua respectiva tensão de saída.

Tabela 1 – Sequência de comutação para um conversor monofásico NPC de 3 níveis.

Tensão de Saída	$S_1$	$S_2$	$S_1'$	$S_2'$
$V_{cc}/2$	1	1	0	0
0	0	1	1	0
$-V_{cc}/2$	0	0	1	1

Fonte: Elaborado pela Autora (2022)

O princípio de funcionamento de um conversor monofásico NPC de 5 níveis pode ser analisado na Tabela 2, que é constituída por uma combinação dos estados dos interruptores e sua respectiva tensão de saída.

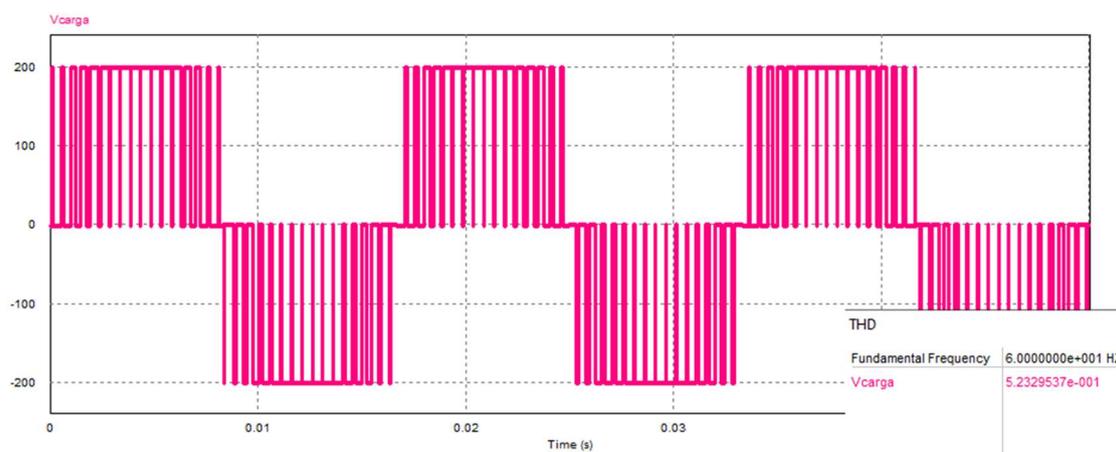
Tabela 2 – Sequência de comutação para um conversor monofásico NPC de 5 níveis.

Tensão de Saída	$S_1$	$S_2$	$S_3$	$S_4$	$S_1'$	$S_2'$	$S_3'$	$S_4'$
$V_{cc}/2$	1	1	1	1	0	0	0	0
$V_{cc}/4$	0	1	1	1	1	0	0	0
0	0	0	1	1	1	1	0	0
$-V_{cc}/4$	0	0	0	1	1	1	1	0
$-V_{cc}/2$	0	0	0	0	1	1	1	1

Fonte: Elaborado pela Autora (2022)

Na Figura 2, verifica-se as formas de onda da saída para um inversor NPC com 3 níveis com um índice de modulação de 0,9 e frequência de comutação de 2 kHz.

Figura 2 – Forma de onda da tensão de saída de um inversor NPC com índice de modulação de 0,9 e frequência de comutação de 2 kHz: com três níveis.

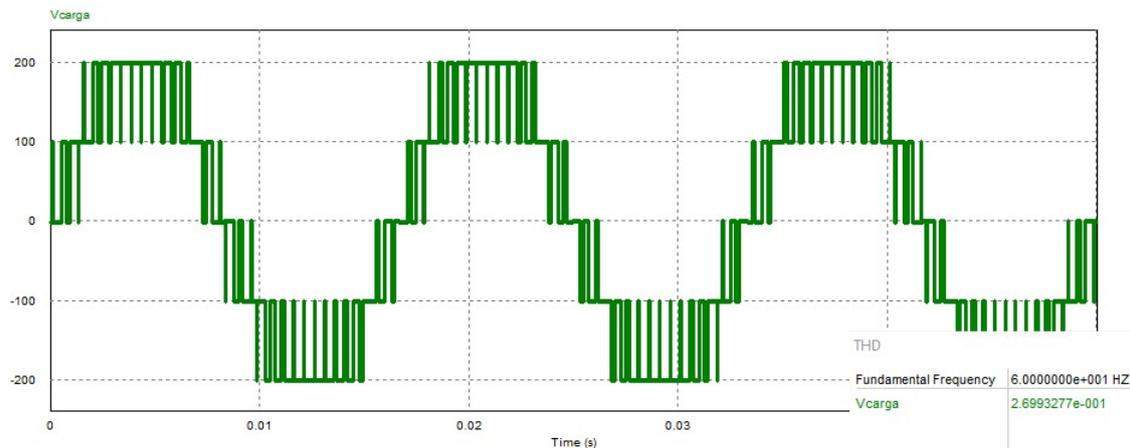


Fonte: Elaborado pela Autora (2022)

Na Figura 3 é apresentada a simulação do conversor NPC e verifica-se que para o conversor NPC de três níveis a distorção harmônica de tensão ( $THD_v$ ) apresenta o valor de 50%, contudo para o conversor NPC de cinco níveis a  $THD_v$  apresenta um valor de 26,9%.

Sendo assim, conclui-se que quanto maior o número de níveis menor a distorção harmônica de tensão ( $THD_v$ ) no filtro de saída ou carga do conversor.

Figura 3 – Forma de onda da tensão de saída de um inversor NPC com índice de modulação de 0,9 e frequência de comutação de 2 kHz: com cinco níveis.



Fonte: Elaborado pela Autora (2022)

Em vista do que é verificado, algumas considerações são observadas em relação as vantagens do inversor NPC com  $M$  níveis como: a tensão nos interruptores é igual a tensão do capacitor no barramento. A tensão de saída apresenta uma redução no conteúdo harmônico e, conseqüentemente, ocasiona uma diminuição do volume, tamanho e peso (Batschauer, 2011).

Entretanto, o inversor NPC apresenta limitações, uma vez que os diodos de grampeamento suportam diferentes tensões reversas.

Quando a quantidade de níveis no inversor NPC é maior do que três, a consequência disto é a necessidade da conexão de diversos diodos em série ou realizada a inserção de diodos com tensões mais elevadas, a fim de ser apresentado em todos os diodos de grampeamento a mesma especificação de tensão nos interruptores (Batschauer, 2011).

No entanto, o inversor NPC com três níveis é muito usado no processamento de energia em turbinas eólicas, pois possui muitas vantagens como uma elevada tensão de saída e baixa distorção harmônica ( $THD_v$ ), porém a topologia destes conversores tem muitos interruptores (Alili et al., 2021).

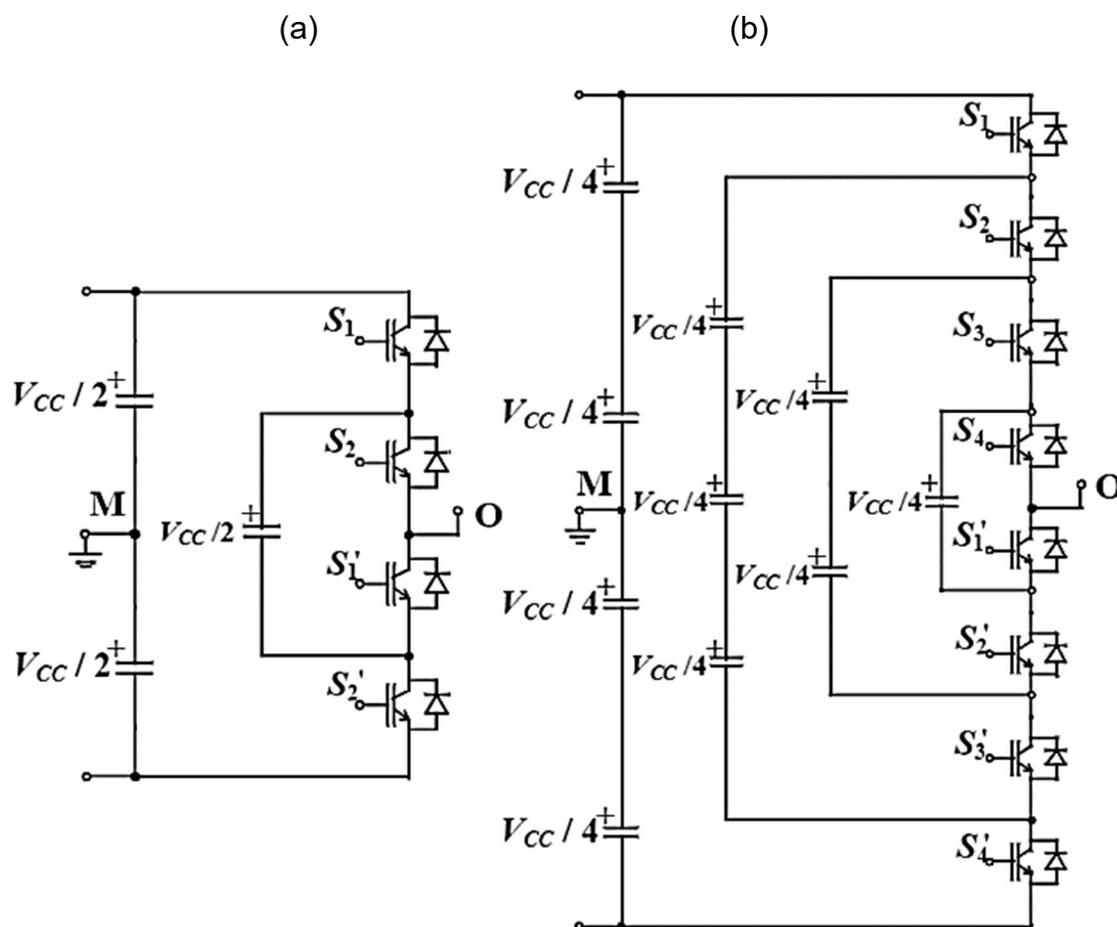
### 2.2.2 Conversor com Capacitores Flutuantes

O inversor a capacitor flutuante é também conhecido na literatura como Flying Capacitor (FC). Ele pode ser classificado em relação sua quantidade de

níveis: no caso em  $M$  níveis na forma de onda de tensão de saída, que é obtida através do acionamento em pares e de forma complementar dos interruptores, resultando nos  $M$  níveis, provenientes do grampeamento dos capacitores flutuantes e do barramento CC.

Pode-se observar o Inversor a Capacitor Flutuante com três níveis na Figura 4 (a), e o Inversor a Capacitor Flutuante com cinco níveis na Figura 4 (b).

Figura 4 – Conversor a Capacitor Flutuante apresentando: três níveis na forma de onda da tensão de saída (a) e apresentando cinco níveis na forma de onda da tensão de saída (b).



Fonte: Moritz (2018)

A partir do que se apresenta, algumas considerações são verificadas como por exemplo: o inversor a capacitor flutuante, apresenta vantagem quando comparado ao inversor NPC. Uma vez, que em seus estados de condução

redundantes é sintetizado a tensão da fase, que pode ser sintetizada por mais de um estado de condução (Silva, 2013).

A topologia do inversor a capacitor flutuante, conforme discutido por Silva (2013), apresenta algumas limitações significativas. Uma delas é a dificuldade de regular o nível de tensão dos capacitores flutuantes em aplicações de transferência de potência ativa. Além disso, uma desvantagem substancial dessa topologia é a grande quantidade de componentes utilizados.

A desvantagem do inversor do capacitor flutuante, quando integrado à rede, é a alta tensão do link CC, que deve ser mais do dobro da tensão de pico da rede (Cúnico, 2013).

Conforme Fard et al. (2015), o inversor a capacitor flutuante apresenta sua configuração composta por células de capacitores flutuantes disponibilizados em cascata, sendo uma topologia interessante. Uma vez, que apresenta a vantagem de fornecer formas de onda de tensão de saída com alta qualidade.

Entretanto, a grande quantidade de dispositivos semicondutores que são utilizados nos inversores a capacitor flutuante degrada a confiabilidade do hardware, o que pode impedir que esses conversores sejam usados em aplicações críticas de segurança.

O princípio de funcionamento de um conversor monofásico a capacitor flutuante com 3 níveis pode ser analisado na Tabela 3, que é constituída por uma combinação dos estados dos interruptores e sua respectiva tensão de saída.

Tabela 3 – Sequência de comutação para um conversor monofásico a capacitor flutuante com 3 níveis.

Tensão de Saída	$S_1$	$S_2$	$S_1'$	$S_2'$
$V_{cc}/2$	1	1	0	0
0	0	1	1	0
0	1	0	0	1
$-V_{cc}/2$	0	0	1	1

Fonte: Elaborado pela Autora (2022)

O princípio de funcionamento de um conversor monofásico a capacitor flutuante com 5 níveis pode ser analisado na Tabela 4, que é constituída por uma combinação dos estados dos interruptores e sua respectiva tensão de saída.

Tabela 4 – Sequência de comutação para um conversor monofásico a capacitor flutuante com 5 níveis.

Tensão de Saída	$S_1$	$S_2$	$S_3$	$S_4$	$S_1'$	$S_2'$	$S_3'$	$S_4'$
$V_{cc}/2$	1	1	1	1	0	0	0	0
$V_{cc}/4$	0	1	1	1	1	0	0	0
$V_{cc}/4$	1	0	1	1	0	1	0	0
$V_{cc}/4$	1	1	0	1	0	0	1	0
$V_{cc}/4$	1	1	1	0	0	0	0	1
0	0	0	1	1	1	1	0	0
0	0	1	0	1	1	0	1	0
0	0	1	1	0	1	0	0	1
0	1	0	0	1	0	1	1	0
0	1	0	1	0	0	1	0	1
0	1	1	0	0	0	0	1	1
$-V_{cc}/4$	0	0	0	1	1	1	1	0
$-V_{cc}/4$	0	0	1	0	1	1	0	1
$-V_{cc}/4$	0	1	0	0	1	0	1	1
$-V_{cc}/4$	1	0	0	0	0	1	1	1
$-V_{cc}/2$	0	0	0	0	1	1	1	1

Fonte: Elaborado pela Autora (2022)

O inversor a capacitor flutuante, apresenta várias aplicações, conforme verifica-se a seguir:

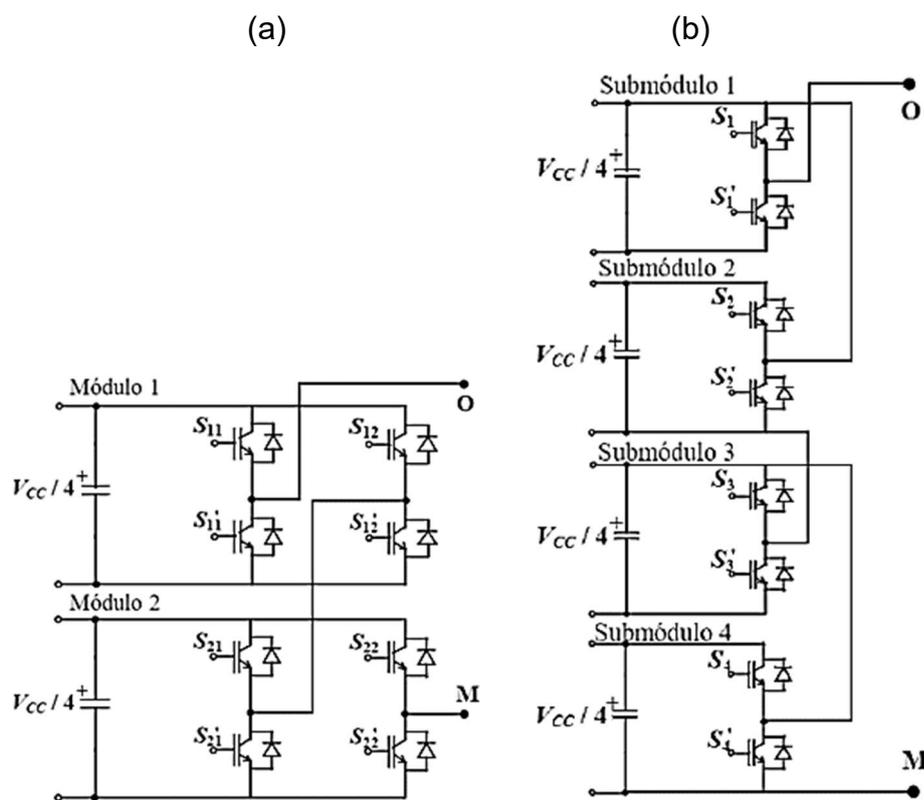
- Para correção de fator de potência;
- Acionamento do gerador de energia eólica;
- Sistema híbrido de energia solar e eólica ligado à rede;
- Aplicações em redes de média tensão.

### 2.2.3 Conversor Cascata

Baker (1975), apresenta os conversores multinível com células associados em forma de cascata. Essas células são empregadas com a topologia do Conversor Ponte Completa ou como é comumente conhecido na literatura *Cascaded Full Bridge* (CFB) e com a topologia do conversor cascata meia ponte (CMP), o qual foi proposto por Waltrich (Candan et al., 2022).

O CFB e o CMP, são verificados na Figura 5 (a) e (b) respectivamente, e realiza-se a síntese de suas formas de onda da tensão multiníveis, pela soma das tensões de saída de suas  $n$  células em série.

Figura 5 – Conversor Cascata com ponte completa monofásico, apresentando cinco níveis na forma de onda de tensão de saída (a). Conversor Cascata meia ponte monofásico, apresentando cinco níveis na forma de onda de tensão de saída (b).



Fonte: Moritz (2018)

O conversor CMP usa o dobro de fontes isoladas, quando comparado ao CFB. Contudo, o CMP apresenta a vantagem de processar a metade da energia, quando comparado ao CFB.

O princípio de funcionamento de um conversor cascata com ponte completa monofásico de 5 níveis pode ser analisado na Tabela 5, que é constituída por uma combinação dos estados dos interruptores e sua respectiva tensão de saída.

Tabela 5 – Sequência de comutação para um conversor cascata com ponte completa monofásico de 5 níveis.

Tensão de Saída	$S_1$	$S_2$	$S_3$	$S_4$	$S_1'$	$S_2'$	$S_3'$	$S_4'$
$V_{cc}/2$	1	0	0	1	1	0	0	1
$V_{cc}/4$	1	0	0	1	1	1	0	0
$V_{cc}/4$	1	0	0	1	0	0	1	1
$V_{cc}/4$	1	1	0	0	1	0	0	1
$V_{cc}/4$	0	0	1	1	1	0	0	1
0	1	1	0	0	1	1	0	0
0	1	1	0	0	0	0	1	1
0	0	0	1	1	1	1	0	0
0	0	0	1	1	0	0	1	1
0	1	0	0	1	0	1	1	0
0	0	1	1	0	1	0	0	1
$-V_{cc}/4$	0	1	1	0	1	1	0	0
$-V_{cc}/4$	0	1	1	0	0	0	1	1
$-V_{cc}/4$	1	1	0	0	0	1	1	0
$-V_{cc}/4$	0	0	1	1	0	1	1	0
$-V_{cc}/2$	0	1	1	0	0	1	1	0

Fonte: Elaborado pela Autora (2022)

Nos conversores multinível com células monofásicas em cascata verificase as seguintes aplicações:

- Controladores de energia reativa;
- Acionamento de máquinas em média tensão;
- Acionamento de veículos elétricos;
- Filtros ativos.

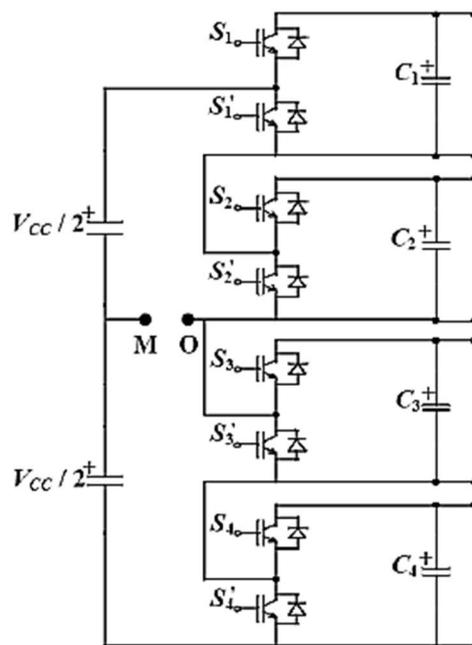
#### 2.2.4 Conversor Modular Multinível

O Conversor Modular Multinível ou como aborda-se na literatura *Modular Multilevel Converter* (MMC) foi desenvolvido em 2001 por Marquardt.

O MMC é composto por pares de conversores meia-ponte associados em cascata, o qual apresenta sua arquitetura configurada em dupla-estrela.

O conversor modular multinível com  $M=4$  submódulos por fase, onde cada submódulo possui a topologia de conversor meia ponte, pode ser verificado na Figura 6 (a).

Figura 6 – Conversor Modular Multinível com  $M=4$  submódulos meia ponte.



Fonte: Alili et al. (2021)

Segundo Batschauer (2021), dentre as vantagens do MMC, pode-se citar:

- Construção modular;
- Barramento CC comum;
- Topologia de fácil expansão, para outros níveis de tensão e potência;
- Elevada redundância e confiabilidade;
- Uso de semicondutores padrão com tensão reduzida;
- Grampeamento direto das tensões nos semicondutores.

Contudo, conforme Batschauer (2021), as desvantagens do MMC são:

- Controle das tensões dos capacitores mais complexo;
- Frequência da flutuação de tensão é igual à frequência fundamental, no caso das células meia-ponte;
- Não apresenta proteção contra curto-circuito no barramento CC, também quando aplicado nas células meia-ponte.

De acordo com Du et al. (2017), as aplicações do MMC são as seguintes:

- Sendo adequado para aplicações de alta tensão e alta potência, como sistemas de geração de energia eólica e linhas de transmissão de energia elétrica em corrente contínua;
- Transmissão CC em Alta Tensão ou como conhecido na literatura High Voltage DC Transmission (HVDC);
- Static synchronous compensator (STATCOM);
- Retificador Ativo;
- Filtro Ativo;
- Aplicações CC em média tensão (MVDC) como acionamento de motores de velocidade variável;
- Rede de baterias para sistemas de micro redes.

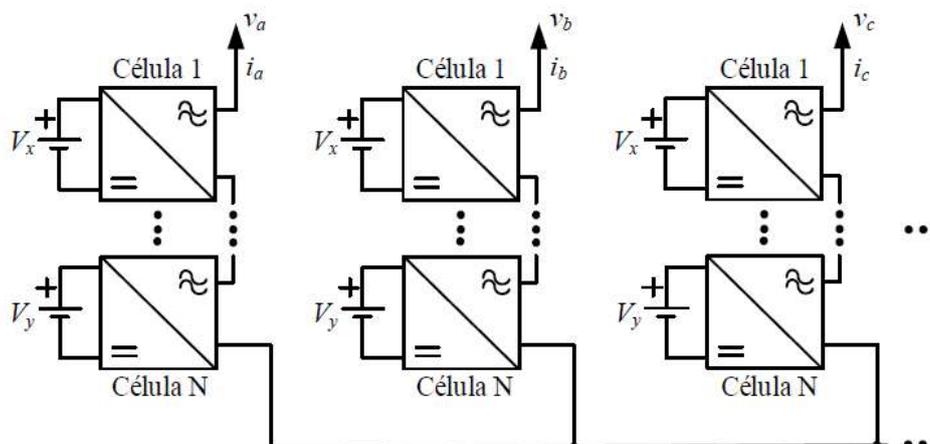
#### 2.2.5 Conversor Modular Multinível Híbrido

De acordo com Batschauer (2021), os conversores multinível híbridos são assim denominados, uma vez que apresenta-se hibridez em sua topologia, dentre as quais classifica-se da seguinte forma:

- Conversores conectados em série, com a mesma topologia e com ao menos uma fonte de tensão com valor diferente são os denominados conversores multinível assimétricos;
- Conversores com diferentes topologias como estratégias de modulação distintas ou semicondutores distintos;
- Conversores de diferente natureza como o chaveado ou o linear.

Na Figura 7, pode-se verificar a topologia do MMC assimétrico, o qual apresenta diferentes tensões nas células.

Figura 7 – Topologia da estrutura multinível híbrida apresentando diferentes tensões nas células monofásicas em cascata.

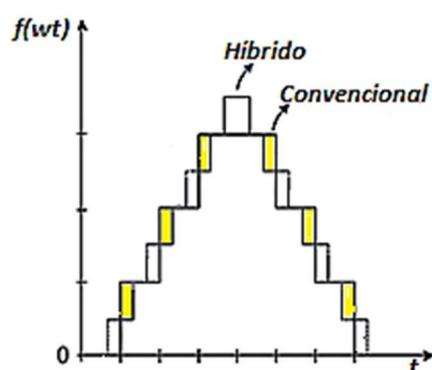


Fonte: Moritz (2018)

Na Figura 8 (b) é apresentada a forma de onda da tensão referente à topologia híbrida, proveniente de células assimétricas no MMC verificado na Figura 8 (a) e se apresenta também a forma de onda do MMC convencional.

A partir disto, chega-se à conclusão de que as células assimétricas, produz uma maior quantidade de níveis na forma de onda da tensão sem adicionar mais células no circuito, quando comparado ao MMC convencional.

Figura 8 – Formas de onda na tensão de saída para a topologia híbrida e para a topologia convencional aplicados ao MMC.



Fonte: Elaborado pela Autora (2022)

Contudo, as vantagens, desvantagens e aplicações do MMC híbrido estão atreladas a modificação onde se dará a hibridez do MMC.

### 2.2.6 Quantidade de Componentes Empregados em cada Conversor

O conversor MMC, quando se utiliza a modulação  $n+1$ , apresenta o dobro da quantidade de interruptores e um número maior de capacitores de barramento, quando comparado ao NPC, CHB, CMP (Barth et al., 2020).

Conforme, as informações apresentadas na Tabela 6, verifica-se que o conversor NPC apresenta diodos de grampeamento em sua estrutura.

Contudo o conversor a capacitor flutuante apresenta muitos capacitores, as topologias CHB e CMP apresentam um aumento da quantidade das fontes isoladas, com o aumento dos níveis da tensão de saída.

Na Tabela 6 é mostrado um comparativo referente aos componentes nas principais topologias de conversores.

Tabela 6 - Quantidade de componentes utilizados nas principais topologias do conversor.

Conversor	Interruptor	Diodos	Capacitores	Fontes
NPC	$2.(M-1)$	$(M-1).(M-2)$	$(M-1)$	1
FC	$2.(M-1)$	0	$\frac{(M-1).(M-2)}{2} + (M-1)$	1
CHB	$2.(M-1)$	0	$\frac{(M-1)}{2}$	$\frac{(M-1)}{2}$
CMP	$2.(M-1)$	0	$(M-1)$	$(M-1)$
MMC	$2.(M-1)$	0	$2.(M-1)$	1

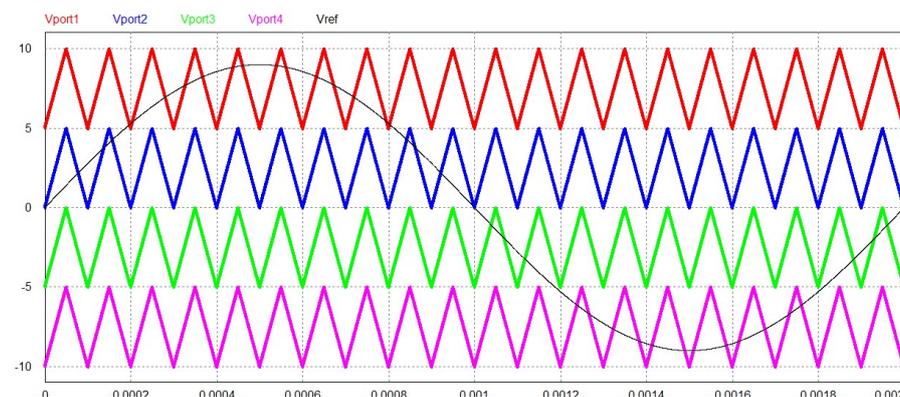
Fonte: Elaborado pela Autora (2022)

### 2.2.7 Modulação com Portadoras Dispostas em Fase

A modulação com portadoras dispostas em fase, apresenta suas portadoras dispostas em fase todas com a mesma amplitude. Contudo com valores distintos, o comando ocorre pela comparação do sinal de referência com uma das portadoras.

Caso o sinal da referência seja maior que o da portadora, o interruptor começa a conduzir. Caso contrário, o interruptor permanece bloqueado, conforme verifica-se na Figura 9.

Figura 9 – Formas de onda das portadoras dispostas em fase para um conversor 5 níveis.

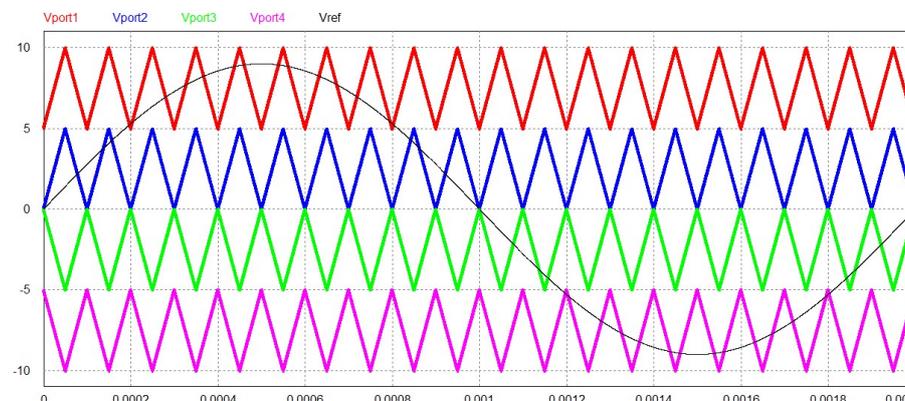


Fonte: Elaborado pela Autora (2022)

### 2.2.8 Modulação com Portadoras Dispostas em Oposição de Fase.

Na modulação com portadoras dispostas em oposição de fase, as portadoras apresentam a mesma amplitude. Porém proveniente de diferentes valores, sendo as portadoras do polo negativo são defasadas em  $180^\circ$  das portadoras do polo positivo, conforme verifica-se na Figura 10.

Figura 10 – Formas de onda das portadoras dispostas em oposição de fase para um conversor 5 níveis.

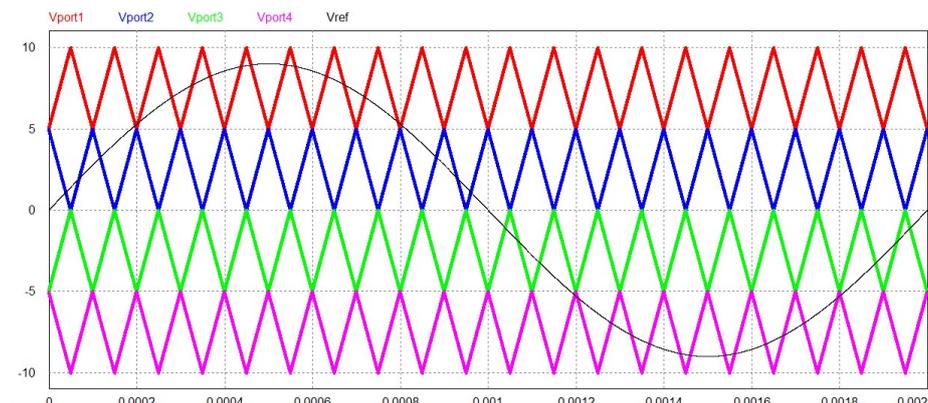


Fonte: Elaborado pela Autora (2022)

### 2.2.9 Modulação com as Portadoras Dispostas em Oposição Alternada de Fase.

Na modulação das portadoras dispostas em oposição alternada de fase, apresenta a mesma característica da modulação das portadoras dispostas em oposição de fase. Contudo, suas portadoras são defasadas  $180^\circ$  entre si, conforme verifica-se na Figura 11.

Figura 11 – Formas de onda das portadoras dispostas em oposição alternada de fase para um conversor 5 níveis.

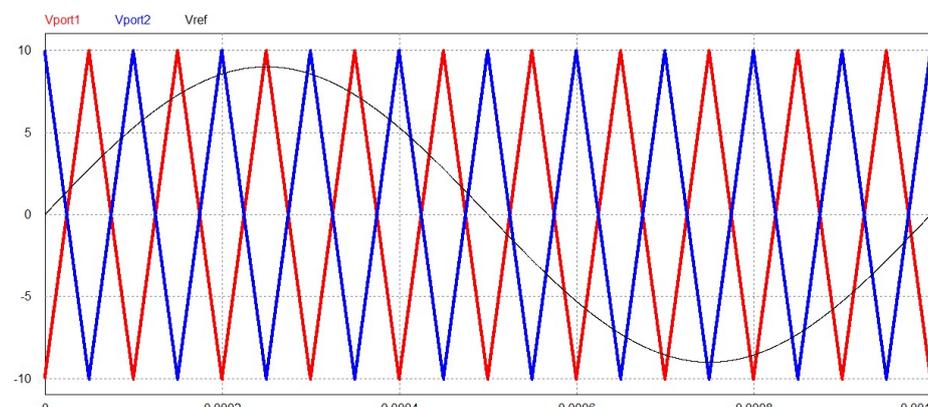


Fonte: Elaborado pela Autora (2022)

### 2.3 Modulação com Portadoras Dispostas com Deslocamento de Fase

A modulação com as portadoras dispostas com deslocamento de fase é gerada pela comparação entre as portadoras e o sinal de referência. Porém suas portadoras são deslocadas  $90^\circ$  entre si, conforme verifica-se na Figura 12.

Figura 12 – Formas de onda das portadoras dispostas em deslocamento de fase para um conversor 5 níveis.



Fonte: Elaborado pela Autora (2022)

Os conversores multinível de meia ponte, consegue operar com quatro modulações básicas, sendo elas: modulação com portadoras dispostas em fase, modulação com portadoras em oposição de fase, modulação com portadoras em oposição alternada de fase e modulação com portadoras com deslocamento de fase.

## 2.4 CONCLUSÕES DO CAPÍTULO

Neste capítulo foram apresentadas as principais topologias referentes aos conversores multinível de tensão: o NPC e o inversor a capacitor flutuante. Uma vez que os inversores multiníveis a capacitor flutuante apareceram como uma opção ao uso da topologia de diodos com grampeamento, explanou-se também sobre outras variações que o conversor NPC e inversor a capacitor flutuante podem apresentar que são: conversores em cascata, conversores híbridos e conversores modulares multiníveis.

Foram abordadas topologias, funcionamento, bem como as combinações de seus interruptores, que resultam nas formas de onda na saída, suas vantagens, desvantagens, aplicações e a comparação entre as quantidades de componentes dos diversos conversores multinível.

Finalmente foram apresentadas as possíveis técnicas de modulação como: portadoras dispostas em fase, portadoras com deslocamento de fase, portadoras com oposição de fase e portadoras com oposição alternadas de fase, que são utilizadas nos conversores multinível, para a o comando dos gate-drivers do MOSFET.

Este arcabouço teórico-metodológico, fornece uma base conceitual para a pesquisa abordada no Estado da Arte no Capítulo 3.

### 3 MAPEAMENTO E ANÁLISE DO INVERSOR A CAPACITOR FLUTUANTE

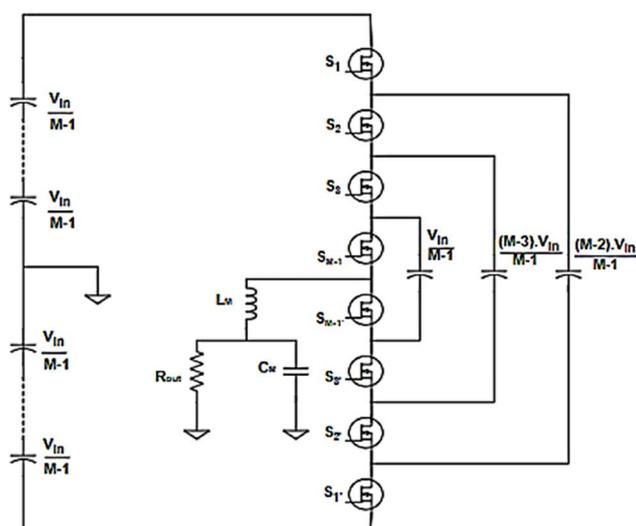
Os estudos sobre os conversores multinível a capacitor flutuante são abordados neste capítulo de forma a realizar um mapeamento e análise para realizar uma revisão dos trabalhos relacionados ao assunto desta dissertação.

#### 3.1 INVERSOR A CAPACITOR FLUTUANTE

A partir da Figura 13, pode-se verificar a topologia do inversor meia ponte com os  $M=5$  níveis, utilizando os capacitores flutuantes, no qual os sinais de comando dos interruptores superiores são complementares aos respectivos sinais de comando dos interruptores inferiores.

Desta forma, como consequência cada fase possui  $2M-1$  estados de condução para gerar  $M$  níveis de tensão, ou seja, existem alguns estados redundantes para sintetizar alguns níveis de tensão de fase (Silva, 2013).

Figura 13 – Estrutura básica do Inversor  $M$ -Níveis com capacitores flutuantes.



Fonte: Elaborado pela Autora (2022)

De acordo com Silva (2013), verifica-se que na estrutura básica inversor de  $M$  níveis com capacitores flutuantes, cada fase mostra 2  $(M-1)$  interruptores e pelo menos  $(M-2)$  capacitores de grampeamento. Contudo, para que se verifique em todos os capacitores os mesmos níveis de tensão, deve-se apresentar as seguintes condições para os capacitores em série:

- $(M - 1)$  capacitores para o barramento CC;
- $\frac{(M-1).(M-2)}{2}$  capacitores flutuantes por fase.

Entretanto, as vantagens do capacitor flutuante são: o fornecimento de energia em situações de falta devido ao elevado número de capacitores, assim como os estados redundantes que possibilita regular as tensões dos capacitores de grampeamento e a elevação da frequência de saída. Além disso, permite o aumento do número de níveis, a facilidade de elevação do número de níveis, a distribuição igualitária das perdas nos interruptores e o uso de apenas uma fonte de alimentação.

Contudo, as desvantagens do inversor  $M$  níveis com capacitores de grampeamento são: o alto custo em virtude da elevada quantidade de capacitores e o complexo sistema de controle do capacitor flutuante.

Desde que o conversor não seja operado com a modulação de deslocamento de fase, pois esta modulação naturalmente equaliza a tensão no capacitor flutuante.

Além de ter os melhores resultados de distorção harmônica de tensão e corrente, quando comparada com as modulações por deslocamento de amplitude.

### 3.2 ETAPAS DE OPERAÇÃO

Segundo Silva (2013), o conversor multinível a capacitor flutuante de três níveis possui quatro estados de operação, conforme se apresenta na Tabela 7. Sendo dois desses estados de operação redundantes ( $0_1$  e  $0_2$ ) em que a tensão de saída é zero e os respectivos estados positivo (P) e negativo (N), que produzem metade da tensão da fonte CC.

A polaridade é determinada de acordo com qual braço de chaveamento está conduzindo, para o estado P o braço superior conduz e o braço inferior está bloqueado e para o estado N o braço inferior conduz e o braço superior está bloqueado.

Tabela 7 – Etapas de condução do conversor multinível a capacitor flutuante de três níveis.

Estados de Condução	Etapas	Interruptores				Tensão de Saída	Carga e Descarga	
		$S_{1x}$	$S_{2x}$	$S'_{1x}$	$S'_{2x}$		$i > 0$	$i < 0$
P	1	1	1	0	0	$V_{cc}/2$	C --	C --
$0_1$	2	1	0	0	1	0	C ↑	C ↓
$0_2$	3	0	1	1	0	0	C ↓	C ↑
N	4	0	0	1	1	$-V_{cc}/2$	C --	C --

Fonte: Elaborado pela Autora (2022)

### 3.3 PRINCIPAIS APLICAÇÕES DO INVERSOR A CAPACITOR FLUTUANTE

De acordo com Alili et al., (2021), verifica-se algumas considerações vantajosas como: o inversor a capacitor flutuante, que possui uma vantagem quando comparado ao inversor NPC, uma vez que ele apresenta estados de condução redundantes que sintetiza a tensão da fase. Desta forma, algumas das tensões ou correntes da fase são sintetizadas por mais de um estado de condução.

As limitações que esta topologia do inversor a capacitor flutuante apresenta é a dificuldade em se regular o nível de tensão dos capacitores flutuantes em aplicações de transferência de potência ativa, bem como a desvantagem mais expressiva desta topologia é grande quantidade de capacitores que são utilizados.

Conforme Bressan (2013), o inversor a capacitor flutuante tem sua configuração composta por células de capacitores flutuantes disponibilizados em cascata, é uma topologia interessante, uma vez que apresenta a vantagem de fornecer formas de onda de tensão de saída com alta qualidade. Entretanto, apresenta uma grande quantidade de dispositivos semicondutores e dependendo do nível também uma grande quantidade de capacitores utilizados nos inversores.

O inversor a capacitor flutuante, apresenta várias aplicações como verifica-se a seguir:

- Para correção de fator de potência;
- Acionamento do gerador de energia eólica;
- Sistema híbrido de energia solar e eólica ligado à rede;
- Otimização de volume e eficiência do inversor multinível a capacitor flutuante aplicado na industrial usando GaN;
- Retificadores Multiníveis;
- Conversores Isolados CC-CC;
- Aplicações em Tensões ao Nível de Distribuição;
- Dispositivos Semicondutores Avançados de Alta Tensão e Alta Potência;
- Gerenciamento Térmico;
- Aplicações de Energia Distribuída.

### 3.4 ESTUDOS E OPORTUNIDADES NA LITERATURA

Pesquisou-se em artigos científicos sobre o inversor a capacitor flutuante e ainda não se encontrou, uma metodologia para qual M nível se pode utilizar em uma otimização com mais de um parâmetro.

Desta forma apresenta-se uma revisão bibliográfica, para comprovar a lacuna de uma metodologia de projeto para se determinar o nível M em estudos de otimização e estudos gerais de inversores a capacitor flutuante.

#### 3.4.1 Estudos sobre Inversores a Capacitor Flutuante e Oportunidades existentes para uma Metodologia para o M nível adequado.

De acordo com Meynard et al. (1992), apresenta-se um artigo sobre o grampeamento de tensão, através de capacitores. Logo em seguida Hochgraf et al. (1994), comparou inversores de 5 níveis, usados na compensação de reativos.

No entanto, o Conversor a Capacitor Flutuante, teve sua documentação depositada em 1995 e sua patente somente em 1997. Utilizando uma modulação

extremamente simples com o objetivo que o inversor a capacitor flutuante, sintetizasse as tensões trifásicas (Rodríguez; Lai e Peng, 2002).

A topologia do Inversor a Capacitor Flutuante apresenta várias características interessantes para um conversor multinível, como: um baixo valor de Distorção Harmônica Total de Corrente ( $THD_i$ ) e Distorção Harmônica Total de Tensão ( $THD_v$ ), uma modulação relativamente simples no caso a modulação por deslocamento de fase, possui uma distribuição uniforme de corrente nos interruptores e apresenta estados redundantes.

Possibilitando que alguns valores da tensão de saída sejam sintetizados por mais de um estado de condução. Além disso, a energia presente nos capacitores de grampeamento, pode ser empregada para fornecimento de energia por um determinado período para a carga em caso de falta na alimentação (Rodríguez; Lai e Peng, 2002).

Em Barth et al. (2020), é apresentada a proposta e implementação de um hardware de alto desempenho para o inversor multinível a capacitor flutuante com 13 níveis, frequência de chaveamento de 120 kHz, potência de saída de 3,1 kW, tensão de entrada em corrente contínua de 800 V, tensão de saída eficaz de 250 V e interruptores de nitreto de gálio (GaN). Como resultado da proposta verifica-se uma redução no volume do indutor no filtro de saída de 4,7  $\mu$ H, além da elevada eficiência de 98,3% e com alta densidade de potência de 12,4 kW/kg do inversor, proveniente das baixas perdas de comutação e densidade de potência dos interruptores GaN, e desta forma ocasiona uma baixa  $THD_v$  de 0,7%.

Segundo Qin et al. (2019), o protótipo de hardware do conversor multinível a capacitor flutuante com 7 níveis foi implementado com os seguintes parâmetros: frequência resultante no filtro de 900 kHz, tensão de entrada AC de 90 V a 260 V, potência de saída de 1500 W, tensão de saída de 400 V. Aliados à uma malha de controle feedforward para a correção do fator de potência.

O que resulta em uma melhora no desempenho geral do conversor como: a redução no tamanho do indutor com valor de 44  $\mu$ H, melhora da densidade de potência e apresenta alta eficiência de 99,07%, uma  $THD_i$  de 3,5% e um fator de potência de 0,98.

Diversas pesquisas estão sendo realizadas no que tange o estudo dos conversores multinível a capacitor flutuante, contudo existe uma lacuna na literatura, quanto a uma metodologia que determine o mais adequado M nível.

Levando em consideração parâmetros como: o volume, eficiência, quantidade de componentes, perdas, complexidade para a otimização da parte técnica do inversor e, conseqüentemente, a otimização de seus custos para um inversor a capacitor flutuante com M níveis. Como são abordados na seção abaixo.

### 3.4.2 Estudos sobre a Otimização de Inversores a Capacitor Flutuante

Na literatura são abordados estudos referentes à otimização dos inversores a capacitor flutuante e seus parâmetros. Onde eles podem ter um ou mais parâmetros otimizados, sendo os que possuem mais de um parâmetro reduzidos simultaneamente, durante a otimização.

Verifica-se estudos que abordam a otimização de um projeto de conversor multinível de 5 níveis de 1500 V e 5 kW, utilizando semicondutores GaN de 650 V com eficiência máxima de 98,5% e uma eficiência de 98,2% em plena carga para aplicações em inversores solares. A otimização foi realizada via fronteira de Pareto para mais de um parâmetro.

Conforme Stillwell e Podgurski (2019), a otimização do projeto de inversores de capacitor flutuante para 1500 V, considerando diferentes chaves, número de níveis, frequência de chaveamento e componentes passivos, teve sucesso quando implementado em hardware. Os inversores multiníveis de capacitor flutuante com transistores de 650 V, oferece benefícios exclusivos ao sistema, levando a menores reduções de volume e peso e, ao mesmo tempo, melhorando a eficiência do sistema e apresenta uma THD inferior a 25%.

Além do mais, estuda-se também a otimização para o balanceamento das tensões do capacitor flutuante com o objetivo da eliminação de harmônicas, que foi baseado na técnica de algoritmo do Newton-Raphson, usado para o controle do capacitor flutuante.

A estratégia do algoritmo, localiza o adequado padrão de ângulos de chaveamento em baixa frequência de chaveamento para manter a corrente média no valor nulo no barramento CC do capacitor. Equilibrando assim as

tensões do capacitor e eliminando certas ordens harmônicas considerando, a variação do fator de potência da carga RL do inversor a capacitor flutuante.

De acordo com Yadav (2021) foi implementado um protótipo do inversor a capacitor flutuante de 4 níveis, baseado na técnica Newton-Raphson que foi usada para obter os ângulos de comutação ideais para eliminar o 5º e o 7º harmônicos da saída. Desta forma, equilibrando as tensões dos capacitores flutuantes e obtendo a tensão de saída desejada. Para considerar a variação do fator de potência da carga sem medir correntes e tensões dos capacitores, assim, como não utilizar nenhum controlador e realimentação de tensão. A comparação dos resultados do hardware com os resultados da simulação revela que os resultados do hardware concordam estreitamente com os da simulação que forma realizadas.

Outro estudo que foi realizado se refere a simulação, projeto, implementação de hardware com controle baseado no método de chaveamento de frequência fundamental e estados de chaveamento redundantes de um inversor multinível de 9 níveis a capacitor flutuante. O qual foi otimizado via algoritmo que é desenvolvido e denominado como Particle Swarm Optimization (PSO) para redução harmônica.

O algoritmo foi idealizado no MATLAB/ Simulink e funciona determinando os ângulos de disparo dos MOSFETs para reduzir a Distorção Harmônica Total ou THD (Total Harmonic Distortion) resultante. E um microcontrolador foi utilizado para gerar os dezesseis sinais distintos, visando controlar os ângulos de disparo para a implementação em hardware.

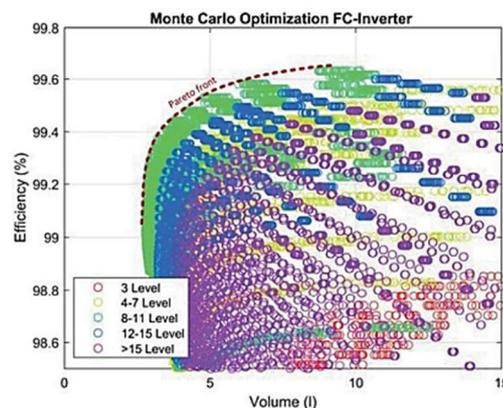
Conforme Maldonado, Gómez e Sitiriche (2012), O algoritmo PSO foi implementado em hardware com sucesso e forneceu bons resultados gerais com os ângulos de disparo para o inversor a capacitor flutuante de 9 níveis. O THD na simulação e no experimento foi muito semelhante ao THD calculado pelo algoritmo teoricamente, validando desta forma a proposta. Porém para obter uma maior eficiência os MOSFETS precisam ser substituídos por MOSFETS de potência. A estratégia proposta tem potencial para ser utilizada numa gama diversificada de aplicações que incluem sistemas autônomos de energia renovável em áreas rurais remotas, acionamentos de motores elétricos e aplicações industriais.

Outra pesquisa relevante foi a otimização analítica do volume e da eficiência de um inversor multinível a capacitor flutuante utilizando interruptores GaN. Uma possível abordagem para reduzir esses componentes passivos como indutores de corrente ou componentes de filtro é a utilização de uma topologia multinível.

A fim de se atingir este objetivo, as restrições mínimas de projeto para um inversor multinível GaN industrial com capacitor flutuante são investigadas, incluindo os capacitores flutuantes, indutor, o filtro EMI e o cálculo de perdas.

A partir das fórmulas das perdas e do volume dos componentes citados, uma otimização de Monte Carlo foi usada para destacar a frente de Pareto. O projeto adequado para a na frente de Pareto obtém uma eficiência de quase 99,4%, conforme se observa na Figura 14.

Figura 14 – Otimização de Monte Carlo para o Inversor a Capacitor Flutuante.



Fonte: Hartwig, Hensler e Ellinger (2016)

Segundo Hartwig, Hensler, Ellinger (2020) os inversores multiníveis com capacitor flutuante também são adequados para aplicações industriais trifásicas. Os resultados da otimização de Monte Carlo mostram a possibilidade de reduzir o volume do inversor por um fator de dez e, ao mesmo tempo, aumentar a eficiência em comparação com um inversor de dois níveis de última geração. Um projeto apropriado usa nove níveis de tensão e uma frequência de comutação de saída efetiva de 800 kHz para reduzir drasticamente o esforço do filtro EMI.

Os próximos passos da pesquisa são construir um protótipo de hardware funcional baseado no ponto ótimo calculado. Este protótipo deverá ser utilizado

para validar os cálculos teóricos e garantir uma operação segura em condições industriais.

Inversor multinível a capacitor flutuante de 13 níveis com redução de componentes e mitigação de harmônicas, usando técnicas de computação como os algoritmos Particle Swarm Optimization (PSO) para a otimização. Para aplicações industriais no caso de acionamentos de média e alta potência onde a melhoria da qualidade da energia foi a principal preocupação.

Segundo Vivek, Muthuselvan, Sivaranjani (2023), a distorção harmônica total da forma de onda de saída também diminui e eventualmente desaparece à medida que o tamanho do passo aumenta. Distorção harmônica total (THD) foi alcançada com uma estratégia em que o ângulo de disparo foi gerado usando um método de algoritmo (PSO) para otimização. As equações não lineares são normalmente resolvidas usando o método de Eliminação Seletiva de Harmônicos, baseado em PSO, que gera 9 estados de comutação.

Otimizando desta forma, o inversor multinível a capacitor flutuante de 13 níveis, que elimina o transformador volumoso e alcança um nível de tensão mais alto com um baixo número de componentes reduzindo consideravelmente o custo. Além de apresentar a tensão de linha com THD de 7,79% que quase satisfaz o padrão IEEE5 19, onde o THD máximo aceitável foi inferior a 8%.

Outra pesquisa de relevância foi a otimização analítica do peso baseada em peso geral de um conversor multinível a capacitor flutuante, em relação ao número de níveis de tensão e à frequência de chaveamento, pois muitas aplicações necessitam de aumento na densidade de potência gravimétrica (kW/kg) como em energia fotovoltaica e transporte.

De acordo com Bishnoi et al. (2023), a topologia multinível a capacitor flutuante permite construir conversores eletrônicos de potência com baixo volume e peso. E conforme o aumento do número de níveis possa continuar diminuindo o peso, o ganho em termos de densidade de potência pode não ser significativo. Portanto, deve-se ter em mente também outras considerações, como o número de chaves, gate-drives e o custo na hora de tomar a decisão final quanto ao número de níveis de tensão.

O protótipo do conversor de capacitor flutuante trifásico com 5 níveis, com densidade de potência gravimétrica de 5 kW/kg, eficiência de 99,2%, potência

de 15 kW, com filtro de saída LCL para aplicações conectadas à rede foi apresentado e validado experimentalmente os resultados de otimização.

### 3.5 OTIMIZAÇÃO

A otimização serve para encontrar a solução ótima do problema entre as possíveis opções, atreladas com as diversas restrições e fatores existentes, através de métodos matemáticos, que possibilita analisar as alternativas e determinar qual solução foi a mais adequada.

De acordo com Santos (2014), os métodos de otimização são de suma relevância na solução de problemas práticos na engenharia e nas tomadas de decisão, para determinar a “melhor solução” de um problema.

No entanto não existe a “melhor solução” e foi sempre relativa, uma vez que existem várias soluções, que não são iguais e depende de vários fatores como: a maneira como o problema foi formulado; o método de solução usado; a utilização ou não de restrições e o uso ou não do conhecimento de um especialista no problema.

A determinação desses fatores, tem influência preponderante na escolha da “melhor solução” e sempre é dependente da pessoa que faz o processo de otimização, denominado de *decision maker*, que é o responsável por aceitar determinada solução como a “melhor solução”.

Desta forma, nas seções seguintes são apresentados, os métodos de otimização e algumas de suas aplicações.

#### 3.5.1 Otimização Multiobjetivo e Fronteira de Pareto

Segundo Cohon (1978), em uma otimização, os problemas podem ter somente um objetivo e são denominadas de mono-objetivos ou pode ter dois ou mais objetivos e pode ser chamado de multiobjetivo.

A otimização consiste em maximizar ou minimizar duas ou mais funções objetivo de  $N_{var}$  variáveis, que são sujeitas a restrições de igualdade e desigualdade. Os limites das variáveis define o espaço de procura do otimizador e são delimitadas restrições nas regiões para encontrar as soluções do problema.

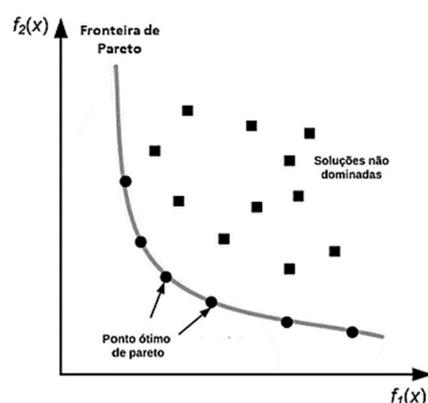
Nos problemas multiobjetivo apresentam-se um conjunto de soluções eficientes ou não dominadas ou o conjunto de Pareto, onde o problema da otimização multiobjetivo é delimitar um subconjunto do conjunto de Pareto (Martins, 2020).

Na Figura 15 apresenta-se a curva de Pareto em uma análise multiobjetivo, onde as duas funções objetivos são demonstradas por  $f(x)_1$  e  $f(x)_2$  a curva, representa a fronteira de Pareto, formada pelos pontos ótimos, que são representados em formato de círculos.

Contudo, os pontos em formato de quadrado, representa as soluções não dominadas, que são as soluções que não estão próximas da fronteira de Pareto, naquela iteração da análise.

Entretanto, a solução ideal para a minimização de ambas as funções-objetivo é a que está o mais perto possível da origem do gráfico (Maciel, 2021).

Figura 15 – Comportamento da Fronteira de Pareto em Análises Multiobjetivo.



Fonte: (Maciel, 2021 apud Huang et al., 2015)

Conforme Maciel (2012, apud Cohon, 2003), os modelos de programação e o planejamento multiobjetivo e sua solução, por meio de técnicas de otimização multiobjetivo, evidenciam vantagens em detrimento da otimização mono-objetivo.

Uma vez que os analistas que obtêm as informações de suporte a decisão não são os decisores, esse últimos podem ter uma variedade mais ampla de alternativas e a modelagem do problema com múltiplos objetivos corrobora para a aproximação da realidade, permitindo modelar objetivos em conflito separadamente e observar as condições entre eles, caso existam.

Na Figura 16 representa-se um fluxograma sobre a determinação das soluções multiobjetivos, onde se diagnostica um problema, reúne-se dados sobre ele, descreve-o matematicamente e procura soluções para resolvê-lo e finalmente, o *decision maker* escolhe uma opção para ser implementada.

Figura 16 – Fluxograma para determinação das soluções multiobjetivos.



Fonte: (Santos, 2014 apud Wang e Ded, 2011)

### 3.5.2 Otimização de Inversores

De acordo com Batista (2011), a Otimalidade de Pareto ou eficiência de Pareto é uma abordagem largamente usada em economia e amplamente aplicada na engenharia.

A otimização multiobjetivo pode ser aplicada para otimização, controle robusto aplicado a inversores conectados à rede de energia elétrica, dentre outras aplicações na área de Eletrônica de Potência.

Segundo Sartori; Pinheiro (2004), na otimização de volume, perdas e custos nos conversores estáticos, os indutores do filtro podem se tornar volumosos e caros quando projetados. No entanto, a frequência de comutação é inversamente proporcional ao volume de indutores, ou seja, quanto mais elevada a frequência de comutação, menor será o volume para o indutor do filtro.

### 3.5.3 Curva ABC de Pareto

Segundo Palomino et al., (2018 apud Pinto, 2002), a curva ABC de Pareto foi criada na Itália no século XIX pelo economista Vilfredo Pareto e visa a ordenação estatística de materiais, visto que sua relevância foi apoiada nas quantidades usadas e no seu valor.

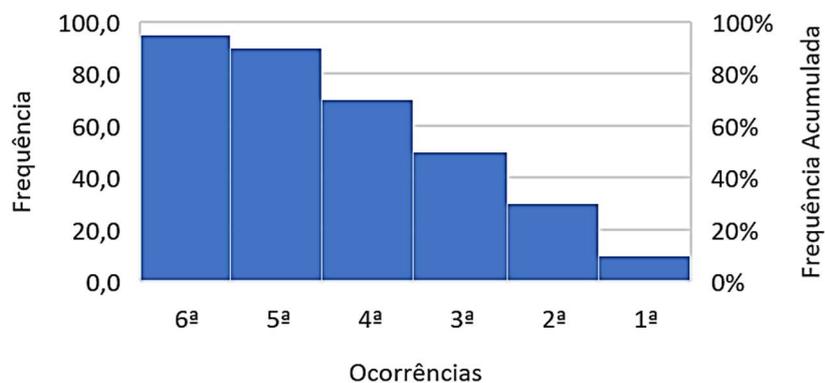
Conseqüentemente, seu estudo resulta na premissa de que 20% da população detinha 80% das riquezas produzidas, resultando na relação 80/20.

De acordo com Forlogic (2016), o Princípio de Pareto com a contribuição de Joseph Juran, resulta em uma ferramenta de Qualidade que possibilita estudar e descobrir, quais ocorrências são mais importantes e são priorizadas, usando a relação 80/20, a qual avalia os problemas da Qualidade.

O Diagrama de Pareto é formado por dois conjuntos de dados:

1º) O gráfico apresenta fatores que são analisados, organizados em colunas com as ocorrências mais importantes até as menos importantes, como se observa na Figura 17.

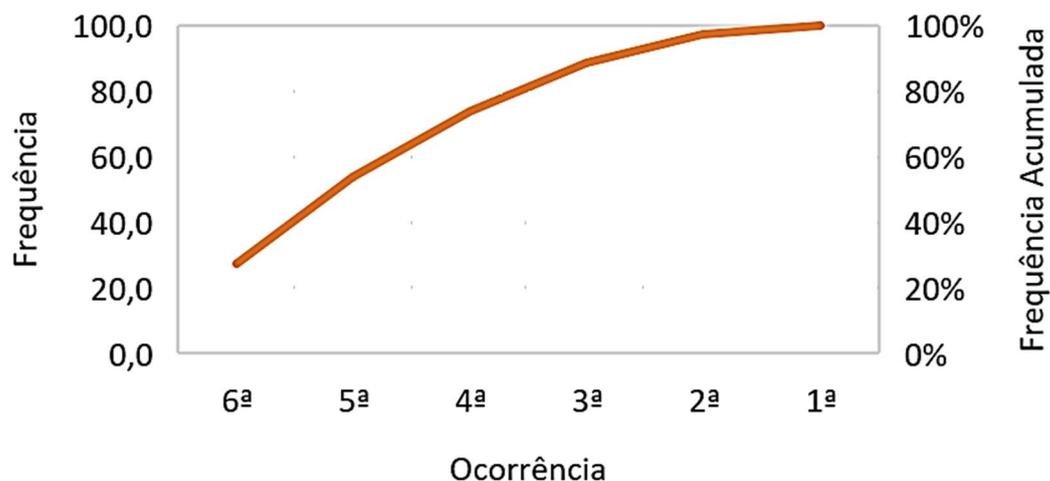
Figura 17 – Diagrama de Pareto: Ocorrências para serem analisadas.



Fonte: Elaborado pela Autora (2023)

2º) O gráfico que apresenta uma curva, referente a porcentagem da frequência acumulada das ocorrências, que é o resultado da soma da frequência da ocorrência mais a frequência da ocorrência anterior, conforme se verifica na Figura 18.

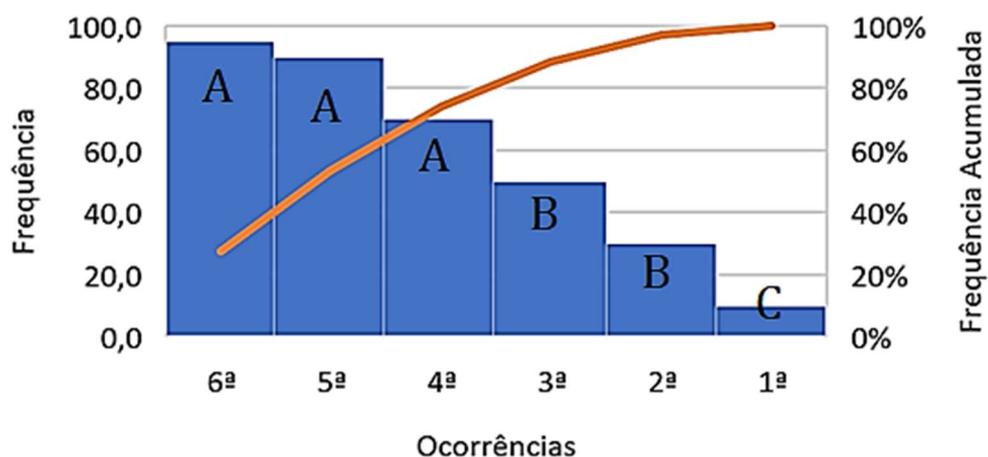
Figura 18 – Diagrama de Pareto: Curva da Porcentagem Acumulada da Frequência das Ocorrências.



Fonte: Elaborado pela Autora (2023)

Esses dois conjuntos de dados, quando aliados no mesmo gráfico estão demonstrando um panorama geral de todas as ocorrências, que pode ser analisado na Figura 19.

Figura 19 – Diagrama de Pareto: Panorama Geral de todas as Ocorrências aliadas com as Frequências Acumuladas.



Fonte: Elaborado pela Autora (2023)

Na Figura 19 se observa no exemplo gráfico que as três primeiras ocorrências, ou seja, as duas primeiras colunas, apresenta 78% das frequências acumuladas e na 4ª e 5ª ocorrência são verificadas 16,5% das frequências acumuladas e a 6ª ocorrência, demonstra 5,5% das frequências acumuladas.

De acordo com Palomino et al., (2018 apud Dias, 1994), através do método ABC, os itens são apresentados em três classificações:

Classe A: Apresenta a maior porcentagem das ocorrências acumuladas e corresponde a cerca de 80% do valor total;

Classe B: Representa uma quantidade expressiva das ocorrências acumuladas e possui cerca de 15% do valor total;

Classe C: Formada por ocorrências acumuladas, cujos valores são menores e demonstra cerca de 5% do valor total.

A análise da curva ABC, permite definir os itens de maior importância, determinando quais os itens que devem ter mais atenção.

Desta maneira, conclui-se que o uso da curva ABC na análise das ocorrências acumuladas, permite realizar uma classificação de seus produtos com o objetivo de que posteriormente se realize políticas para ser aplicadas na aquisição de cada produto.

#### 3.5.4 Matriz de Decisão

Uma matriz de decisão foi usada com o intuito de ser uma ferramenta que auxilia na tomada de decisão, comparando e analisando vários aspectos com múltiplas variáveis com a finalidade de se obter a mais adequada e fundamentada decisão.

De acordo com Bruning (2015) na matriz de decisão o objetivo foi avaliar a melhor solução para a escolha de um determinado critério, que ele propôs com seus respectivos pesos de importância, que determina uma Matriz de Decisão, onde a nota foi definida pelo usuário, através da curva ABC de Pareto. A seguir verifica-se alguns dos critérios e pesos de importância, usados por Bruning e que são aplicados no novo método para determinação do ponto ótimo.

- Volume: considerar o volume de placa e caixa plástica necessária para alojar a solução;
- Custo: custo estimado da solução;
- Complexidade: quão complexa em número de componentes, sensores e malhas de controle;
- Eficiência: quão eficiente é a solução;

Tabela 8 – Critérios e Pesos determinados por Bruning

Critério	Pesos
Volume	4
Custo	5
Complexidade	2
Eficiência	5

Fonte: Elaborado pela Autora (2023)

A implementação dos critérios e pesos de importância determinados por Bruning na Matriz de Decisão, para a inserção das notas na nova metodologia do ponto ótimo está sendo utilizada, devido a experiência de Bruning na indústria.

Ele representa um consultor externo na área, uma vez que estes critérios são utilizados em seu trabalho para um retificador com aplicação em correção de fator de potência, o que condiz com ambas as especificações do inversor a capacitor flutuante, que pode ser utilizado como retificador e sua aplicação também foi definida para correção de fator de potência.

### 3.6 CONCLUSÕES DO CAPÍTULO

Neste capítulo abordou-se o estado da arte, no que tange as pesquisas referentes ao conversor multinível a capacitor flutuante e identificou-se uma lacuna nas pesquisas, que seria a determinação de uma nova metodologia para a escolha do M nível mais adequado para determinada aplicação.

Sendo assim, realizou-se uma revisão sobre Otimização Multiobjetivo, Fronteira de Pareto, Curva ABC de Pareto e a Matriz de Decisão.

A base conceitual apresentada serve para dar prosseguimento no projeto do inversor a capacitor flutuante, apresentado no Capítulo 4.

#### 4 PROJETO DO INVERSOR A CAPACITOR FLUTUANTE

Neste capítulo aborda-se o projeto dos elementos do inversor a capacitor flutuante e as escolhas dos componentes utilizados, bem como as suas perdas.

O inversor a capacitor flutuante multinível projetado, foi utilizado também como retificador e aplicado para a correção de fator de potência.

A potência definida no projeto foi de  $3 \times 10^3 \text{ W}$ , por se aproximar do limite de potência dos circuitos monofásicos.

Desta forma, está sendo utilizada as seguintes especificações no projeto: tensão de entrada ( $V_{in}$ ), índice de modulação ( $m_a$ ), frequência fundamental ( $f_0$ ), frequência de chaveamento ( $f_s$ ), potência aparente ( $S_0$ ) e ângulo de defasagem ( $\emptyset$ ), presentes na Tabela 9.

Tabela 9 – Especificações do Projeto.

Parâmetros	Valores
$V_{cc}$ [V]	345
$m_a$	0,9
$f_0$ [Hz]	60
$f_s$ [Hz]	$40 \times 10^3$
$S_{efi}$ [VA]	$3 \times 10^3$
$R_{carga}$ [ $\Omega$ ]	16
$\emptyset$	$0^\circ$

Fonte: Elaborado pela Autora (2023)

A partir dos parâmetros presentes na Tabela 3, realiza-se os cálculos no software Smath Studio pertinentes ao demais valores do projeto, os quais podem ser observados, através das equações (1) à (6).

$$V_{pico} = V_{cc} \cdot m_a \quad (1)$$

$$V_{eficaz} = \frac{V_{pico}}{\sqrt{2}} \quad (2)$$

$$\cos \emptyset = 1 \quad (3)$$

$$I_{eficaz} = \frac{S_{eficaz}}{V_{eficaz}} \quad (4)$$

$$P_{ativa} = V_{eficaz} \cdot I_{eficaz} \cdot \cos(\emptyset) \quad (5)$$

$$R_{carga} = \frac{(V_{eficaz})^2}{P_{eficaz}} \quad (6)$$

#### 4.1 PROJETO DO FILTRO LC

No projeto do filtro LC, os valores dos indutores ( $L_M$ ) e capacitores ( $C_M$ ), a frequência de corte ( $f_c$ ), frequência do indutor do filtro LC ( $f_{ind}$ ) e tensão no indutor ( $V_{LM}$ ) do filtro de saída LC para o inversor a capacitor flutuante com M níveis, são obtidos através das equações de (7) até (11).

$$V_M = L_M \cdot \left( \frac{d_i}{d_t} \right) \quad (7)$$

$$C_M = \frac{1}{L_M \cdot (2 \cdot \pi \cdot f_c)^2} \quad (8)$$

$$f_c = \frac{(M - 1) \cdot f_s}{10} \quad (9)$$

$$f_{ind} = (M - 1) \cdot f_s \quad (10)$$

$$V_{LM} = \frac{V_{in}}{\frac{(M - 1)}{2}} \quad (11)$$

Na equação (7) apresenta-se a tensão no indutor do filtro, onde ao se isolar a equação foi obtido o valor do indutor do filtro LC.

Com a equação da frequência de ressonância do filtro LC, foi determinada a equação para o capacitor do filtro LC como se verifica na equação (8).

No espectro de frequência a amplitude da harmônica fundamental apresenta, o valor da tensão de entrada multiplicada pelo índice de modulação de amplitude, que foi verificado por  $E \cdot m_a = 345 \cdot 0,9 = 310,5$ .

O restante das harmônicas está concentrado na harmônica de modulação da frequência, que foi representado por  $m_f = 40 \times 10^3 \text{ Hz} / 60\text{Hz} = 666,67$  e está localizado em torno de 40kHz e acima da frequência de chaveamento.

Como a harmônica fundamental está longe das harmônicas de  $40 \times 10^3 \text{ Hz}$ , desta forma depois de uma década da harmônica fundamental se tem 600 Hz. Desta forma, foi possível colocar um filtro com frequência de corte em torno de 600 Hz, filtrando as harmônicas superiores de  $40 \times 10^3 \text{ Hz}$  e deixa-se passar a fundamental de 60 Hz, conforme se verifica na equação (9).

A frequência do indutor no filtro LC está relacionada com a frequência de chaveamento e aumenta à medida que aumenta os níveis.

No entanto, a tensão no indutor do filtro LC diminui com o aumento dos níveis no inversor, o que pode ser observado nas equações (10) e (11).

No projeto do inversor a capacitor flutuante com  $M$  níveis delimita-se a ondulação da corrente do filtro LC ( $\Delta i_L$ ) em 20% e a ondulação da tensão do capacitor do filtro LC ( $\Delta V_C$ ) em 5%.

Na Tabela 10, verifica-se os valores dos componentes ideais para o filtro LC de acordo com seu respectivo nível.

Tabela 10 - Valores do Filtro LC com componentes ideais.

Níveis	3	5	7	9	11	13
$L_M$ [H]	$139,4 \times 10^{-6}$	$34,9 \times 10^{-6}$	$15,5 \times 10^{-6}$	$8,7 \times 10^{-6}$	$5,6 \times 10^{-6}$	$3,9 \times 10^{-6}$
$\Delta i_L$ [A]	7,7	7,7	7,7	7,7	7,7	7,7
$V_{LM}$ [V]	345,0	172,5	115,0	86,3	69,0	57,5
$C_M$ [ $\mu$ F]	2,8	2,8	2,8	2,8	2,8	2,8
$\Delta V_C$ [V]	5,0	5,0	5,0	5,0	5,0	5,0
$\Delta i_c$ [A]	7,7	7,7	7,7	7,7	7,7	7,7
$f_c$ [Hz]	$8 \times 10^3$	$16 \times 10^3$	$24 \times 10^3$	$32 \times 10^3$	$40 \times 10^3$	$48 \times 10^3$
$f_{ind}$ [Hz]	$80 \times 10^3$	$160 \times 10^3$	$240 \times 10^3$	$320 \times 10^3$	$400 \times 10^3$	$480 \times 10^3$

Fonte: Elaborado pela Autora (2023)

Na Tabela 11, verifica-se os valores dos componentes ideais para o filtro LC de acordo com seu respectivo nível, simulados no Psim. Como os valores dos capacitores ( $C_M$ ) do filtro LC não varia como observa-se na Tabela 11, esses valores são reajustados e simulados no Psim, para que a frequência de corte do filtro ( $f_c$ ) e a frequência de saída do indutor do filtro LC ( $f_{ind}$ ), tenha os valores readequados conforme as equações (9) e (10)

Tabela 11 - Valores do Filtro LC com componentes ideais simulados no Psim.

Níveis	3	5	7	9	11	13
$L_M$ [ $\mu$ H]	$139,4 \times 10^{-6}$	$34,9 \times 10^{-6}$	$15,5 \times 10^{-6}$	$8,7 \times 10^{-6}$	$5,6 \times 10^{-6}$	$3,9 \times 10^{-6}$
$\Delta i_L$ [A]	7,8	7,3	7,2	7,9	7,5	7,3
$V_{LM}$ [V]	343,1	173,3	117,0	88,0	64,0	56,2
$C_M$ [ $\mu$ F]	2,8	2,8	2,8	2,8	2,8	2,8
$\Delta V_C$ [V]	5,7	5,4	5,2	5,5	5,4	5,2
$\Delta i_c$ [A]	7,4	7,6	7,5	7,8	7,5	7,7
$f_c$ [kHz]	$7,9 \times 10^3$	$28,4 \times 10^3$	$45,2 \times 10^3$	$69,6 \times 10^3$	$95,3 \times 10^3$	$127,8 \times 10^3$
$f_{ind}$ [Hz]	$79,9 \times 10^3$	$159,9 \times 10^3$	$238,9 \times 10^3$	$319,9 \times 10^3$	$399,9 \times 10^3$	$478,9 \times 10^3$

Fonte: Elaborado pela Autora (2023)

Os novos valores que foram reajustados pela simulação do software Psim são observados na Tabela 12.

Tabela 12 – Valores do Filtro LC, suas ondulações, frequências de corte e frequência de saída do indutor para os níveis de  $M= 3$  até  $M = 13$ .

Níveis $M$	3	5	7	9	11	13
$L_M$ [ $\mu$ H]	$139,4 \times 10^{-6}$	$34,9 \times 10^{-6}$	$15,5 \times 10^{-6}$	$8,7 \times 10^{-6}$	$5,6 \times 10^{-6}$	$3,9 \times 10^{-6}$
$\Delta i_L$ [A]	7,3	7,7	7,6	7,6	7,9	7,5
$V_{LM}$ [V]	345,0	172,7	116,8	86,6	69,1	57,8
$C_M$ [ $\mu$ F]	2,0	0,9	0,8	0,6	0,5	0,4
$\Delta V_c$ [V]	5,3	5,7	5,5	5,3	5,4	5,3
$\Delta i_c$ [A]	7,9	7,9	7,8	7,6	7,9	7,5
$f_c$ [Hz]	$8 \times 10^3$	$16 \times 10^3$	$24 \times 10^3$	$32 \times 10^3$	$40 \times 10^3$	$48 \times 10^3$
$f_{ind}$ [Hz]	$80 \times 10^3$	$160 \times 10^3$	$240 \times 10^3$	$320 \times 10^3$	$400 \times 10^3$	$480 \times 10^3$

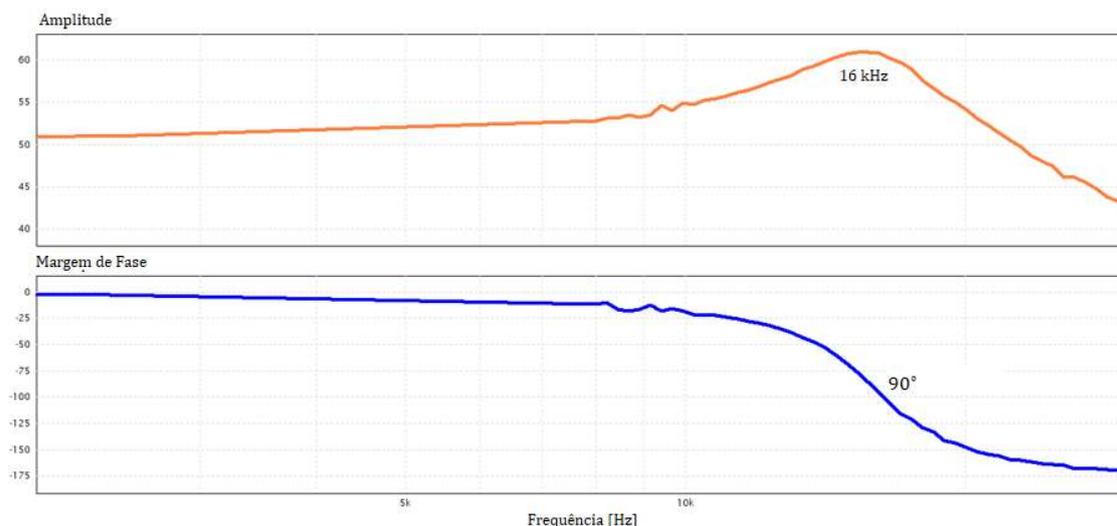
Fonte: Elaborado pela Autora (2023)

O filtro passivo passa baixa LC na saída do inversor foi projetado com uma frequência de corte ( $f_c$ ), apresentada na equação (9).

Na Figura 20, apresenta-se o Diagrama de Bode, para o projeto da frequência de corte ( $f_c$ ) do inversor a capacitor flutuante com  $M$  níveis, quando aplicado no ponto de  $M= 5$  níveis.

Observando a Figura 20, verifica-se que sua amplitude e a margem de fase que interceptam o eixo das abcissas no espectro de frequência em  $f_c = 16 \times 10^3$  Hz, cujo valor também pode ser averiguado na Tabela 12.

Figura 20 – Amplitude e Margem de Fase para o inversor a capacitor flutuante.



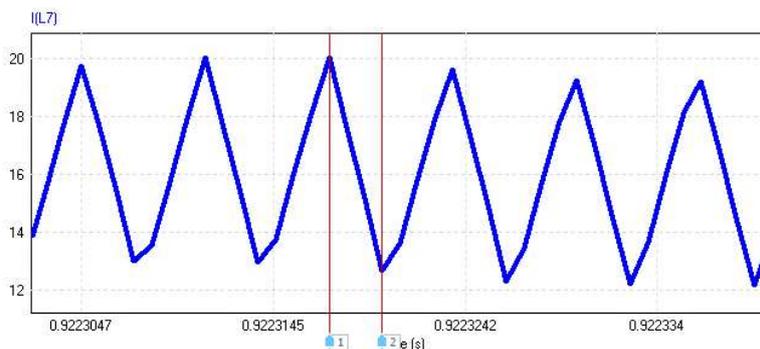
Fonte: Elaborado pela Autora (2023)

O indutor do filtro, apresenta uma ondulação projetada com valor de  $\Delta_L = 20\%$ , assim obteve-se:  $\Delta_L = 7,7$  A.

Contudo, o valor da ondulação na corrente do indutor do filtro LC, simulado no software Psim, resulta no seguinte valor:  $\Delta_L = 7,5 A$ .

O qual se verifica nas formas de onda ampliada na Figura 21 e na Tabela 12, aplicado como exemplificação no inversor a capacitor flutuante com 5 níveis.

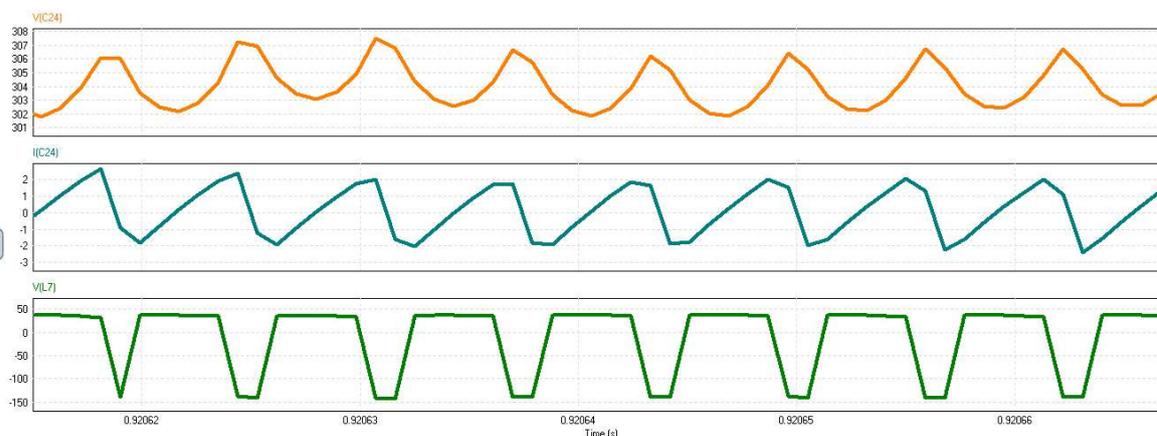
Figura 21 – Ondulação da corrente no indutor do filtro LC para o inversor a capacitor flutuante.



Fonte: Elaborado pela Autora (2023)

Na Figura 22 verifica-se as formas de onda ampliadas, simuladas no Psim para a ondulação da tensão do capacitor ( $\Delta V_c$ ), ondulação na corrente do capacitor ( $\Delta i_c$ ) e tensão no indutor ( $V_{LM}$ ), todos referentes ao filtro LC, aplicados ao inversor a capacitor flutuante com  $M=5$  níveis, presentes também na Tabela 12. No entanto, as formas de onda estão com deformidades, em virtude da falta de pontos na simulação.

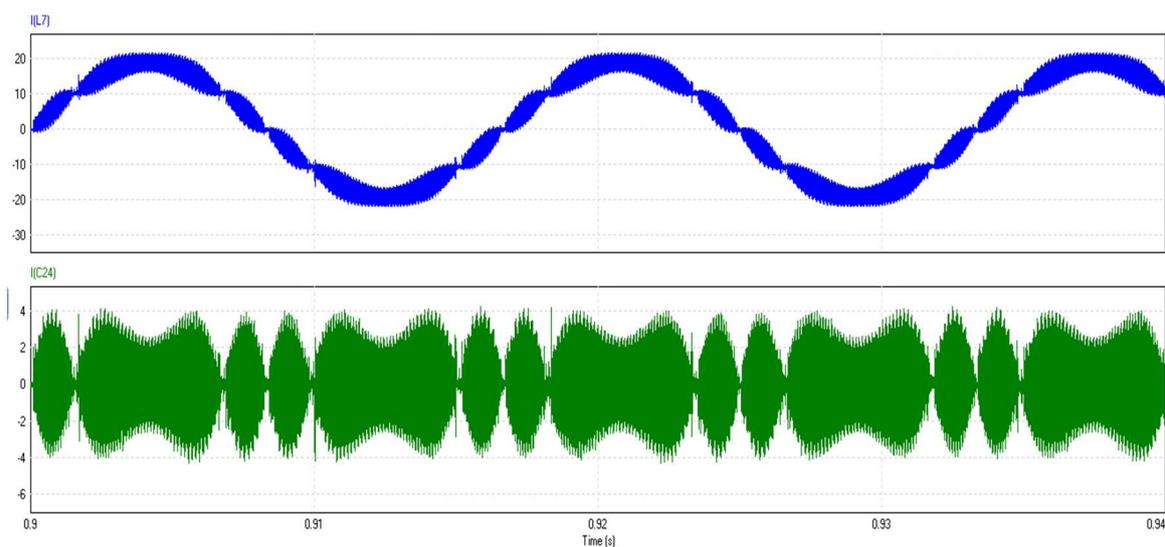
Figura 22 - Ondulação da tensão do capacitor e indutor e na corrente do capacitor no filtro LC para o inversor a capacitor flutuante.



Fonte: Elaborado pela Autora (2023)

Na Figura 23 verifica-se sem amplificação, as formas de onda da corrente do indutor e capacitor no filtro LC e desta forma, evidencia-se as ondulações presentes.

Figura 23 – Formas de onda da corrente de indutor e capacitor do filtro LC com a presença de ondulações.



Fonte: Elaborado pela Autora (2023)

## 4.2 PROJETO DOS CAPACITORES FLUTUANTES

De acordo com Kolb et al. (2015), apresenta-se uma metodologia de projeto para o cálculo da corrente eficaz e a tensão do capacitor flutuante, bem como os cálculos para a tensão e a corrente média e eficaz dos interruptores e diodos para um inversor a capacitor flutuante com  $M$  níveis.

De acordo com Silva (2013 apud Kolb, 2015), os valores das capacitâncias do capacitor flutuante projetados são evidenciados na equação (12) e podem estar sobre dimensionados ou subdimensionados.

Porém, de acordo com Bressan (2019), a nova metodologia de projeto proposta não pode ser aplicada, uma vez que a proposta de projeto de seus ábacos se restringe, apenas até o  $M=9$  níveis e o projeto proposto neste trabalho possui como limite máximo de nível  $M=13$ .

O valor limite máximo do nível de  $M=13$  foi determinado com base nos estudos de sobre o projeto e controle de um inversor multinível a capacitor flutu-

ante, usando GaN (Barth et al., 2020).

Contudo, a metodologia aplicada para determinar o valor do capacitor flutuante, a corrente eficaz do capacitor flutuante e sua razão cíclica, presentes nas equações de (12) até (14) foi proposta por (Hamma et al., 1995).

$$C_k = \frac{I_{dc}}{2 \cdot f \cdot \pi \cdot \Delta V_{ck\_m\acute{a}x}} \quad (12)$$

$$i_{ck\_rms} = I_{dc} \cdot D \quad (13)$$

$$R = \frac{C \cdot \Delta V_c}{T_s \cdot I_{dc}} \quad (14)$$

Onde:

- $C_k$  representa o capacitor flutuante;
- $I_{dc} = I_o$  representa a corrente de saída na carga;
- $\Delta V_{ck\_m\acute{a}x}$  representa a ondulação máxima da tensão do capacitor flutuante;
- $i_{ck\_rms} = i_c$  representa a corrente eficaz do capacitor flutuante;
- $D = R$  representa a razão cíclica.

No projeto dos capacitores flutuantes ( $C_k$ ) para o inversor a capacitor flutuante, utiliza-se a equação (12), para o cálculo da sua corrente se usa as equações (13) e (14), sendo que a ondulação de tensão para o capacitor flutuante apresenta um valor fixo de  $\Delta V_c = 5\%$ . Os valores dos capacitores flutuantes para  $M=3$  até 13 níveis, se observam na Tabela 13.

Tabela 13 – Projeto dos Capacitores Flutuantes com valores ideais.

Níveis $M$	Capacitores Flutuantes											
	$C_{k-2}$ [ $\mu$ F]											
3	7,8											
5	3,9	7,8	11,7									
7	2,6	5,2	7,8	10,4	12,9							
9	1,9	3,9	5,8	7,8	9,7	11,7	13,6					
11	1,6	3,1	4,7	6,2	7,8	9,3	10,9	12,4	14			
13	1,3	2,6	3,9	5,2	6,5	7,8	9,1	10,3	11,7	12,9	14,3	

Fonte: Elaborado pela Autora (2023)

Nas Tabelas 13 e 14, apresenta-se apenas os valores dos capacitores, pois o foco foi demonstrar a otimização dos capacitores, uma vez que ao calcular, o valor da capacitância para os níveis de  $M=3$  até 13, se apresenta uma quantidade total de 36 valores de capacitores diferentes.

Para otimizar esta situação, realiza-se a escolha dos valores reais para os capacitores flutuantes e se utiliza somente três valores de capacitores da mesma família UUU.

Concomitantemente com as auto associações desses capacitores em paralelo que resulta nos valores: 16,5  $\mu\text{F}$  e 900 V e do 2,35  $\mu\text{F}$  e 500 V, levando em consideração respectivamente suas correntes eficazes.

Tabela 14 – Associação de Capacitores Flutuantes com valores reais.

Níveis $M$	Capacitores Flutuantes											
	$C_{k-2}$ [ $\mu\text{F}$ ]											
3	10											
5	4,7	10	16,5									
7	4,7	10	10	16,5								
9	2,35	4,7	10	10	10	16,5						
11	2,35	4,7	10	10	10	10	16,5	16,5	16,5			
13	2,35	4,7	4,7	10	10	10	10	16,5	16,5	16,5	16,5	

Fonte: Elaborado pela Autora (2023)

Os capacitores eletrolíticos escolhidos na Tabela 14 são família UUU e fabricante Nichicon padronizando assim todos os parâmetros de seus datasheets, para posteriormente conseguir-se realizar uma comparação justa entre as perdas e volume, dos capacitores flutuantes.

### 4.3 PROJETO DOS SEMICONDUTORES

De acordo com Bressan (2019 apud Batschauer, 2011), definiu-se que os interruptores são ideais, o tempo morto foi ignorado, a corrente era senoidal, conforme se observa nas equações (15) e (16), a modulação utilizada foi a com deslocamento de fase PWM.

Uma vez, que a corrente de saída ( $i_0$ ) foi determinada pelo comportamento da razão cíclica de chaveamento do semicondutor em relação a um ciclo completo ( $w_0 t$ ).

Para a determinação dos esforços de corrente dos semicondutores, utiliza-se o conceito de valor médio e eficaz, presente respectivamente nas equações (17) e (18).

$$i_0(\varphi) = (I_p \cdot \text{sen}(\varphi - \phi)) \quad (15)$$

$$\phi = w_0 t \quad (16)$$

$$I_{(S,D)k\_m\acute{e}dia} = \frac{1}{T_s} \cdot \int_{t_i}^{(t_i + d(t) \cdot T_s)} i_0 \cdot dt = d(t) \cdot i_0 \quad (17)$$

$$I_{(S,D)k\_eficaz} = \sqrt{\frac{1}{T_s} \cdot \int_{t_i}^{(t_i + d(t) \cdot T_s)} i_0^2 \cdot dt} = \sqrt{d(t)} \cdot i_0 \quad (18)$$

Onde:

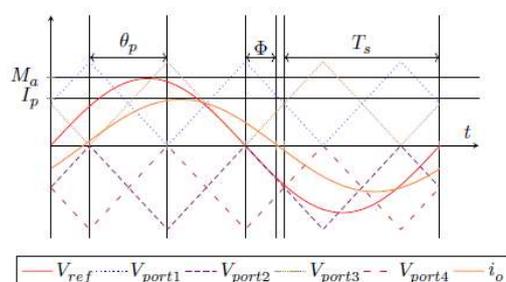
$I_p$  representa a corrente de pico na carga;

$\phi$  representa a defasagem entre a corrente de saída e o sinal de referência do conversor;

$w_0$  representa a frequência angular da forma de onda fundamental.

Na Figura 24 verifica-se a modulação com deslocamento de fase, onde foi possível determinar a razão cíclica dos semicondutores  $d_{(S,D)k}$ .

Figura 24 – Modulação com deslocamento de fase usada para comando do Inversor a Capacitor Flutuante.



Fonte: Bressan (2019)

Sendo assim, apresenta-se as equações (19) até (24) referentes a razão cíclica para cada interruptor ( $D_{SK}$ ), a razão cíclica para cada diodo ( $D_{DK}$ ), a

corrente média ( $I_{SK\_média}$ ) e eficaz ( $I_{SK\_eficaz}$ ) no interruptor e a corrente média ( $I_{DK\_média}$ ) e eficaz ( $I_{DK\_eficaz}$ ) no diodo.

$$D_{SK} = \frac{1 + m_a \cdot \sin \varnothing}{2} ; \varnothing \leq \varphi \leq \varnothing + \pi \quad (19)$$

$$D_{DK} = \frac{1 - m_a \cdot \sin \varphi}{2} ; \varnothing + \pi \leq \varphi \leq \varnothing + 2\pi \quad (20)$$

$$I_{SK\_média} = \frac{I_p \cdot [\pi \cdot m_a \cdot \cos(\varnothing) + 4]}{8 \cdot \pi} \quad (21)$$

$$I_{SK\_eficaz} = \left(\frac{I_p}{2}\right) \cdot \sqrt{\frac{3 \cdot \pi + 8 \cdot m_a \cdot \cos(\varnothing)}{6 \cdot \pi}} \quad (22)$$

$$I_{DK\_média} = \frac{I_p \cdot [(4 - \pi) \cdot m_a \cdot \cos(\varnothing)]}{8 \cdot \pi} \quad (23)$$

$$I_{DK\_eficaz} = \left(\frac{I_p}{2}\right) \cdot \sqrt{\frac{3 \cdot \pi - 8 \cdot m_a \cdot \cos(\varnothing)}{6 \cdot \pi}} \quad (24)$$

A tensão ideal suportada para cada MOSFET nos M níveis do inversor a capacitor flutuante, foi obtida através da razão entre a tensão total do barramento dividida pela quantidade total dos interruptores por M nível  $\left(\frac{V_{cc}}{M-1}\right)$ , conforme se verifica na Tabela 15.

Tabela 15 – Tensão ideal para os MOSFETS.

Níveis <i>M</i>	Tensão [V]
3	172,5
5	86,3
7	57,5
9	69,0
11	34,5
13	28,8

Fonte: Elaborado pela Autora (2023)

Para a determinação da tensão real suportada para cada MOSFET nos M níveis, quando se escolhe o componente utiliza-se o valor da tensão ideal com uma folga de aproximadamente 60%, a fim de que, caso ocorra casos de sobretensão, o semiconductor não seja danificado e perca sua funcionalidade.

Nos valores reais dos semicondutores do inversor a capacitor flutuante com M níveis são utilizados os seguintes MOSFETS da International Rectifier, com seus respectivos valores de tensão, corrente, preço e código do fabricante, presentes na Tabela 16, entretanto todos os valores foram cotados pelo mesmo fornecedor: Digikey.

Tabela 16 – Tensão, Quantidade e Cotação dos MOSFETS.

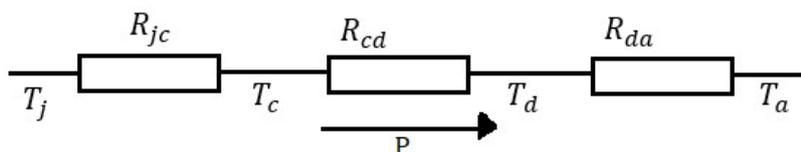
Níveis <i>M</i>	Tensão [V]	Corrente [A]	Quantidade	Código dos Componentes	Preço Unitário (\$)	Preço Total (\$)
3	300	19	4	AUIRFS6535	1,41	5,64
5	150	21	8	AUIRF3315S	0,98	8,14
7	100	17	12	AUIRLR3410	1,08	13,13
9	100	17	16	AUIRLR3410	1,08	17,46
11	55	18	20	AUIRLZ24NS	0,65	13,23
13	55	18	24	AUIRLZ24NS	0,65	15,84

Fonte: Elaborado pela Autora (2023)

#### 4.3.1 Projeto dos Dissipadores

O circuito equivalente para o cálculo térmico é observado na Figura 25.

Figura 25 – Circuito equivalente para o cálculo térmico.



Fonte: Elaborado pela Autora (2023)

De acordo com Barbi (2000), para o cálculo dos dissipadores adota-se o seguinte procedimento:

Calcula-se a resistência térmica entre a junção e o ambiente, representada na equação (25).

$$R_{ja} = R_{jc} + R_{cd} + R_{da} \quad (25)$$

O componente tem seu cálculo térmico realizado pela equação (26).

$$T_j - T_a = R_{ja} \cdot P \quad (26)$$

A temperatura ( $T_a$ ) foi arbitrada pela projetista com o valor de  $T_a = 40^\circ\text{C}$ . Através da equação (27), determina-se a resistência térmica total.

$$R_{ja} = \frac{T_j - T_a}{P} \quad (27)$$

Desta forma, chega-se na equação (28), que representa a resistência térmica do dissipador, onde  $R_{jc}$  e  $R_{cd}$  são resistências térmicas disponibilizadas pelo fabricante no catálogo do fabricante.

$$R_{da} = R_{ja} - R_{jc} - R_{cd} \quad (28)$$

No catálogo do dissipador encontra-se o valor de dissipador mais próximo do calculado, caso este não seja um valor comercial. Assim como também se calcula o fator de correção, disponibilizada pelo fabricante.

Onde:

$T_j$  representa a temperatura de junção ( $^\circ\text{C}$ );

$T_c$  representa a temperatura da cápsula ( $^\circ\text{C}$ );

$T_d$  representa a temperatura do dissipador ( $^\circ\text{C}$ );

$T_a$  representa a temperatura do ambiente ( $^\circ\text{C}$ );

$P$  representa a potência térmica produzida pelo componente e sendo transferida ao meio ambiente (W);

$R_{jc}$  representa a resistência térmica entre junção e cápsula ( $^\circ\text{C}/\text{W}$ );

$R_{cd}$  representa a resistência térmica entre cápsula e dissipador ( $^\circ\text{C}/\text{W}$ );

$R_{da}$  representa a resistência térmica entre dissipador e ambiente ( $^\circ\text{C}/\text{W}$ );

$R_{ja}$  representa a resistência térmica entre junção e ambiente ( $^\circ\text{C}/\text{W}$ ).

Na Tabela 17 observa-se, a escolha retirada do catálogo do fornecedor nacional HS Dissipadores para os dissipadores por M nível e seu nível de tensão no interruptor MOSFET, assim como demais características como: resistência térmica, capacidade térmica, custos e quantidades de componentes utilizados.

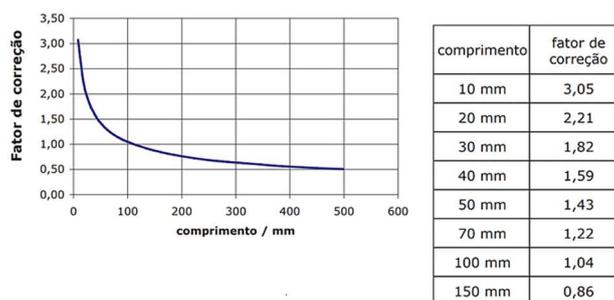
Na Tabela 17 – Escolha dos Dissipadores e seus Parâmetro de catálogo.

Níveis <i>M</i>	Código dos Dissipadores	Resistência Térmica (°C/W/4'')	Capacidade Térmica (J/ Kg K)	Quantidade	Preço Total (\$)
3	HS 1616	8,9	921	2	24,6
5	HS 1616	8,9	921	2	49,3
7	HS 1710	14,6	921	2	32,65
9	HS 1710	14,6	921	2	43,6
11	HS 1710	14,6	921	2	109,1
13	HS 1710	14,6	921	2	130,9

Fonte: Elaborado pela Autora (2023)

No entanto a resistência térmica presente na Tabela 17 precisa ser corrigida, conforme o comprimento (mm) do dissipador projetado. Para isto é disponibilidade no catálogo da HS Dissipadores, uma curva de correção como se observa na Figura 26.

Figura 26 – Curva Fator de Correção X Comprimento (mm).



Fonte: HS Dissipadores (2023)

#### 4.4 PERDAS DO CAPACITOR FLUTUANTE

As perdas no capacitor flutuante da Tabela 13, foi calculada através da equação (29).

$$P_{Ck} = R_{ESR_{ck}} \cdot (I_{ck_{rms}})^2 \quad (29)$$

No qual a resistência  $R_{ESR_{ck}}$  foi obtida através do valor da tangente de perdas e da capacitância que são apresentados no catálogo do capacitor e pela equação (30).

$$R_{ESR_{ck}} = \frac{\tan(\phi)}{2 \cdot \pi \cdot f_{ck} \cdot C_{ck}} \quad (30)$$

#### 4.5 PERDAS NOS SEMICONDUTORES

As perdas totais do MOSFET ( $P_{total\_mosfet}$ ), contidos na Tabela 17 são a somatória da perda de condução ( $P_{cond}$ ) e perda de comutação ( $P_{comut}$ ), logo justificam-se de acordo com o equacionamento usado por Prado (2020 apud GRAOVAC; PURSCHEL; KIEP, 2006), apresentadas nas equações (31) e (32) para o cálculo das perdas de condução e comutação nos interruptores e diodos do MOSFET.

As perdas no MOSFET do Inversor a Capacitor Flutuante com M níveis são compostas pela soma das perdas de condução e comutação e suas variáveis são obtidas nos catálogos dos semicondutores.

$$P_{cond} = R_{DSon} \cdot (I_{rms})^2 \quad (31)$$

A equação (28) tipifica o somatório das perdas, durante um período de comutação.

$$P_{comut} = \left(\frac{1}{2}\right) \cdot V_{DS} \cdot I_{DS} \cdot (t_{tri} + t_{fu} + t_{ru} + t_{fi}) \cdot f_s \quad (32)$$

Onde:

$R_{DSon}$  representa a resistência de condução;

$I_{rms}$  representa a corrente eficaz dos semicondutores;

$V_{DS}$  representa a tensão de condução;

$I_{DS}$  representa a corrente de condução no transistor;

$t_{tri}$  representa o tempo de subida da condução para a corrente no transistor;

$t_{fu}$  representa o tempo da entrada de condução, quando a tensão decresce;

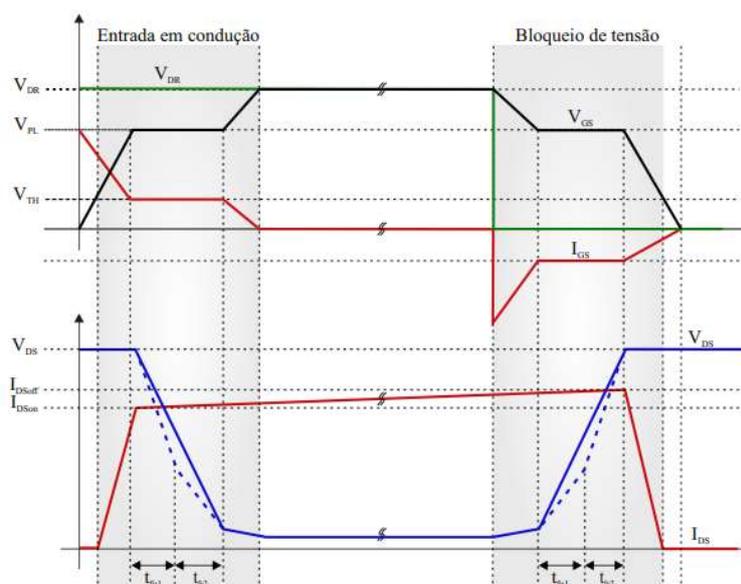
$t_{fi}$  representa o tempo de bloqueio de condução, quando a tensão cresce

$t_{ru}$  representa o tempo de descida do bloqueio para a corrente no transistor;

$f_s$  representa a frequência de chaveamento.

No Gráfico 1 verifica-se as formas de onda para a entrada de condução e bloqueio do MOSFET, ou seja, seus respectivos tempos de subida e descida para a tensão e corrente de condução

Gráfico 1 – Formas de onda do MOSFET.



Fonte: (PRADO, 2020 apud GRAOVAC; PURSCHEL; KIEP, 2006)

Na equação (31), a resistência de condução é apresentada com uma determinada temperatura, no entanto, este valor de temperatura precisa de correção, com os valores das curvas dos gráficos apresentados no catálogo dos componentes, utilizando as equações (33) e (34), explanadas em Prado (2020 apud Graovac; Purschel; Kiep, 2006), têm-se que:

$$R_{DSon}(T_j) = R_{DSonMAX}(25\text{ }^{\circ}\text{C}) \cdot (1 + \alpha/100)^{T_j - 25\text{ }^{\circ}\text{C}} \quad (33)$$

$$\alpha = 100 \cdot \left( \left( \frac{R_{DSon2}}{R_{DSon1}} \right)^{\left( \frac{1}{T_{j2} - T_{j1}} \right)} - 1 \right) \quad (34)$$

Onde:

$R_{DSon1}$  representa a resistência de condução inicial na curva do catálogo;

$R_{DSon2}$  representa a resistência de condução final na curva do catálogo;

$R_{DSonMAX}$  representa a resistência de condução máxima à 25°;

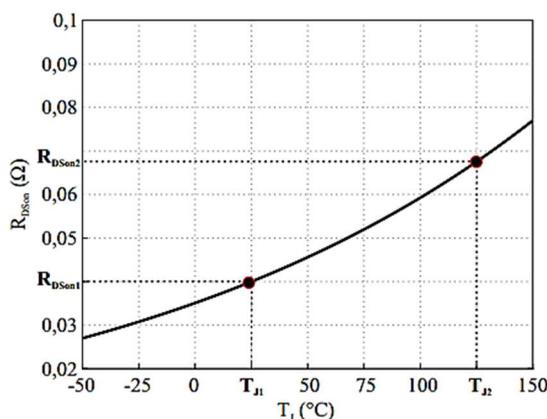
$T_{j1}$  representa a temperatura de junção inicial na curva do catálogo;

$T_{j2}$  representa a temperatura de junção final na curva do catálogo;

$\alpha$  representa o coeficiente de temperatura.

No Gráfico 2, verifica-se em um catálogo hipotético, a representação da extração de dois conjuntos de pontos no caso:  $(R_{DSon1}, T_{j1})$  e  $(R_{DSon2}, T_{j2})$  para a determinação do coeficiente de temperatura.

Gráfico 2 – Variação de  $R_{DSon} \times T_j$



Fonte: (PRADO, 2020 apud Graovac; Purschel; Kiep, 2006)

Entretanto, as perdas dos MOSFET também são obtidas através da ferramenta Database Editor dentro do software Psim, onde foi possível incluir as informações dos semicondutores, utilizando os dados provenientes de seus catálogos.

#### 4.6 PERDAS TOTAIS DO INVERSOR A CAPACITOR FLUTUANTE.

Nas seções anteriores apresenta-se os conceitos, fórmulas e as especificações para o inversor a capacitor flutuante, bem como as escolhas de seus componentes comerciais. Assim como a metodologia de cálculo de perdas para o indutor ( $P_{indutor}$ ), contida na equação (92) e capacitor ( $P_{filtroLC}$ ), conforme a equação (80) do filtro LC.

As perdas nos capacitores flutuantes ( $P_{Ck}$ ), evidente na equação (29) e as perdas nos interruptores MOSFET ( $P_{total\_mosfet}$ ) que representa o somatório das perdas de condução e comutação, representadas nas equações (31) e (32).

A partir disto e das simulações realizadas no software Psim, verifica-se na Tabela 18 os valores das perdas por nível, dos capacitores flutuantes, bem como

as perdas no indutor e capacitor do filtro LC e as perdas nos interruptores MOSFET.

Os quais são representados na Tabela 18 por seus valores totais das perdas para cada nível, que são determinadas pelo valor das perdas individuais de cada parâmetro que é apresentado na Tabela 18 e são multiplicados por duas vezes  $M$  nível menos um.

Tabela 18 – Perdas totais no inversor a capacitor flutuante com  $M$  níveis.

Níveis $M$	Perdas no Capacitor do Filtro LC [W]	Perdas no Indutor do Filtro LC [W]	Perdas no Capacitor Flutuante [W]	Perdas no MOSFET [W]
3	1,95	22,96	3,36	7,16
5	0,34	6,62	12,48	5,71
7	0,30	4,44	17,65	4,42
9	0,23	2,26	26,78	4,18
11	0,19	1,67	29,58	4,07
13	0,15	1,32	33,27	3,94

Fonte: Elaborado pela Autora (2023)

Na tabela 18, no qual se verifica as perdas no MOSFET, considera-se o somatório total das perdas no interruptor que são compostas por perdas de comutação mais as perdas de condução. Além disso são somadas concomitantemente com as perdas no diodo em antiparalelo do MOSFET, as quais são definidas com a somas das perdas em condução mais as perdas no diodo em condução e mais as perdas no diodo em bloqueio.

O procedimento dos cálculos para as perdas no diodo do interruptor MOSFET, encontra-se nas equações de (80) até (84) no ANEXO B.

Com os valores da Tabela 18 calcula-se o valor da eficiência para a realização da otimização no capítulo 5.

Para a determinação do valor da eficiência foi realizada a divisão de sua potência de saída pela potência de entrada em valores de porcentagem. Neste trabalho, a potência de entrada era de 3000 W e a potência de saída foi determinada pela subtração de sua potência de entrada menos as perdas.

#### 4.7 DETERMINAÇÃO DO VOLUME DOS COMPONENTES

A determinação do volume de cada M nível foi obtida de maneira simples, uma vez que se calcula a área de cada componentes com fórmulas de área volumétrica para quadrados, retângulos e cilindros, medidas estas que são retiradas dos catálogos dos componentes.

$$V_{cilindro} = \pi \cdot (r)^2 \cdot h \quad (35)$$

$$D = \frac{r}{2} \quad (36)$$

Onde:

$V_{cilindro}$  representa o volume do cilindro em  $\text{cm}^3$ ;

r representa o raio da circunferência no cilindro em cm;

D representa o diâmetro do raio da circunferência no cilindro em cm;

h representa a altura do cilindro em cm.

$$V_{retangulo} = L \cdot l \cdot h \quad (37)$$

Onde:

$V_{retangulo}$  representa o volume do retângulo em  $\text{cm}^3$ ;

L representa a largura do retângulo em cm;

l representa o comprimento do retângulo em cm;

h representa a altura do retângulo em cm.

$$V_{toróide} = 2 \cdot (\pi)^2 \cdot r \cdot (a)^2 \quad (38)$$

$V_{toróide}$  representa o volume do toróide em  $\text{cm}^3$ ;

r representa o raio da secção circular no toróide em cm;

a representa a altura do toróide em cm.

$$L_{Fio} = N \cdot [2 \cdot (D - d) + 2 \cdot h] \quad (39)$$

$$N = \sqrt{\frac{L}{A_l}} \quad (40)$$

$A_l$  representa o índice de indutância do núcleo toroidal informado pelo fabricante em nH/T<sup>2</sup>;

$L$  representa o valor de indutância desejado em H;

$N$  representa o valor do número de espiras e sua unidade é adimensional;

$D$  representa o diâmetro externo do núcleo toroidal;

$d$  representa o diâmetro do núcleo interno do núcleo toroidal;

$h$  representa a altura do núcleo toroidal.

$$V_{fio} = \pi \cdot (r_{Fio})^2 \cdot L_{Fio} \quad (41)$$

Onde:

$V_{fio}$  representa o volume do fio de cobre em cm<sup>3</sup>;

$r_{Fio}$  representa o raio do fio de cobre em cm;

$h_{Fio}$  representa a altura do fio de cobre.

Neste caso para o volume do fio ( $V_{fio}$ ), a extensão total do fio ( $L_{Fio}$ ), representa a altura do fio ( $h_{Fio}$ ), conforme se verifica na equação (42).

$$L_{Fio} = h_{Fio} \quad (42)$$

Entretanto, a área da placa não foi levada em consideração nestes cálculos, apenas o volume de seus componentes.

O volume do filtro indutor LC, o volume do gate-driver, o volume do MOSFET e o volume do capacitor flutuante são os principais parâmetros para se levar em consideração para o cálculo de otimização do volume.

No entanto não foi considerado o volume do opto acoplador, pois o sensor não era parâmetro principal de projeto de um inversor, uma vez, que nem todo inversor é projetado com sensores.

Contudo, o volume dos dissipadores não foi levado em consideração, uma vez que o mesmo pode ser implementado na parte de baixo da placa não

ocupando a parte de volume dos principais componentes, diminuindo assim o tamanho da placa e otimizando-a.

#### 4.8 CONCLUSÕES DO CAPÍTULO

Neste capítulo apresentou-se os conceitos, definições, especificações e o projeto para o indutor e capacitor do filtro LC, para os semicondutores MOSFETS e para os capacitores flutuantes.

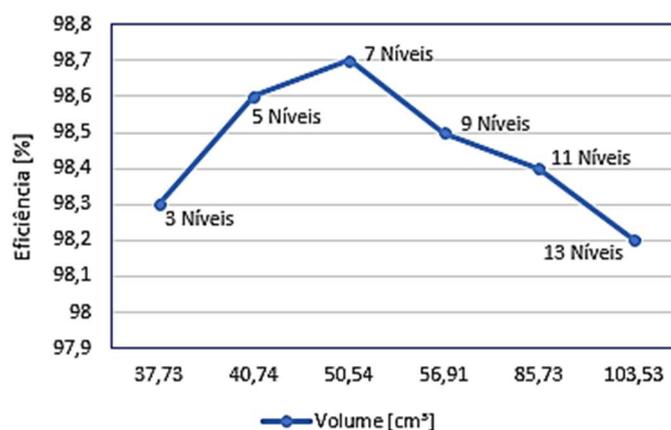
Assim como definiu-se o conceito de perdas e os resultados de simulação para as perdas do indutor e capacitor do filtro LC, para os semicondutores MOSFETS e para os capacitores flutuantes.

Sendo assim, com esses parâmetros calculados no projeto do inversor a capacitor flutuante de  $M= 3$  até 13 níveis, consegue-se realizar os cálculos subsequentes e seus gráficos para o volume, eficiência, custos e a quantidade de componentes, visando realizar o projeto de otimização no Capítulo 5.

## 5 OTIMIZAÇÃO DO INVERSOR A CAPACITOR FLUTUANTE

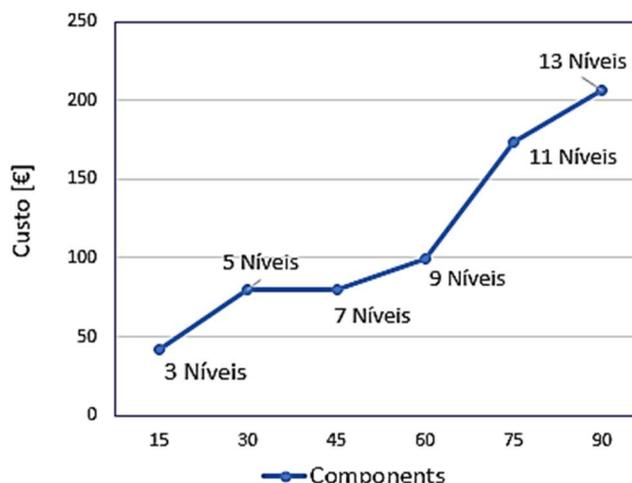
A partir da realização do projeto com valores reais para o inversor a capacitor flutuante de  $M = 3$  até  $M = 13$  níveis, são definidos os valores de custos, volume e eficiência para os componentes para os níveis  $M$ , conforme mostra-se nos Gráficos 3 e 4.

Gráfico 3 – Gráfico com valores totais e otimizados para o Inversor a Capacitor flutuante com  $M= 3$  até 13 níveis: Eficiência X Volume.



Fonte: Elaborado pela Autora (2023)

Gráfico 4 – Gráfico com valores totais e otimizados para o Inversor a Capacitor flutuante com  $M= 3$  até 13 níveis: Custo X Componentes.



Fonte: Elaborado pela Autora (2023)

No Gráfico 4 consegue-se verificar que os custos do inversor de 5 níveis estão muito próximos do custo para o inversor de 7 níveis.

Outro ponto a considerar foi a troca do modelo dos dissipadores do HS 1616, usado no nível  $M=3$  e 5 pelo modelo HS 1710, usado nos níveis  $M=7, 9, 11$  e 13, onde a unidade x comprimento do modelo HS 1710 foi expressivamente mais barata, quando comparado ao modelo HS 1616.

O baixo custo do inversor de 7 níveis está aliado também na redução do custo de seu núcleo para o indutor no filtro de saída, quando comparado ao inversor de 5 níveis, uma vez que quanto maior o nível do inversor, seu filtro diminui de volume e conseqüentemente seu preço reduz.

Os componentes foram cotados em dólares e foram todos cotados na Digikey de Portugal. A escolha do fornecedor se deve, preferencialmente para que todos os componentes sejam comprados de um mesmo fornecedor e desta forma, ter-se uma comparação justa de valores dos custos.

Na Digikey dos EUA não se encontra todos os componentes em estoque e quando não se tem os componentes no estoque na grande maioria das vezes não se disponibiliza o preço do componente no site.

Entretanto, na Digikey Portugal são encontrados todos os componentes com seus respectivos preços.

## 5.1 PONTO ÓTIMO PARA O M NÍVEL

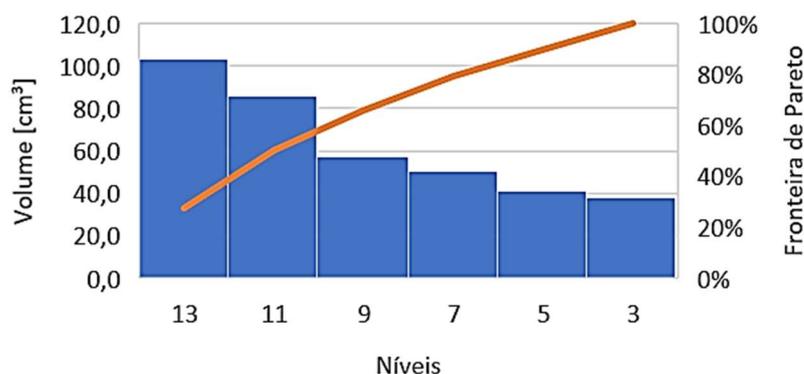
A otimização do Inversor a Capacitor Flutuante, varia de  $M = 3$  até  $M = 13$  níveis, realiza-se, através da matriz de decisão, combinada com a curva ABC Pareto para atribuição das pontuações na matriz de seleção e, posteriormente, a avaliação seu ponto ótimo. Estas análises são realizadas através dos resultados apresentados na curva frontal de Pareto por suas funções multiobjetivo.

### 5.1.1 Curva ABC de Pareto

Conforme Palomino et al., (2018 apud Dias, 1994), verifica-se o procedimento de análise da curva ABC de Pareto, que estuda as frequências acumuladas onde ocorre determinado evento, o qual aplica-se na análise da otimização do Inversor a Capacitor Flutuante, presente nos Gráficos 7, 8, 9 e 10, onde o melhor nível  $M$  para desenvolvimento de projetos pode ser avaliado.

No Gráfico 5 fica evidente pela frente de Pareto que os níveis 13, 11 e 9 são, respectivamente, em ordem decrescente, os níveis que ocupam o maior volume de componentes no inversor a capacitor flutuante.

Gráfico 5 – Gráfico da curva ABC de Pareto: Volume.



Fonte: Elaborado pela Autora (2023)

Desta forma, na Tabela 19 atribuiu-se notas de 1 até 2 variando entre 0,2 entre as prioridades dos níveis  $M=3$  até 13, verificadas na curva ABC de Pareto.

A maior frequência acumulada está no 13, 11 e 9 níveis, ou seja, apresentam os maiores volumes e como um alto volume não é o que se espera em um processo de otimização, logo apresentam as menores notas e desta forma se atribuem as menores notas para os maiores volumes de forma crescente.

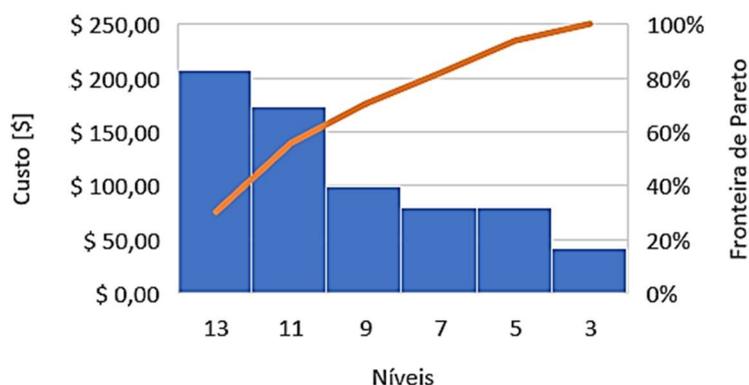
Tabela 19 – Notas analisadas pela curva de Pareto ABC para o volume.

Níveis M	Notas
3	2
5	1,8
7	1,6
9	1,4
11	1,2
13	1

Fonte: Elaborado pela Autora (2023)

No Gráfico 6, pode-se observar pela frente de Pareto que os níveis 13, 11 e 9 são, respectivamente, em ordem decrescente, os níveis que ocupam o maior custo de componentes no inversor a capacitor flutuante.

Gráfico 6 – Gráfico da curva ABC de Pareto: Custo



Fonte: Elaborado pela Autora (2023)

Desta forma, na Tabela 20 atribuiu-se notas de 1 até 2 variando entre 0,2 entre as prioridades dos níveis M=3 até 13, verificadas na curva ABC de Pareto.

A mesma explicação apresentada para o volume pode ser usada em relação ao custo e demais itens apresentados nos gráficos de Pareto mostrados nos Gráficos 6, 7 e nas Tabelas 20 e 21.

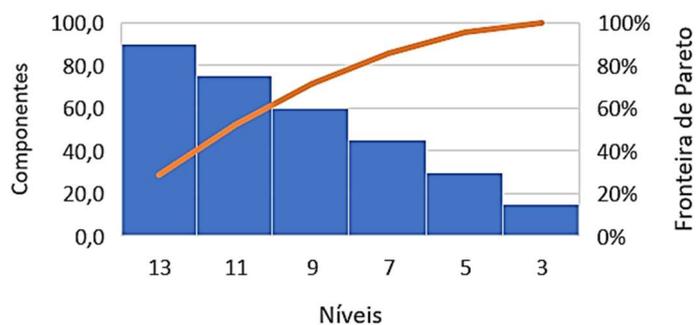
Tabela 20 – Notas analisadas pela curva de Pareto ABC para o custo.

Níveis M	Notas
3	2
5	1,8
7	1,6
9	1,4
11	1,2
13	1

Fonte: Elaborado pela Autora (2023)

No Gráfico 7, pode-se observar pela frente de Pareto que os níveis 13, 11 e 9 são, respectivamente, em ordem decrescente, os níveis apresentam a maior quantidade de componentes no inversor a capacitor flutuante.

Gráfico 7 – Gráfico da curva ABC de Pareto: Componentes.



Fonte: Elaborado pela Autora (2023)

Desta forma, na Tabela 21 atribuiu-se notas de 1 até 2 variando entre 0,2 entre as prioridades dos níveis M=3 até 13, verificadas na curva ABC de Pareto.

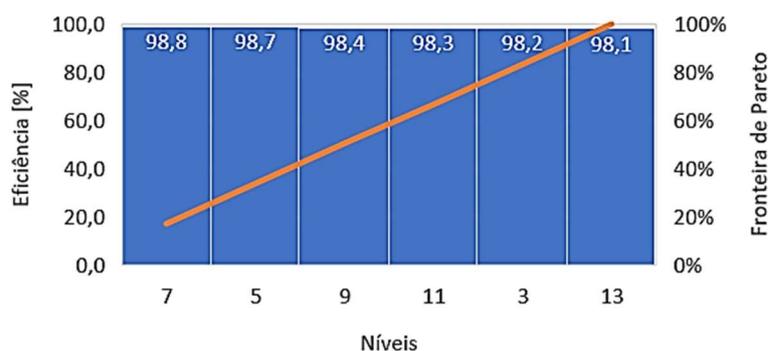
Tabela 21 – Notas analisadas pela curva de Pareto ABC para a quantidade de componentes.

Níveis M	Notas
3	2
5	1,8
7	1,6
9	1,4
11	1,2
13	1

Fonte: Elaborado pela Autora (2023)

No Gráfico 8, analisa-se pela frente de Pareto que os níveis 7, 5 e 9 são, respectivamente, em ordem decrescente, os níveis que apresentam a maior eficiência para o inversor a capacitor flutuante, o que é uma das características preponderantes do inversor a capacitor flutuante com níveis M, tornando esses níveis os mais vantajosos nesta análise.

Gráfico 8 – Gráfico da curva ABC de Pareto: Eficiência.



Fonte: Elaborado pela Autora (2023)

Desta forma, na Tabela 22 atribuiu-se notas de 1,2 até 1,7, uma vez que não existe 98%, 98,8% e nem 99% de eficiência, com as notas variando entre 0,1 entre as prioridades dos níveis M=3 até 13, verificadas na curva ABC de

Pareto para manter a proporcionalidade das demais notas de 0,2 apresentada nos gráficos 5, 6 e 7.

No qual, a maior frequência acumulada está no 7, 5 e 9 níveis, ou seja, apresentam os maiores valores para as eficiências e como uma alta eficiência é o que se espera em um processo de otimização, logo apresentam as maiores notas e desta forma se atribuem as maiores notas para os mais altos valores de eficiência de forma decrescente.

Tabela 22 – Notas analisadas pela curva de Pareto ABC para a eficiência.

Níveis M	Notas
3	1,3
5	1,6
7	1,7
9	1,5
11	1,4
13	1,2

Fonte: Elaborado pela Autora (2023)

Como observa-se na seção sobre os cálculos do volume, os volumes de seus principais componentes foram somados sem considerar os espaços de distância entre eles na placa. Uma vez que os espaços entre os componentes foram projetados para ser o mesmo em todos os níveis de M=3 até 13 níveis.

Utiliza-se para construir o protótipo, a montagem THT (Through Hole Technology) com componentes PTH (Pin Throught Hole), onde os terminais dos componentes são inseridos em furos da PCB (Printed Circuit Board) e soldados do lado oposto, através de processo manual.

O motivo da escolha desta montagem foi a possibilidade dos componentes PTH serem testados e validados em protoboard, antes da montagem em placa.

### 5.1.2 Matriz de Decisão

Na Tabela 23, apresenta-se a matriz de decisão referente à seleção do nível  $M$  do Inversor a Capacitor Flutuante, que apresenta a melhor otimização dentre as estudadas, que levam seus pesos ou importância atribuídos na matriz, conforme classificação apresentada em (Bruning, 2015).

Porém, suas pontuações são classificadas de acordo com o método da curva ABC Pareto, onde variam na faixa de -2 a 2.

Tabela 23 – Matriz de Decisão para obter o  $M$  Nível do Inversor a Capacitor Flutuante.

Critério	Importância	Níveis - $M$					
		3	5	7	9	11	13
Volume	4	8	7,2	6,4	5,6	4,8	4
Custos	5	10	9	8	7	6	5
Complexidade	2	4	3,6	3,2	2,8	2,4	2
Eficiência	5	6,5	8	8,5	7,5	7,0	6
<b>TOTAL</b>		<b>28,5</b>	<b>27,8</b>	<b>26,1</b>	<b>22,9</b>	<b>20,2</b>	<b>17</b>

Fonte: Elaborado pela Autora (2023)

### 5.13 Curva da Frente de Pareto pelo critério da função Multiobjetivo

A partir da Tabela 23, obteve-se gráficos da Frente de Pareto, que são apresentados nos Gráficos 9, 10 e 11 e determina-se o ponto ótimo no projeto escolhendo o nível  $M$  para o Inversor a Capacitor Flutuante.

Os resultados apresentados na curva frontal de Pareto por sua função multicritério, que determina os pontos ótimos nos níveis  $M = 3, 5$  e  $7$ , conforme mostrado na matriz de decisão da Tabela 24 e nos Gráficos 9, 10 e 11.

Dentre os níveis analisados, o inversor a Capacitor Flutuante com 3 níveis demonstra o maior valor total das notas no caso: 28,5 na tabela de seleção da matriz de decisão.

Assim como o menor valor no gráfico Eficiência x Volume da curva frontal de Pareto no Gráfico 9 e apresenta o menor valor no gráfico Eficiência x Custo

da curva frontal de Pareto Gráfico 10. E apresenta o menor valor no gráfico Eficiência x Custo x Volume, presente no Gráfico 11.

O inversor a Capacitor Flutuante com 5 níveis demonstra o segundo maior valor total das notas no caso: 27,8 na tabela de seleção da matriz de decisão, que está muito próximo do valor do inversor de 3 níveis.

O inversor de 5 níveis também apresenta o segundo menor valor na Eficiência X Volume da curva frontal de Pareto no Gráfico 9. E apresenta o segundo menor valor no gráfico da Eficiência x Custo no Gráfico 10.

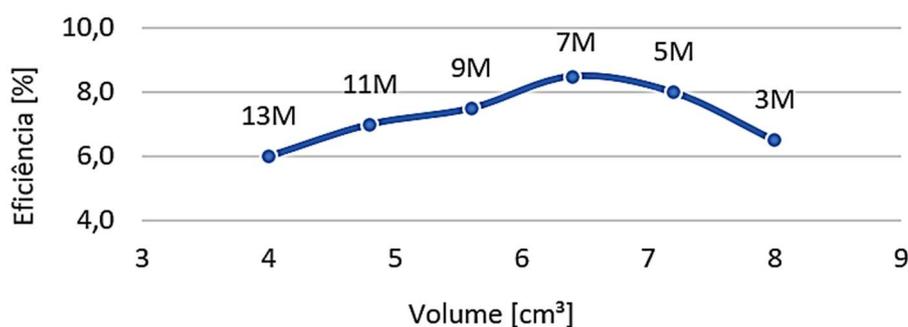
Assim como, apresenta o segundo menor valor no gráfico Eficiência x Custo x Volume, presente no Gráfico 11.

O inversor a Capacitor Flutuante com 7 níveis demonstra ser o terceiro maior valor total das notas no caso com 26,1 na Tabela 24, referente a seleção da matriz de decisão, que está muito próximo do valor do inversor de 5 níveis.

O inversor de 7 níveis também apresenta o terceiro menor valor na Eficiência X Volume da curva frontal de Pareto no Gráfico 9, apresenta o terceiro menor valor no gráfico da Eficiência x Custo no Gráfico 10.

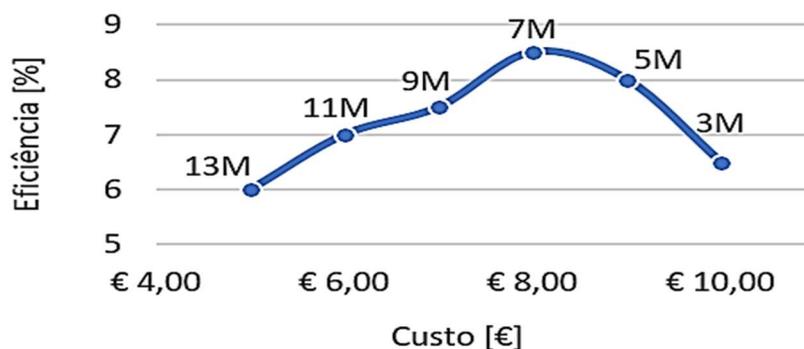
Assim como, apresenta o terceiro menor valor no gráfico Eficiência x Custo x Volume, presente no Gráfico 11.

Gráfico 9 – Gráfico da Frente de Pareto pelo critério da função Multi-Objetivo: Eficiência X Volume.



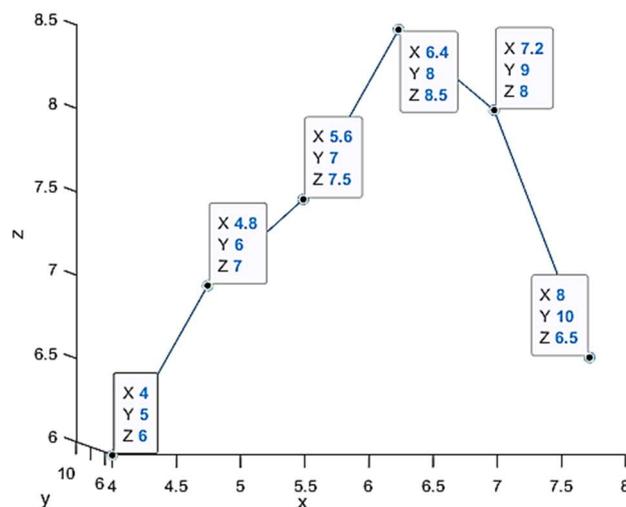
Fonte: Elaborado pela Autora (2023)

Gráfico 10 – Gráfico da Frente de Pareto pelo critério da função Multiobjetivo: Eficiência X Custo



Fonte: Elaborado pela Autora (2023)

Gráfico 11 – Gráfico da Frente de Pareto pelo critério da função Multi-Objetivo: Eficiência X Custo X Volume.



Fonte: Elaborado pela Autora (2023)

No entanto, através das curvas da Fronteira de Pareto, presentes nos Gráficos 9, 10 e 11, atrelado ao critério multiobjetivo de Pareto, consegue-se avaliar o ponto ótimo do M-nível do Inversor a Capacitor Flutuante, o qual se localiza com o número de níveis igual a  $M=5$  e foi determinado pelo decision maker.

A fim de atender uma aplicação acadêmica e industrial, que em sua escolha alia baixa complexidade de construção e baixo custo do protótipo.

Aliando simultaneamente os dois requisitos na academia para atender os baixos recursos dos laboratórios universitários e na indústria, uma baixa complexidade para aumentar a agilidade da produção do produto e baixo custo para gerar lucros para a empresa.

Leva-se em consideração, a questão dos lucros, porque a abordagem para a otimização do inversor de capacitor flutuante foi determinar uma nova metodologia de análise técnica e financeira do inversor de capacitor flutuante para utilização simultânea e que seja benéfica para as necessidades das pesquisas nas universidades e para produtos nas indústrias em geral.

Contudo, nesta dissertação os pontos ótimos estão localizados em  $M= 3$ , 5 e 7 níveis, porém no artigo do COBEP/SPEC 2023, os pontos ótimos localizando-se em  $M= 5$ , 7 e 9 níveis. Isto ocorre, por causa da otimização do núcleo do indutor no filtro LC no inversor a capacitor flutuante em  $M= 3$  níveis.

Uma vez, que o material do núcleo sendust Kool M $\mu$  da Magnetics, usado no indutor do inversor a capacitor flutuante no  $M= 3$  níveis do artigo foi construído com material FeSiAl, usado para frequências elevadas e com baixas perdas. No entanto, este núcleo, está sendo continuamente estudado e aprimorado e teve uma melhoria com o desenvolvimento do núcleo sendust Kool M $\mu$  MAX. Que apresenta perdas extremamente baixas concomitantemente com um menor volume, quando comparado ao núcleo sendust Kool M $\mu$  MAX. Além do fio de cobre ser minimizado pela manutenção da indutância, usando menos voltas, e, resultando em economia no custo geral do componente.

Esta nova tecnologia do núcleo sendust Kool M $\mu$  MAX foi usada para o indutor do filtro LC no inversor a capacitor flutuante em  $M= 3$  níveis, nesta dissertação e apresenta uma melhoria na redução do volume e custos para este  $M$  nível, quando comparado ao mesmo  $M= 3$  níveis projetado no artigo com a tecnologia de núcleo sendust Kool M $\mu$ .

## 5.2 PLANILHA AUTOMATIZADA DESENVOLVIDA NO MATLAB

Na Figura 27, verifica-se o layout do menu referente à planilha automatizada desenvolvida no software Matlab para o projeto e otimização do Inversor a Capacitor Flutuante com  $M$  níveis, cujo código do programa para compilar e executar encontra-se no Anexo.

Figura 27 – Layout do menu presente na planilha automatizada criada no Matlab para o projeto e otimização do Inversor Flying Capacitor com M-Níveis.



Fonte: Elaborado pela Autora (2023)

Na planilha automatizada para projeto do inversor e determinação do ponto ótimo na otimização, os dados de entrada dos projetos são inseridos na janela de comando do Matlab e os seus resultados do projeto são apresentados como valores numéricos também na janela de comando do Matlab e através dos gráficos gerados da curva ABC de Pareto e dos gráficos da curva da Frente de Pareto em 2D e 3D.

### 5.3 CONCLUSÕES DO CAPÍTULO

Neste capítulo determinou-se uma nova metodologia para o ponto ótimo do inversor a capacitor flutuante no  $M= 3$  até 13 níveis, usando uma combinação da curva ABC de Pareto para classificar as notas dos parâmetros e inseri-los na matriz de decisão, que define critérios e pesos de importância e a partir destes resultados, obteve-se uma função multiobjetivo, que através da fronteira de Pareto determina-se o ponto ótimo do inversor a capacitor flutuante.

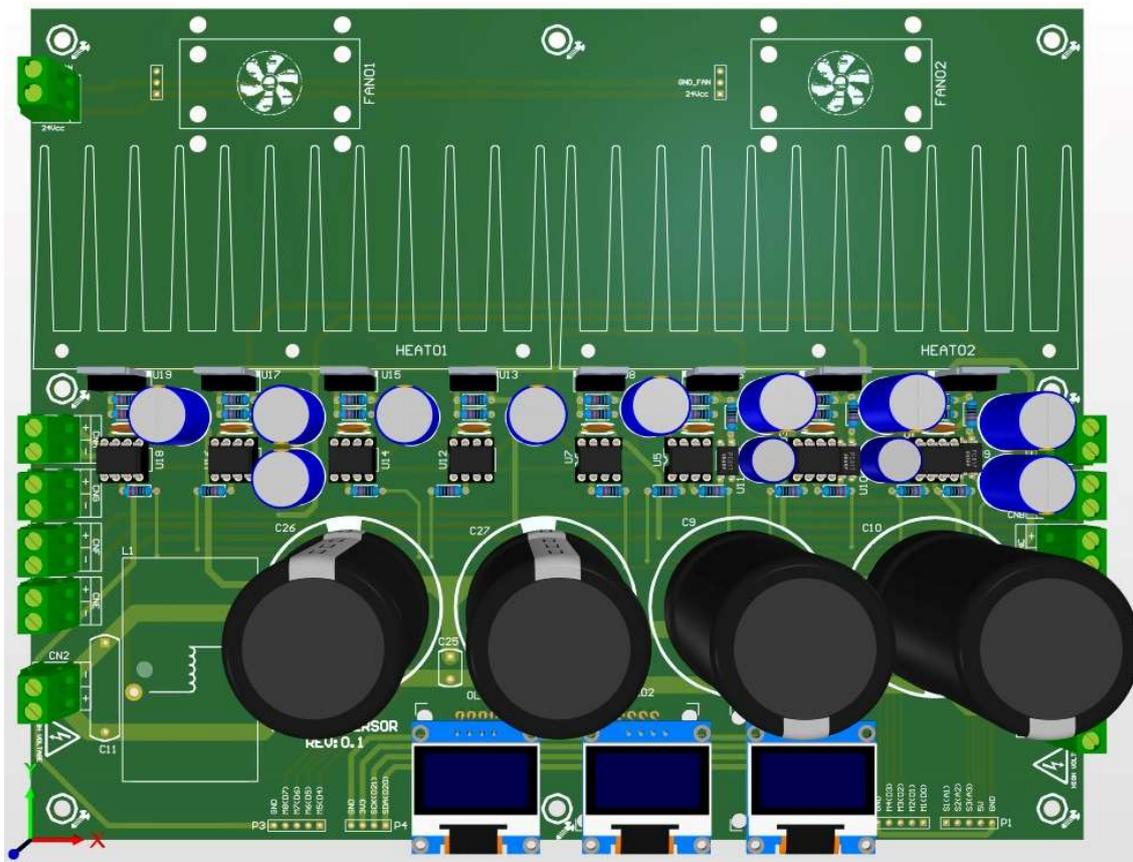
Desenvolveu-se uma planilha automatizada para o projeto total, otimização e dimensionamento do inversor a capacitor flutuante, assim como para a nova metodologia desenvolvida para se obter o ponto ótimo.

A partir disto, verifica-se no capítulo 6 o esquemático, layout, construção do protótipo, validação de seu sistema de sensores e validação do sistema de comando com modulação por deslocamento de fase na DSP, assim como os testes do sistema de comando no inversor a capacitor flutuante.

## 6 PROJETO E CONSTRUÇÃO DO PROTÓTIPO

Implementa-se o inversor a capacitor flutuante no ponto ótimo de  $M=5$  níveis, onde seu esquemático e a placa de circuito impresso desenvolvido no software Altium encontra-se, respectivamente, no ANEXO B e ANEXO C, contudo seu layout em 3D, gerado no software Altium pode ser verificado na Figura 28.

Figura 28 – Layout do Inversor a Capacitor Flutuante no Altium em 3D.



Fonte: Elaborado pela Autora.

O projeto do inversor a capacitor flutuante no software Altium, como se observa na Figura 29 foi implementado em protótipo físico para testes em banca, conforme verifica-se na próxima seção.

## 6.1 Protótipo Construído e Montado em Bancada

O protótipo físico implementado para validar os cálculos da otimização do inversor a capacitor flutuante em bancada e externamente sua placa de condicionamento de sinais, são verificados na Figura 29 (b). Porém, alguns ajustes no que se refere a escolha dos componentes do projeto inicial torna-se necessários para minimizar os custos da aplicação.

Uma vez, que estes componentes são mais facilmente disponibilizados pelos fornecedores Digikey e na Mouser Eletronics, ambos internacionais com alto custo de imposto e frete do produto.

Desta forma, optou-se por utilizar para a compra dos componentes em fornecedores brasileiros, onde os produtos e o frete são mais acessíveis, foi utilizado o MOSFET IRF530, o gate-driver HCPL 3120, o CI Sn74ls07n para condicionamento de sinais, o dissipador de calor com acabamento anodizado e incolor modelo HS 11550, apenas 1 borne 4T, os capacitores eletrolíticos e o capacitor de prolipropileno, são utilizados do laboratório LAPEI dentro do nPEE da Udesc CCT.

Na Figura 29 (a) observa-se o protótipo implementado integralmente com suas fontes auxiliares para a alimentação isolada de cada um dos 8 gate-drivers via cabo e conector.

O microcontrolador Arduino MEGA foi utilizado para a medição isolada da tensão dos capacitores flutuantes com seus resultados visualizados no display OLED, cujo sensoriamento foi realizado através dos opto acopladores PC817 da Sharp, os quais também são isolados. Os sinais para acionar os gate-drivers e comandar os interruptores MOSFETS foi realizado via DSP. Todavia, tanto no Arduino MEGA como na DSP foi enrolado um núcleo de ferrite da Magmattec no seu cabo de conexão de dados via USB com a finalidade de filtrar os ruídos de sinal.

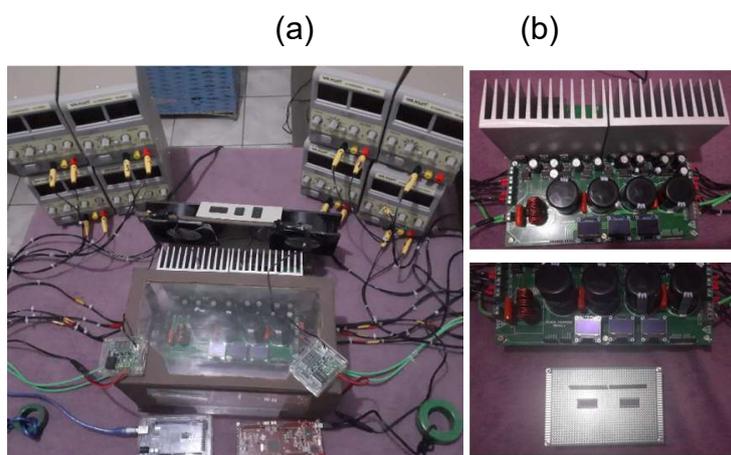
O sistema de refrigeração do inversor a capacitor flutuante é composto por uma case acrílica fechada para circular a ventilação dentro no inversor e uma parte traseira aberta para os dissipadores de calor realizarem a troca de temperatura com o ambiente.

Os ventiladores são responsáveis por realizar uma refrigeração forçada, evitando assim o sobreaquecimento, temperatura esta que é projetada para ser monitorada pelo display de 7 segmentos no termopar, via sonda NTC.

Idealiza-se o sistema de refrigeração e ventilação forçada com monitoramento de temperatura, de forma a manter a temperatura do protótipo em limites que não comprometam os resultados dos testes.

Outro motivo de sua construção foi para monitorar as perdas térmicas nos MOSFETS usados na construção do protótipo, pois os usados na implementação prática são similares, porém não os mesmos dos projetados e testados. Assim como monitorar a temperatura nos opto acopladores, usado como sensores, o qual apresenta varia com a temperatura.

Figura 29 – Protótipo construído montado em bancada com as fontes auxiliares, sistema de refrigeração, comando e sensoriamento (a). Vista ampliada do protótipo (b).



Fonte: Elaborado pela Autora (2023)

Na Figura 30 verifica-se o sistema de refrigeração forçada e seu esquema de ligação.

Figura 30 – Ligação da Ventilação Forçada.



Fonte: Elaborado pela Autora (2023)

Na Figura 31 observa-se o sensor termopar de 7 segmentos com sua sonda NTC no dissipador de calor para monitoramento de temperatura de sobreaquecimento.

Figura 31 – Sensor Termopar com sonda NPC.



Fonte: Elaborado pela Autora (2023)

A implementação prática foi realizada com componentes comprados no Brasil, pois os componentes são produzidos em Taiwan e com a guerra na Rússia, existia a possibilidade de acabar o estoque de componentes no mundo todo, levando em consideração que esses componentes seriam comprados no primeiro semestre de 2023.

O custo dos componentes, frete e importação da Digikey são muito caros e logo se substitui por componentes comprados no Brasil com valores de tensão e corrente similares em seus datasheets aos projetados na otimização. Desta forma estes novos componentes apresentariam resultados práticos similares, quando implementados em bancada.

Atendendo desta forma o baixo orçamento para a compra de componentes nas pesquisas das universidades e o baixo custo em linha de produção para um produto na fábrica.

Outra justificativa de se realizar a substituição por produtos nacionais foi que nas indústrias, utiliza-se frequentemente, “testes de similaridade” para seus produtos, que consiste em adaptar um projeto já existente e similar para atender uma outra especificação sem realizar novos cálculos e projetos, comparando simplesmente os dois para ter agilidade em concluir um projeto.

Para minimizar possíveis problemas de perdas por sobreaquecimento, se propôs a criação do sistema de refrigeração com case acrílica para circular o ar dentro do inversor com a parte de trás aberta para dissipar o calor. Além de o dissipador possuir um sistema de ventilação forçada e dois termos pares com

display de 7 segmentos para monitorar a temperatura dos dissipadores, quando o inversor estiver em operação.

Uma vez que a principal característica observada nos artigos sobre o inversor de capacitor flutuante foi a alta eficiência apresentada por ele.

### 6.1.1 Dimensionamento dos Capacitores de Barramento de Entrada CC.

Segundo Natume (2016), os capacitores do barramento CC, são apresentadas alterações de alta e baixa frequência, onde as ondulações de alta frequência são provenientes da drenagem da corrente na frequência de chaveamento do inversor. Entretanto as ondulações de baixa frequência advêm da frequência da tensão fundamental originada pela carga.

Sendo assim, existe dois critérios para a avaliação dessas ondulações, conforme se apresenta a seguir:

O Critério das Ondulações de Baixa Frequência: Esta ondulação impactada, através da potência média retirada pela carga e determina-se a variação do fluxo de potência, pela equação (48), no entanto, sua dedução de fórmula pode se observar nas equações de (43) até (47).

$$P_{out} = V_{out} \cdot I_{out} \quad (43)$$

$$P_{out} = V_{outp} \cdot \text{sen}(\omega t) \cdot I_{outp} \text{sen}(\omega t) \quad (44)$$

$$P_{out} = V_{outp} \cdot I_{outp} \text{sen}^2(\omega t) \quad (45)$$

$$P_{out} = \frac{V_{outp} \cdot I_{outp}}{2} \cdot (1 - \cos(2\omega t)) \quad (46)$$

$$P_{out} = \frac{V_{outp} \cdot I_{outp}}{2} - \frac{V_{outp} \cdot I_{outp}}{2} \cdot (\cos(2\omega t)) \quad (47)$$

Desta forma, tem-se que:

$$P_{cap\_bar} = P_{outm} \cdot \cos(2\omega t) \quad (48)$$

Nas equações (49) e (50) calcula-se a corrente do capacitor:

$$I_{\text{cap\_bar}} = \frac{P_{\text{out}m}}{\frac{E}{\sqrt{2}}} \cdot \cos(2\omega t) \quad (49)$$

$$I_{\text{cap\_bar}} = C_1 \cdot \frac{dV_{C1}}{dt} \quad (50)$$

No capacitor  $C_1$  sua ondulação se deduz, conforme as equações (51) até (55):

$$V_{C1} = \frac{1}{C} \cdot \int \frac{2 \cdot P_{\text{out}m}}{E} \cdot \cos(2\omega t) \cdot dt \quad (51)$$

$$V_{C1} = \frac{2 \cdot P_{\text{out}m}}{E \cdot C_1} \cdot \frac{\sin(2\omega t)}{2\omega} = \frac{2 \cdot P_{\text{out}m}}{2 \cdot \pi \cdot C_1 \cdot E} \cdot \sin(2\omega t) \quad (52)$$

$$\Delta V_{C1} = 2 \text{ pico} = \frac{2 \cdot P_{\text{out}m}}{\omega \cdot C_1 \cdot E} \quad (53)$$

$$\Delta V_{C1} = \frac{2 \cdot P_{\text{out}m}}{2\pi \cdot f_{\text{baixa}} \cdot \Delta C_1 \cdot E} \quad (54)$$

$$\Delta V_{C1} = \frac{P_{\text{out}m}}{\pi \cdot f_{\text{baixa}} \cdot E \cdot C_1} \quad (55)$$

Na equação (56) encontra-se a equação para o cálculo do capacitor  $C_1$ :

$$C_1 = \frac{P_{\text{out}m}}{\pi \cdot f_{\text{baixa}} \cdot E \cdot \Delta V_{C1}} \quad (56)$$

Na equação (57) verifica-se a ondulação da tensão do capacitor em percentual:

$$\Delta V_{C1\%} = \frac{\Delta V_{C1}}{V_{C1}} \cdot 100 \quad (57)$$

Sendo assim, a equação (58) representa a ondulação de tensão do capacitor:

$$\Delta V_{C1} = \frac{V_{C1} \cdot \Delta V_{C1\%}}{100} \quad (58)$$

O Critério das Ondulações de Alta Frequência: Nesta ondulação, a corrente de pico na carga se divide nos capacitores do inversor a capacitor flutuante com 5 níveis. Enquanto um capacitor carrega o outro descarrega, logo a ondulação resultante é a metade da corrente de pico na carga.

O critério de baixa frequência, atende com folga ao critério de alta frequência.

A ondulação de alta frequência acontece, uma vez que a fonte CC que alimenta o barramento se comporta como fonte de corrente e recarrega a energia extraída no tempo  $t_{on}$ , assim que o transistor termina a drenagem de corrente, ou seja, durante o tempo  $t_{off}$ .

Entretanto, a partir das equações (59) até (62) determina-se o capacitor  $C_1$  para suprir o critério de alta frequência

Na equação (64) verifica-se o conceito de corrente de carga:

$$i = \frac{dQ}{dt} \quad (59)$$

A partir da equação (60) se calcula a variação da carga com base na corrente de saída do inversor:

$$\Delta Q = \int i dt = \frac{I_o}{2} \cdot \frac{T_s}{2} = \frac{I_o}{4 \cdot f_s} \quad (60)$$

Contudo, na equação (61) observa-se a definição da variação na carga:

$$\Delta Q = C_1 \cdot \Delta V_{C1} \quad (61)$$

Entretanto, na equação (61) isolando-se o capacitor  $C_1$ , chega-se na equação (62):

$$C_1 = \frac{I_o}{4 \cdot f_s \cdot \Delta V_{C1}} \quad (62)$$

Todavia, como a finalidade do inversor a capacitor flutuante é gerar uma corrente senoidal, escreve-se a equação (63) na seguinte forma:

$$P_{out} = V_{ef} \cdot I_{ef} \cdot \cos \phi = P_{in} = V_{C1} \cdot \frac{I_o}{2} \quad (63)$$

Logo,

$$I_{rp} = \frac{2 \cdot P_{out}}{V_{C1}} = \frac{2 \cdot P_{out}}{\frac{E}{2}} \quad (64)$$

$$I_{rp} = \frac{4 \cdot P_{out}}{E} \quad (65)$$

A fim de determinar-se a equação para o cálculo do capacitor  $C_1$  para altas frequências, substitui-se as equações (R) e (U) e obtêm-se a equação (66):

$$C_1 = \frac{P_{out}}{E \cdot f_s \cdot \Delta V_{C1}} \quad (66)$$

Considerando, a metodologia apresentada calcula-se os capacitores de barramento CC para o inversor a capacitor flutuante com 5 níveis, com as seguintes especificações:  $P_{out_m} = 3000 \text{ W}$ ;  $f_0 = 60 \text{ Hz}$ ;  $f_s = 40 \text{ kHz}$ ;  $E = 690 \text{ V}$  e  $\Delta V_{C1\%} = 10\%$ .

Substituindo as especificações na equação (58) calcula-se o valor de  $\Delta V_{C1}$ , a qual se verifica na equação (67):

$$\Delta V_{C1} = \frac{V_{C1} \cdot \Delta V_{C1\%}}{100} = 45 \text{ V} \quad (67)$$

A partir do valor de  $\Delta V_{C1}$  se calcula o valor do capacitor  $C_1$  pelos dois critérios na equação (68), encontra-se o valor do capacitor  $C_{baixa}$  pelo critério da baixa frequência, substituindo-se a equação (66), encontra-se  $C_{alta}$  na equação (69) pelo critério da alta frequência.

$$C_{baixa} = \frac{P_{out_m}}{\pi \cdot f_{baixa} \cdot E \cdot \Delta V_{C1}} = 512,57 \mu F \quad (68)$$

$$C_{alta} = \frac{P_{out}}{E \cdot f_s \cdot \Delta V_{C1}} = 2,4 \mu F \quad (69)$$

Com as equações (68) e (69), encontra-se pelo critério de baixa frequência o valor para o capacitor de  $512,57 \mu F$  e pelo critério de alta frequência de  $2,4 \mu F$ .

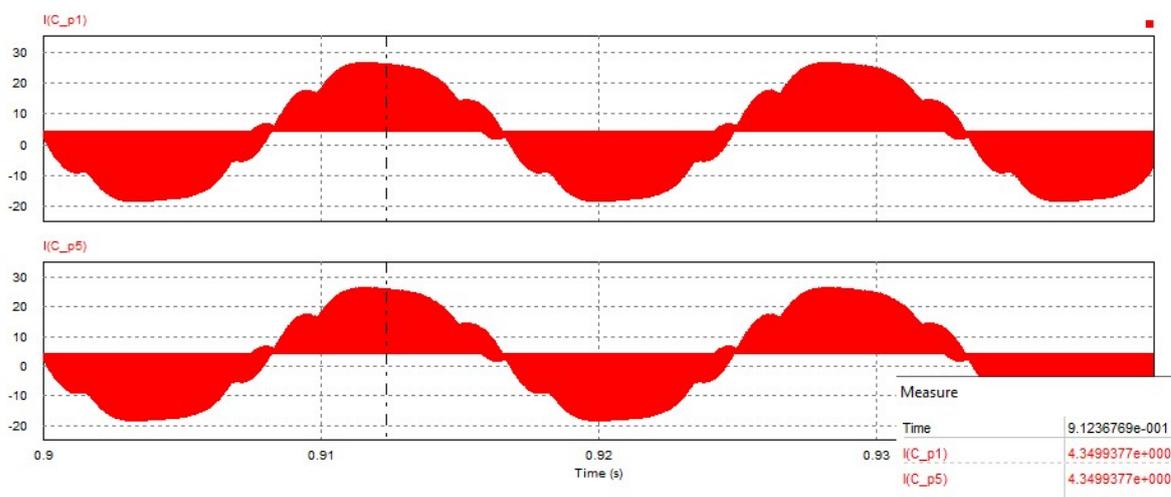
No entanto como já se constata o critério de baixa frequência supre o de alta frequência. Logo, para 10% de ondulação na corrente, o capacitor calculado para baixas frequências é de  $513 \mu F$ . Desta forma coloca-se 2 capacitores em paralelo de  $470 \mu F$  e  $450 V$ , que resultam em uma capacitância com o valor de  $940 \mu F$  e  $450 V$ .

Contudo, a ondulação da corrente para o critério de baixa frequência é de  $3,93 A$ , ou seja, 10% da corrente senoidal de saída que tem o valor de  $19,66 A$ .

Na Figura 32, a corrente rms da simulação resulta em  $4,34 A$  na ondulação do semiciclo positivo e  $4,34 A$  na ondulação do semiciclo negativo.

Os resultados que são condizentes com a corrente calculada de  $3,93 A$ , no entanto, as correntes simuladas são maiores, porque a capacitância simulada está sobre dimensionada, em relação à capacitância calculada.

Figura 32 – Ondulação de corrente nos capacitores de barramento.



Fonte: Elaborado pela Autora (2023)

As perdas nos capacitores de barramento não são calculadas e nem levados em consideração neste trabalho.

Uma vez que eles são implementados apenas para fins de alimentação do inversor, ou seja, para equalizar as diferenças instantâneas de energia entre

a fonte de alimentação e a carga, assim como objetiva reduzir a ondulação no barramento.

### 6.1.2 Projeto do Opto acoplador usado como Sensor de Tensão

O opto acoplador PC817 foi utilizado como sensor, desde que esteja dentro da faixa linear de seu ponto de operação.

Inicialmente, projeta-se o uso do sensor de efeito hall LV 25 P, porque é robusto opera com altas temperaturas, vibrações, poeira e sujeira, dentre outros.

Mas, não está sendo a escolha adotada, porque cada unidade custa aproximadamente R\$ 250 e no projeto usa-se três sensores, custando R\$ 750 no total, ou seja, não condiz que um trabalho de otimização em que um dos parâmetros é redução de custos ter um custo tão elevado para o sensor.

Desta forma se opta por utilizar o opto acoplador PC 817 readequado como sensor, pois cada opto acoplador custava R\$ 0,70 e o custo total para os sensores é de R\$2,10.

Com a implementação do opto acoplador PC 817, a redução de custos é de 750 reais para 2,10, o que faz sentido, a substituição do sensor de efeito hall LV 25 P pelo optoacoplador pc 817.

Pode-se ainda utilizar-se o optoacoplador pc 317 que custa R\$ 0,30 cada unidade, porém não foi possível a utilização dele. Uma vez que o datasheet disponível na internet era muito antigo e de difícil visualização das curvas, cujas informações são necessárias para um projeto adequado para sua utilização como sensor.

Contudo, a implementação do PC 817 como sensor, apresenta uma solução simplificada com erro em função da temperatura, ou seja, em relação a parte técnica não era uma boa opção, pois o ganho varia com a temperatura, onde o mesmo não pode ser corrigido pelo controlador.

Entretanto, para este problema não ocorrer, a isolamento teria que se localizar dentro da malha de controle.

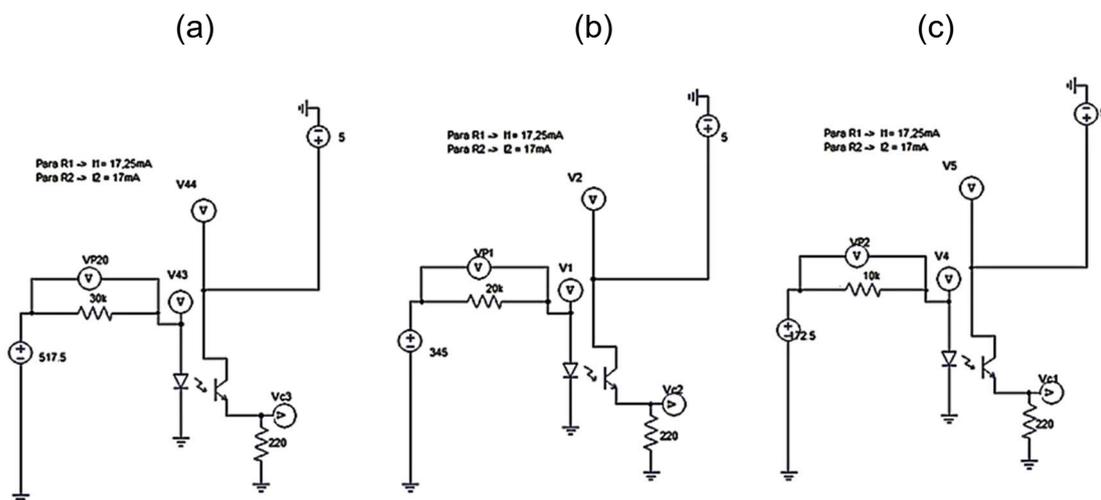
Na Figura 32 (a), (b) e (c) observa-se o projeto e simulação no software Psim para os opto acopladores PC 817, utilizados como sensor de tensão nos capacitores flutuantes do inversor a capacitor flutuante.

Na Figura 33 (a), (b) e (c) apresenta-se respectivamente as seguintes tensões de entrada com os seguintes valores: 517,5 V, 345 V e 172,5 V.

A corrente de forward ( $I_F$ ) na entrada do opto acoplador foi limitada pelo resistor até sua corrente máxima disponível no datasheet com este valor disponível, encontra-se a sua taxa de transmissão de corrente (CTR) na curva Current Transfer Ratio vs. Forward Current do datasheet.

Definindo-se o valor da tensão de coletor emissor no transistor ( $V_{CE}$ ), juntamente com a corrente de forward ( $I_F$ ), ambas na curva Coletor Current vs. Coletor-emitter Voltage do datasheet, encontra-se a corrente de coletor ( $I_C$ ).

Figura 33 – Projeto dos sensores para medição da tensão dos capacitores flutuantes, usando o opto acoplador PC817.



Fonte: Elaborado pela Autora (2023)

Na Figura 34 (a) observa-se a simulação do opto acoplador no Psim com a tensão de entrada de 517,5 V, corrente de forward de 17 mA, corrente de coletor de 1,59 mA e a tensão do sensor de 3,5 V.

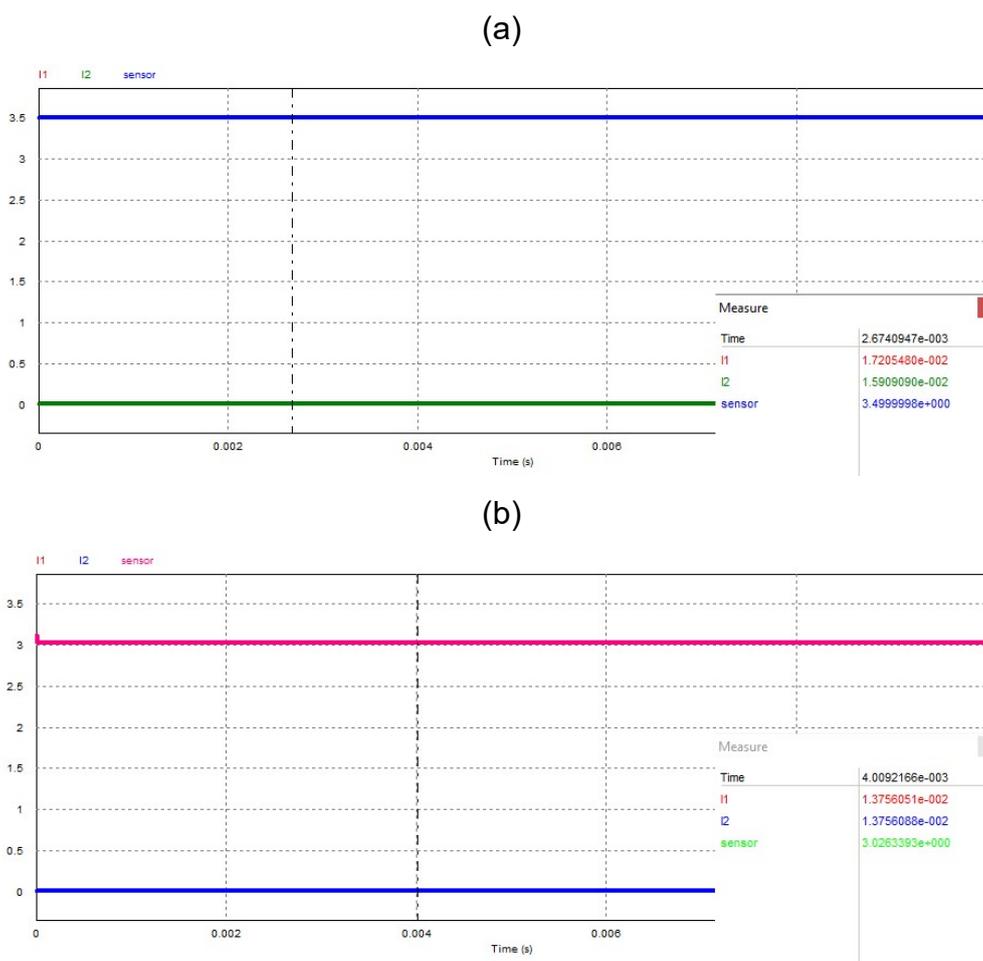
Na Figura 34 (b) verifica-se a simulação do opto acoplador no Psim com -20% da tensão de entrada de 517,5 V, que resulta em 414,0 V, corrente de forward de 13,75 mA, corrente de coletor de 13,75 mA e a tensão do sensor de 3,0 V.

Desta forma, verifica-se a linearidade do opto acoplador PC817, uma vez que a tensão de entrada de 517,5 V para -20% tenho 414 V e a tensão do sensor acompanha essa linearidade em torno de quase -20% de 3,5 V baixando para

3,0 V, o que verifica a linearidade do sensor e tornando-o aplicável para utilização como sensor.

Realiza-se o código no Arduino MEGA, que consta no ANEXO D, para monitorar as medições das tensões nos capacitores flutuantes de forma isolada e mostrar nos displays OLED.

Figura 34 – Simulação no Psim para faixa de operação linear do opto acoplador PC817 utilizado como sensor: Para 517,5 V (a). 414 V (b).



Fonte: Elaborado pela Autora (2023)

O opto acoplador PC817, usado como sensor foi implementado em bancada, usando um circuito montado em protoboard, juntamente com a programação no Arduino para monitorar via display OLED e foi usado um multímetro para comparar a calibração das medições.

Utiliza-se uma tensão de entrada de apenas 9V, devido a disponibilidade da fonte CC no laboratório para realizar os testes e validar a implementação do

opto acoplador na região linear e fazê-lo se comportar como um sensor para medições.

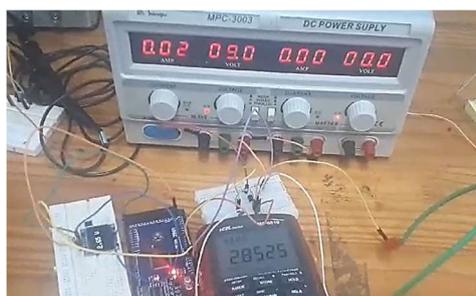
Na Figura 35 (a), (b) e (c), respectivamente observa-se que a tensão de entrada do opto acoplador foi projetada com 9 V e a sua tensão de saída para o sensor de 2,85, contudo ao diminuir em 20% a tensão de entrada obtêm-se 7V e a tensão de saída do sensor em 2,57 V.

No entanto, ao aumentar em 20% a tensão de entrada resulta em 10 V e a tensão de saída do sensor em 2,93 V.

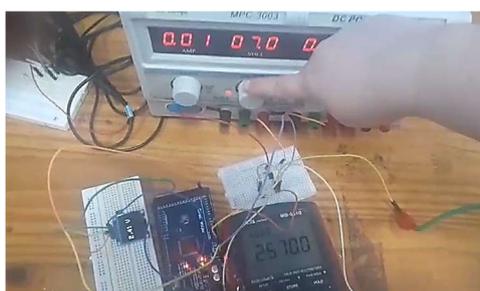
Desta maneira, valida-se a linearidade do opto acoplador, tornando-o apto para atuar como sensor.

Figura 35 – Implementação prática do opto acoplador na faixa de operação linear para ser usado como sensor.

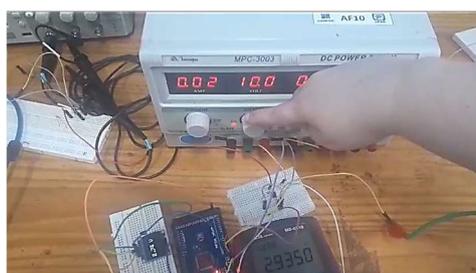
(a)



(b)



(c)

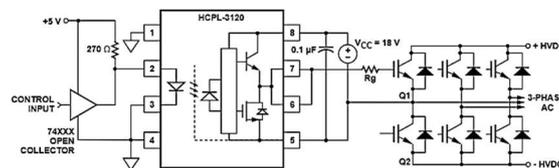


Fonte: Elaborado pela Autora (2023)

### 6.1.3 Projeto do Gate-driver para comando dos MOSFETS

Na Figura 36 verifica-se o circuito de aplicação típico do gate-driver opto acoplado, ou seja, os seus lados primário e secundário são opto isolados de forma a isolar o circuito de comando do circuito de MOSFET. Essa mesma topologia de circuito foi utilizada no gate-driver para o acionamento dos MOSFETS do inversor a capacitor flutuante. Contudo se insere mais um capacitor eletrolítico em paralelo ao capacitor cerâmico para filtrar possíveis ruídos. Além de ser utilizada uma placa de condicionamento de sinais composta pelos circuitos Sn741s07n para excursionar o sinal 3,3 V da DSP até os 5 V na entrada do gate-driver.

Figura 36 – Circuito de Aplicação Típico do HCPL 3120.

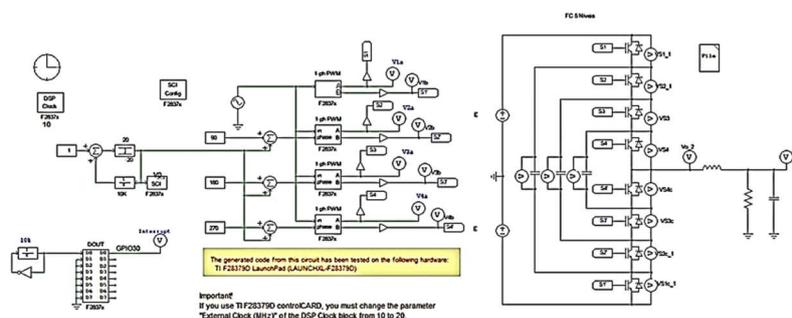


Fonte: HP (2024)

### 6.1.4 Comando nos MOSFETS do Protótipo usando a DSP 28379D

O código da DSP contido no ANEXO E, para o comando dos MOSFETS foi gerado através da simulação do inversor a capacitor flutuante, no qual utiliza-se o bloco da DSP F2837X, junto com os blocos de modulação com deslocamento de fase complementares e posteriormente se gera o código através do software Psim, presente na Figura 37.

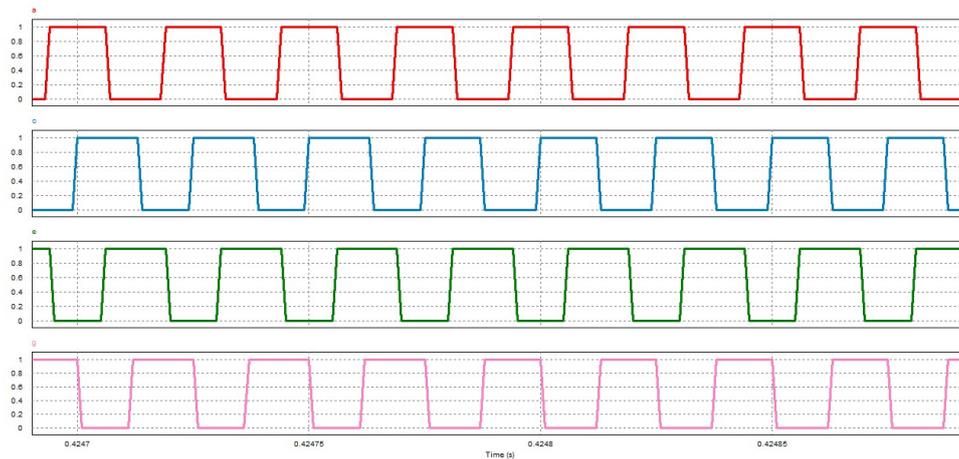
Figura 37 – Esquemático do Inversor a Capacitor Flutuante com a modulação com deslocamento de fase para comando de interruptores no Psim.



Fonte: Elaborado pela Autora (2023)

Na Figura 38 verifica-se as formas de onda para a modulação com deslocamento de fase com portadoras que têm defasagens de  $90^\circ$  entre si na parte superior nos MOSFETS do inversor a capacitor flutuante.

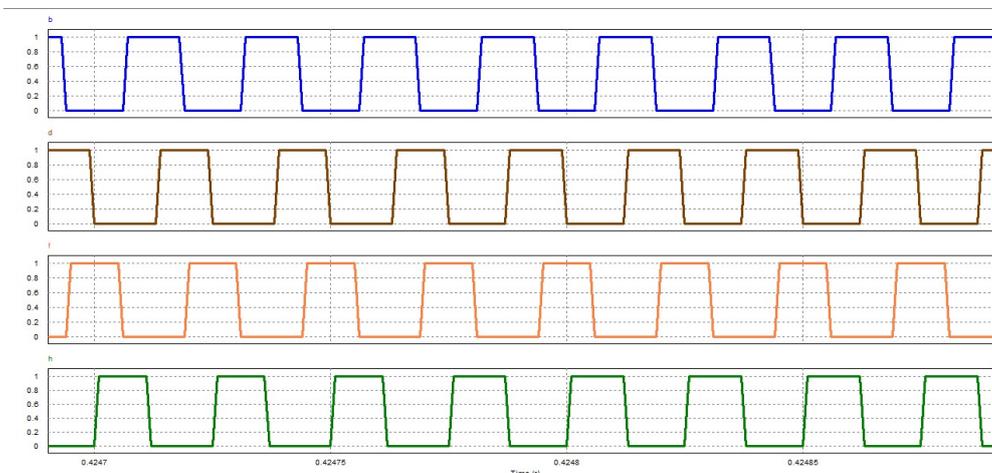
Figura 38 – Defasagem positiva das portadoras com modulação com deslocamento de fase na simulação do Psim.



Fonte: Elaborado pela Autora (2023)

Na Figura 39 apresenta-se as formas de onda para a modulação com deslocamento de fase com portadoras na parte inferior nos MOSFETS que têm defasagens de  $90^\circ$  e complementares em pares da parte superior dos MOSFETS.

Figura 39 - Defasagem negativa das portadoras com modulação com deslocamento de fase na simulação do Psim(b).



Fonte: Elaborado pela Autora (2023)

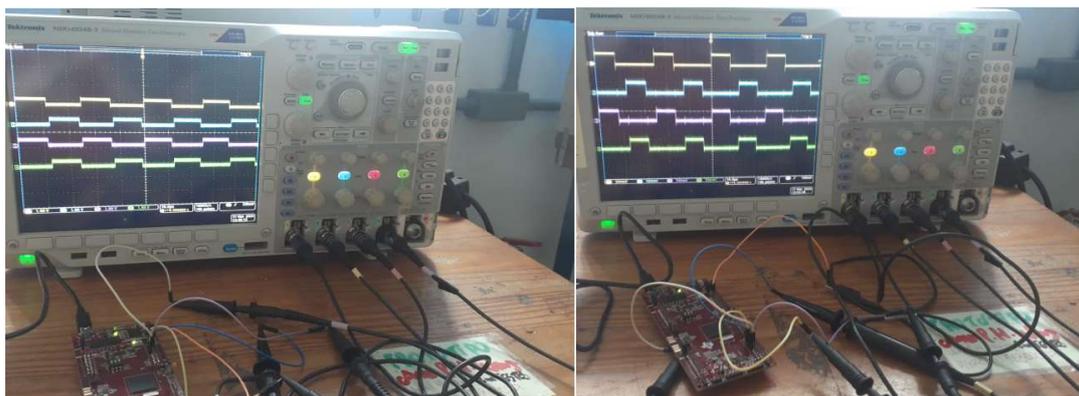
Na Figura 40 observa-se a implementação do código gerado no software Psim na interface do software Code Composer Studio (CCS) na plataforma da Texas Instruments (TI).

O programa usa as sources e libraries fornecidas pela TI, posteriormente grava-se o código pela DSP TMS320F28337 para enviar os sinais na DSP até o gate-driver do MOSFET. No qual eles são observados nas formas de onda do osciloscópio são condizentes e apresentam a mesma defasagem e complementariedade ao se comparar com as formas de ondas apresentadas na simulação do software Psim.

Figura 40 – Defasagem positiva das portadoras com modulação com deslocamento de fase no osciloscópio (a). Defasagem positiva das portadoras com modulação com deslocamento de fase no osciloscópio (b).

(a)

(b)

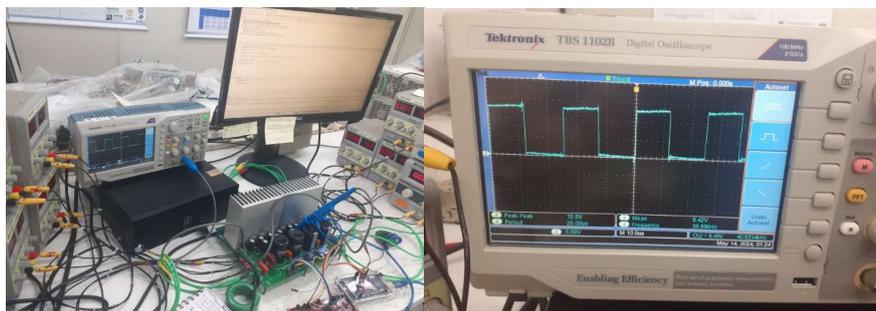


Fonte: Elaborado pela Autora (2023)

Na Figura 41 realiza-se a energização isoladamente dos gate-drivers através das fontes CC auxiliares com 15 V e envia-se os sinais PWM de comando da DSP para os gate-drivers.

Desta forma, obtendo-se os sinais PWM com a modulação com deslocamento de fase em  $90^\circ$  no gate-source do MOSFET com tensão de 15,6 V e sem curto de braço entre os MOSFETS, pois utiliza-se um tempo morto de 500 ns, validando assim o comando dos MOSFETS no inversor a capacitor flutuante. No entanto, não se utilizou a ventilação forçada nem a case acrílica para circulação de ventilação.

Figura 41 – Comando da modulação com deslocamento de fase nos gate-drivers dos MOSFETS do Inversor a Capacitor Flutuante.



Fonte: Elaborado pela Autora (2023)

#### 6.1.5 Projeto do Indutor do Filtro de saída

No projeto para o indutor do filtro de saída, utiliza-se o mesmo equacionamento abordado no ANEXO A, no entanto substituiu-se o núcleo sendust do fornecedor Magnetics por um núcleo similar do fornecedor Magmattec com modelo: MMTS26T2711, cuja troca ocorreu por questões de alto custo de importação e tempo para entrega de um produto vindo dos EUA e o fio de cobre que usado foi o 14 AWG.

Na Figura 15 verifica-se o indutor construído, que foi projetado para uma indutância de  $37,6 \mu H$ , dimensão de  $32 \times 7 \times 17 \text{mm}$  e  $40 \text{ kHz}$

Figura 42 – Indutor construído com núcleo sendust e fio 14 AWG.



Fonte: Elaborado pela Autora (2023)

Na Figura 16 observa-se os testes no indutímetro para uma frequência de  $10 \text{ kHz}$ , que resulta em uma indutância no valor de de  $37,2 \mu H$ . Todavia os testes

no indutímetro para uma frequência de 100 kHz resulta em uma indutância com o valor de  $36,4 \mu H$ .

O valor projetado para a frequência foi de 40 kHz, no entanto o indutímetro apresenta apenas poucas frequências para seleção, e as mais próximas de 40 kHz eram as de 10 kHz e de 100 kHz.

Figura 43 – Testes no indutímetro para as frequências de 10 kHz e 100 kHz para o indutor construído.



Fonte: Elaborado pela Autora (2023)

## 6.2 VALIDAÇÃO DOS CÁLCULOS E SIMULAÇÕES ATRAVÉS DO PROTÓTIPO

A validação dos cálculos e das simulações no software Psim, através do protótipo foi possível em 75% dos seus parâmetros, no caso: volume, custos e quantidade de componentes, conforme verifica-se nas equações (70), (71), (72) e (73).

A partir dos principais componentes do inversor a capacitor flutuante no caso: MOSFETS, gate-drivers, capacitores flutuantes, capacitor de polipropileno

do filtro e indutor do filtro. Porém, não foi considerado o volume dos dissipadores, uma vez que a posição do componente na placa possui variações, conforme a necessidade não conseguindo-se padronizar seu uso para otimização.

Nesta pesquisa os dissipadores são dispostos em uma configuração vertical na posição da placa, pois ele precisa estar posicionado na parte externa da case acrílica, composta no sistema de refrigeração e ventilação forçada externa. No entanto, caso não existisse essa necessidade pode-se localizar os dissipadores na parte inferior da placa na posição vertical.

A partir das equações (35) até (42) que são verificadas na seção 4.7 do capítulo 4, os cálculos para o volume do inversor a capacitor flutuante são calculados e o valor do seu volume se verifica na equação (70).

$$V_{protótipo} = 49,84 \text{ cm}^3 \quad (70)$$

Na equação (70) apresenta-se o valor do volume total de 49,84 cm<sup>3</sup> para o protótipo implementado, o que valida o volume do cálculo teórico total que foi de 40,7 cm<sup>3</sup>. Todavia, ocorre um aumento de 22% no volume, a diferença entre os volumes se justifica pelo fato do protótipo ser implementado com componentes PTH e o volume teórico utilizar componentes SMD.

Utiliza-se componentes PTH para poder testar e validar em protoboard antes da construção do protótipo de forma a garantir que o protótipo funcione ao ser testado. Com os componentes do inversor a capacitor flutuante, comprados de fornecedores nacionais e sendo readequados por teste de similaridade. Para o cálculo se leva em consideração os componentes principais como: MOSFETS, gate-drivers, dissipadores, capacitores flutuantes, capacitor de polipropileno do filtro e indutor do filtro.

Sendo assim, consegue-se obter o valor do seu custo total respectivamente em reais e dólares como se observa nas equações (71) e (72).

$$C_{custos}(R\$) = 229,98 \quad (71)$$

$$C_{custos}(\$) = 40,38 \quad (72)$$

Conforme, a equação (72) verifica-se que os custos totais dos componentes para a implementação prática do protótipo foi de \$ 40,38. Entretanto existe uma esperada redução, quando comparado aos custos calculados que foi de \$80 sem contar os impostos de importação e o frete internacional. A redução dos custos foi de 50% para a substituição dos componentes e fica dentro da margem esperada, uma vez que a qualidade dos produtos internacionais é de melhor tecnologia, logo tem o custo mais elevado.

A substituição ocorre em virtude de o laboratório não possuir recursos para a compra de componentes, desta forma teve a necessidade da adaptação.

A partir da montagem do inversor a capacitor flutuante, considerando os principais componentes no caso: MOSFETS, gate-drivers, dissipadores, capacitores flutuantes, capacitor de polipropileno do filtro e indutor do filtro. Que estão presente nas Figuras 31 e 32, consegue-se verificar a quantidade de componentes no protótipo, que representa a complexidade do circuito, conforme se verifica na equação (73).

$$Q_{\text{complexidade}} = 24 \text{ componentes} \quad (73)$$

A quantidade de componentes na implementação prática foi de 24 componentes, ou seja, foi diminuída a quantidade de componentes e logo a complexidade do inversor a capacitor flutuante em relação ao que se calcula que foi de 31 componentes.

Isto ocorre porque na implementação prática foi utilizado 1 dissipador de forma isolada para cada 4 MOSFETS, otimizando e reduzindo assim a quantidade de componentes, mesmo utilizando-se 4 componentes para os capacitores flutuantes, já que foi preciso utilizar a associação de dois componentes para a obtenção do valor de um capacitor flutuante, devido a pouca disponibilidade de componentes no almoxarifado do laboratório onde foi realizada a pesquisa.

Como não se conseguiu realizar os testes no protótipo para obter as perdas totais do inversor a capacitor flutuante, uma forma de estimar as perdas totais para validar os 25% dos componentes restantes da parte prática, que corresponde as perdas e a determinação de sua eficiência, foi a realização de seus cálculos teóricos e sua validação no software Psim.

Todavia, ao utilizar as equações referentes ao cálculo das perdas totais apresentadas no capítulo 4 e no ANEXO A, encontra-se o valor calculado das perdas totais, cujo valor foi validado em simulação no software Psim com ele encontra-se o valor da eficiência presente na equação (74).

$$\eta_{tot\_protótipo} = 98,74\% \quad (74)$$

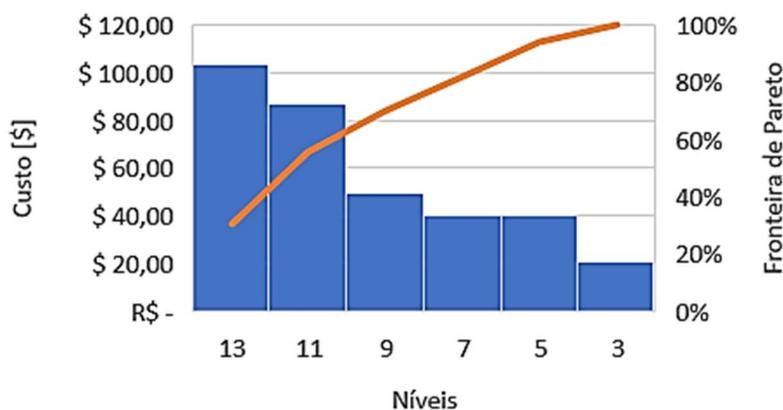
O valor da eficiência que foi calculado e simulado para o protótipo com componentes similares teve seu valor próximo ao valor projetado para otimização e tal fato se justifica, pois, a elevada eficiência é uma característica do inversor multinível a capacitor flutuante.

Portanto, a partir das estimativas das perdas via cálculos e simulação para os componentes similares reajustados, somados aos resultados práticos que foram validados na parte prática do protótipo, que corresponde aos 75% dos parâmetros: volume, custos e quantidade de componentes, consegue-se determinar suas notas via curva ABC de Pareto e, conseqüentemente, validar seus resultados na Matriz de Decisão com os pesos das notas determinadas por Bruning.

No entanto, a validação dos resultados só foi possível desde que seus valores em todos os níveis para a eficiência e a quantidade de componentes se mantenham os mesmos, os custos sejam reduzidos em 50% e o volume aumentado em 22% para manter a proporção de valores em todos os níveis e assim realizar a comparação proporcional ao protótipo implementado.

No Gráfico 12, pode-se observar pela frente de Pareto que os níveis 13, 11 e 9 são, respectivamente, em ordem decrescente, os níveis que ocupam o maior custo de componentes no inversor a capacitor flutuante. Aplicando os valores reajustados de uma redução de 50% em relação ao inversor otimizado.

Gráfico 12 – Gráfico da curva ABC de Pareto: Custo



Fonte: Elaborado pela Autora (2023)

Desta forma, na Tabela 24 atribuiu-se notas de 1 até 2 variando entre 0,2 entre as prioridades dos níveis  $M=3$  até 13, verificadas na curva ABC de Pareto.

No qual, a maior frequência acumulada está no 13, 11 e 9 níveis, ou seja, apresentam os maiores custos e como um alto custo não é o que se espera em um processo de otimização, logo apresentam as menores notas e desta forma se atribuem as menores notas para os maiores custos de forma crescente.

Tabela 24 – Notas analisadas pela curva de Pareto ABC para o custo.

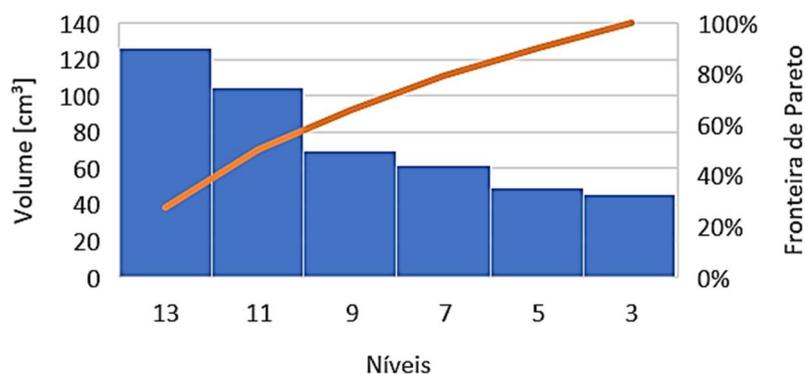
Níveis M	Notas
3	2
5	1,8
7	1,6
9	1,4
11	1,2
13	1

Fonte: Elaborado pela Autora (2023)

No Gráfico 13 fica evidente pela frente de Pareto que os níveis 13, 11 e 9 são, respectivamente, em ordem decrescente, os níveis que ocupam o maior

volume de componentes no inversor a capacitor flutuante. Aplicando a correção de um aumento de 22% em relação ao volume otimizado.

Gráfico 13 – Gráfico da curva ABC de Pareto: Volume.



Fonte: Elaborado pela Autora (2023)

Desta forma, na Tabela 25 atribuiu-se notas de 1 até 2 variando entre 0,2 entre as prioridades dos níveis M=3 até 13, verificadas na curva ABC de Pareto.

No qual, a maior frequência acumulada está no 13, 11 e 9 níveis, ou seja, apresentam os maiores volumes e como um alto volume não é o que se espera em um processo de otimização, logo apresentam as menores notas e desta forma se atribuem as menores notas para os maiores volumes de forma crescente.

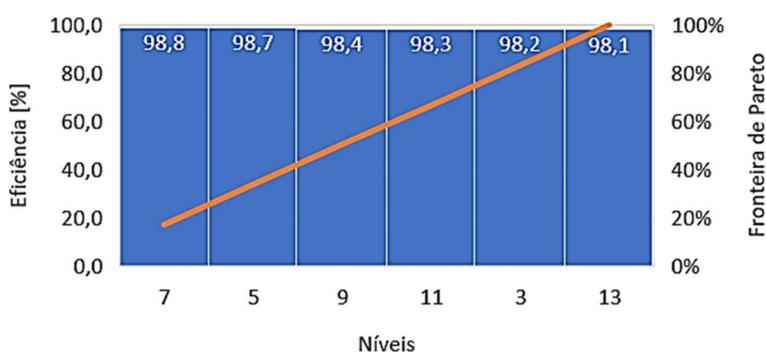
Tabela 25 – Notas analisadas pela curva de Pareto ABC para o volume.

Níveis M	Notas
3	2
5	1,8
7	1,6
9	1,4
11	1,2
13	1

Fonte: Elaborado pela Autora (2023)

No Gráfico 14, analisa-se pela frente de Pareto que os níveis 7, 5 e 9 são, respectivamente, em ordem decrescente, os níveis que apresentam a maior eficiência para o inversor a capacitor flutuante, o que é uma das características preponderantes do inversor a capacitor flutuante com nível M, tornando esses níveis os mais vantajosos nesta análise.

Gráfico 14 – Gráfico da curva ABC de Pareto: Eficiência.



Fonte: Elaborado pela Autora (2023)

Desta forma, na Tabela 26 atribuiu-se notas de 1,2 até 1,7 variando entre 0,1 entre as prioridades dos níveis M=3 até 13, verificadas na curva ABC de Pareto.

No qual, a maior frequência acumulada está no 7, 5 e 9 níveis, ou seja, apresentam as maiores eficiências e como uma alta eficiência é o que se espera em um processo de otimização, logo apresentam as maiores notas e desta forma se atribuem as maiores notas para as mais elevadas eficiências de forma crescente.

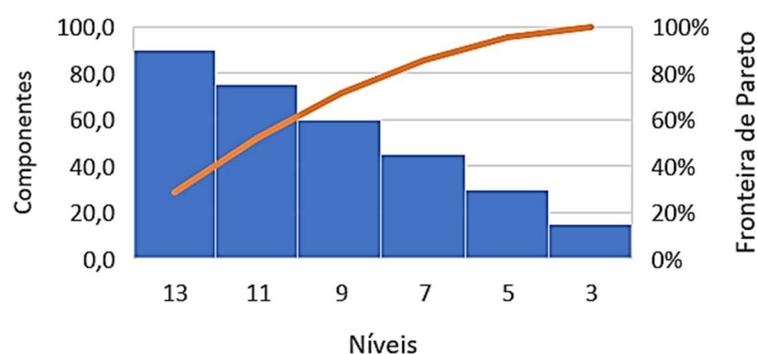
Tabela 26 – Notas analisadas pela curva de Pareto ABC para a eficiência.

Níveis M	Notas
3	1,3
5	1,6
7	1,7
9	1,5
11	1,4
13	1,2

Fonte: Elaborado pela Autora (2023)

No Gráfico 15, pode-se observar pela frente de Pareto que os níveis 13, 11 e 9 são, respectivamente, em ordem decrescente, os níveis em que se apresenta a maior quantidade de componentes para o inversor a capacitor flutuante.

Gráfico 15 – Gráfico da curva ABC de Pareto: Componentes.



Fonte: Elaborado pela Autora (2023)

Desta forma, na Tabela 27 atribuiu-se notas de 1 até 2 variando entre 0,2 entre as prioridades dos níveis M=3 até 13, verificadas na curva ABC de Pareto.

No qual, a maior frequência acumulada está no 13, 11 e 9 níveis, ou seja, apresentam as maiores quantidades de componentes e esse comportamento não é o que se espera em um processo de otimização, logo apresentam as

menores notas e desta forma se atribuem as menores notas para as maiores quantidades de componentes de forma crescente.

Tabela 27 – Notas analisadas pela curva de Pareto ABC para a quantidade de componentes.

Níveis M	Notas
3	2
5	1,8
7	1,6
9	1,4
11	1,2
13	1

Fonte: Elaborado pela Autora (2023)

Na Tabela 28, apresenta-se a matriz de decisão referente à seleção do nível *M* do Inversor a Capacitor Flutuante, que apresenta os valores práticos para o protótipo implementado, usando os pesos determinados por Bruning.

Tabela 28 – Matriz de Decisão para obter o M Nível do Inversor a Capacitor Flutuante.

Critério	Importância	Níveis - M					
		<b>3</b>	<b>5</b>	<b>7</b>	<b>9</b>	<b>11</b>	<b>13</b>
Volume	4	8	7,2	6,4	5,6	4,8	4
Custos	5	10	9	8	7	6	5
Complexidade	2	4	3,6	3,2	2,8	2,4	2
Eficiência	5	6,5	8	8,5	7,5	7,0	6
<b>TOTAL</b>		<b>28,5</b>	<b>27,8</b>	<b>26,1</b>	<b>22,9</b>	<b>20,2</b>	<b>17</b>

Fonte: Elaborado pela Autora (2023)

Analisa-se que com as devidas correções aplicadas no inversor otimizado, provenientes do teste de similaridade e a estimativa das perdas, as notas do

inversor otimizado na Tabela 23 e as notas do protótipo implementado, presentes na Tabela 28 são idênticos com o valor de 27,8 no nível  $M=5$ .

Contudo, desta forma valida-se a parte prática do protótipo para a nova metodologia desenvolvida com o objetivo de determinar o ponto ótimo na otimização de mais de um parâmetro em um inversor a capacitor flutuante.

### 6.3 TESTES DO INVERSOR A CAPACITOR FLUTUANTE EM BANCADA

Muito embora o protótipo tenha sido montado, a finalização dos testes do inversor a capacitor flutuante em bancada para coleta das perdas e, conseqüentemente, o cálculo da eficiência para validação dos 25% restantes dos cálculos e simulações não foi possível de ser realizado, conforme comentado na seção anterior.

Contudo, realizou-se uma estimativa para os 25% que faltaram para validar o protótipo, através de cálculos e simulações no software Psim, sendo esta estimativa validada em testes de protoboard, pois todos os componentes do inversor a capacitor flutuante são calculados, simulados e testados em protoboard e tem sua validação prática, contudo com valores menores que os nominais no inversor, já que a protoboard suporta apenas uma tensão de 30 V.

O valor obtido nos testes de energização do inversor a capacitor flutuante em bancada, com 30 V e uma carga de  $8\Omega$ , confirmaram o adequado funcionamento do inversor em todas as partes do circuito. Também se verificou que o sistema de comando do inversor nos MOSFETS apresentou adequada defasagem de  $90^\circ$  com sincronismo e sem curto de braço e com uma tensão de 15 V no gate-source do MOSFET, provenientes de suas fontes isoladas.

### 6.4 CONCLUSÕES DO CAPÍTULO

Neste capítulo verificou-se o esquemático, a PCB, o Layout do circuito impresso para o protótipo do ponto ótimo obtido pela nova metodologia de otimização, o protótipo montado, juntamente com seu sistema de comando, sistema de sensoriamento e sistema de refrigeração.

Realizou-se o reajuste dos componentes projetados para componentes disponíveis em fornecedor nacional por disponibilidade de compra. Assim como o projeto dos capacitores de barramento, o projeto, simulações e testes em bancada dos opto acopladores usados como sensor, o projeto, simulações e testes em bancada para o comando dos interruptores MOSFETS, usando a DSP LAUNCH 28379D.

Contudo, os testes finais para coletas dos resultados do inversor a capacitor flutuante com  $M = 5$  níveis não foram realizados por falta de disponibilidade de equipamentos de construção e medição em laboratório.

## 7 CONCLUSÃO E TRABALHOS FUTUROS

Nesta dissertação abordou-se sobre a otimização da análise da viabilidade técnica e econômica para um Inversor a Capacitor Flutuante com níveis de  $M= 3$  até 13. Os conversores multinível eclodiram devido a demanda dos sistemas em eletrônica de potência que opere com altos níveis de tensão e potência e consiga manipular uma variedade diversa de cargas e fontes de energia.

No capítulo 2 realizou-se a revisão de literatura sobre os inversores multiníveis, a topologia NPC, Capacitor Flutuante, Cascata, Híbridos, seus submódulos podem ter a topologia de meia ponte e ponte completa, suas modulações são as seguintes: disposta em fase, disposta em deslocamento de fase, disposta em oposição de fase e disposta em oposição alternada de fase.

São verificados também o princípio de funcionamento dos conversores monofásicos, suas análises são abordadas por uma combinação dos estados dos interruptores e sua respectiva tensão de saída. Apresentou-se também as aplicações e comparações entre as topologias dos conversores.

No capítulo 3 foi feita uma revisão de literatura, referente aos principais estudos, que vem sendo realizados na atualidade sobre o inversor a capacitor flutuante, no qual identificou-se lacunas no estudo, quanto a uma metodologia, que determine o mais adequado  $M$  nível, levando em consideração parâmetros como: o volume, eficiência, quantidade de componentes, perdas, complexidade para a otimização da parte técnica do inversor e, conseqüentemente, a otimização de seus custos para um inversor com  $M$  níveis.

O objetivo do processo de otimização foi a determinação de uma solução ótima para o problema entre as opções, relacionadas as restrições e fatores existentes.

No capítulo 4 abordou-se o projeto detalhado para o inversor a capacitor flutuante, dentre os quais pode-se citar: os conceitos teóricos e os projetos do indutor e capacitor para o filtro LC, projeto para o capacitor flutuante, projeto dos MOSFETS e dissipadores, após os equacionamentos.

Realizou-se a escolha dos componentes reais no fornecedor Digikey e o cálculo das perdas para os  $M= 3$  até 13 níveis do filtro LC, das perdas totais de comutação e condução dos MOSFETS e do capacitor flutuante.

No capítulo 5 foram apresentados os gráficos de volume, custos, eficiência e complexidade ou quantidades de componentes em relação a cada nível de  $M= 3$  até 13 níveis referentes as simulações que validam os cálculos e definições apresentadas no capítulo 3 para posteriormente, realizar a sua otimização via nova metodologia para determinar o ponto ótimo do  $M$  nível.

A nova metodologia consistiu em calcular a frequência acumulada para cada volume, custos, eficiência e complexidade ou quantidades de componentes em relação a cada nível de  $M= 3$  até 13 níveis. Determina-se pela curva ABC de Pareto as melhores notas num intervalo de -2 até 2 e esses valores são inseridos na matriz de decisão, que apresenta importância ou peso na nota para cada critério que são definidos por Bruning por sua experiência na indústria.

Posteriormente, os valores totais destas notas foram avaliados através da função multiobjetivo e a fronteira de Pareto, apresentando os pontos ótimos nos níveis  $M= 3, 5$  e  $7$ , para finalmente o *Decision Maker* escolher o ponto ótimo que seja adequado para a aplicação desejada.

Na análise apresentada nesta dissertação, avaliou-se concomitantemente a baixa complexidade de construção e custo do protótipo e desta forma determinou-se o ponto ótimo  $M= 5$  níveis, pois está equilibrado em todos os critérios avaliados e está na média dos pontos ótimos avaliados.

Contudo, para a academia avaliou-se atender os baixos recursos dos laboratórios universitários ao passo que na indústria avaliou-se uma baixa complexidade para aumentar a agilidade da produção do produto e baixo custo para gerar lucros para a empresa.

Apresentou-se ainda um menu no matlab para o cálculo automatizado via janela de comando do matlab para o projeto total do inversor a capacitor flutuante com  $M$  níveis e para a nova metodologia de projeto a determinação do ponto ótimo para o  $M$  nível.

No capítulo 6 verificou-se o protótipo construído em bancada, aliado com seu Sistema de Comando via DSP 2837D, Sistema de Sensoriamento via Opto Acoplador PC 817 e Arduino MEGA e o Sistema de Refrigeração com case acrílica, ventilação forçada e termopar com display de 7 segmentos com sonda NTC para medição e monitoramento da temperatura nos Dissipadores.

Verificou-se também a readequação dos componentes para fornecedores nacionais, bem como o projeto do Gate-Driver, dos Capacitores do Barramento

CC, além dos projetos e a validações em bancada do sistema de sensoriamento e sistema de comando via DSP 28379D.

Todos os projetos dos componentes do inversor a capacitor flutuante de forma isolada foram calculados, projetados e realizados os testes isolados em bancada para comprovação de seu funcionamento. Porém com tensão e corrente menores do que a nominal, uma vez que a protoboard suporta uma tensão máxima de 30 V.

Contudo, a validação prática via testes do Inversor a Capacitor Flutuante não conseguiu obter resultados, uma vez que não foi possível realizar os testes para a coleta dos dados das perdas para o cálculo de eficiência geral do inversor a capacitor flutuante. No entanto, seus valores foram estimados por cálculos e simulações em software Psim para validar os 25% da metodologia proposta que faltava.

Desta forma, foi possível estimar e validar seus resultados, pois todos os testes práticos em protoboard foram realizados de forma isolada e validaram os cálculos de projeto e simulação no software Psim antes da montagem do inversor na PCB. Assim também foi possível validar o sistema de comando por modulação por deslocamento de fase sem curto de braço no próprio inversor a capacitor flutuante implementado em bancada.

No entanto, os outros 75% da validação prática foi possível de ser obtida, através dos valores de volume, quantidade de componentes e custos do protótipo montado.

Desta forma, com os valores práticos, tornou-se possível validar a aplicação prática da nova metodologia proposta através da curva ABC de Pareto. Contudo, fazendo as devidas correções para 50% de redução nos custos e 22% de aumento no volume, pois os componentes internacionais foram readequados para nacionais por teste de similaridade de projeto, que são aplicados nas indústrias.

Consequentemente foram determinadas as mesmas notas na validação prática na matriz de Decisão do que se obteve na proposta de otimização validada via simulações no software Psim.

Esta nova metodologia visa a aplicabilidade para projetos em universidades e empresas.

## 7.1 TRABALHOS FUTUROS

Nos trabalhos futuros os tópicos seguintes são sugeridos para aplicação e realização:

- Validação prática, ou seja, a implementação em bancada do Inversor a Capacitor Flutuante para a coleta dos valores e posterior cálculo das perdas, eficiência do inversor para comparação com os cálculos teóricos e simulação;
- Criação de um Aplicativo no AppDesigner do Matlab para substituir o menu da planilha automatizada no Matlab para o Projeto Total do Inversor a Capacitor Flutuante e o Projeto da Nova Metodologia para Determinação do Ponto Ótimo no M nível.
- Critérios Técnicos Definidos para o Projeto Total do Inversor, visando posterior Otimização;
- Critérios de Escolha do Ponto Ótimo do M nível para o Decision Maker, tomar a melhor decisão na Fronteira de Pareto, conforme aplicação e necessidade.

## REFERÊNCIAS

ALILI, A. AMERI, A. CAMARA, M. DAKYO, B. Open-circuit fault detection method for Grid-side Three-level NPC Inverter in **10th IEEE International Conference on Renewable Energy Research and Applications**, September 26-29, 2021, Istanbul, TURKEY.

ANEEL. **Matriz elétrica brasileira alcança 200 GW**. Disponível em: <https://www.gov.br/aneel/pt-br/assuntos/noticias/2024/matriz-eletrica-brasileira-alcanca-200-gw>. Acesso em: 15 mai. 2024.

BARBI, I. **Eletrônica de Potência**. Edição do Autor, Florianópolis: 2000. p. 19-21.

BARTH, C. B. et al. Design and control of a gan-based, 13-level, flying capacitor multilevel inverter. In: 2016 IEEE **17th Workshop on Control and Modeling for Power Electronics (COMPEL)**. [S.l.: s.n.], 2016. p. 1–6.

BARTH, C. FOULKES, T. CHUNG, W. MODEER, T. LEI, Y. PODGURSKI. Design and control of a Gan-Based, 13-Level, Flying Capacitor Multilevel Inverter. In **IEEE Journal of emerging and selected topics in Power Electronics**, Vol.8, No 3, September, 2020.

BATISTA, L. S. **Investigação de novas abordagens para otimização multiobjetivo em algoritmos Evolutivos**. 2011. Tese de Doutorado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade Federal de Minas Gerais, Belo Horizonte, 2011. Disponível em: <https://repositorio.ufmg.br/handle/1843/30415>. Acesso em: 5 mai. 2023.

BATSCHAUER, A.L. **Inversor multiníveis híbrido baseado em módulos meia-ponte**. 2011. Tese de Doutorado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade Federal de Santa Catarina, Florianópolis, 2011. Disponível em: <https://pergamum.ufsc.br/acervo/298390>. Acesso: 20 mar. 2022.

BAKER, R. Switching Circuit. Estados Unidos da América **Patente 4 210 826**, 1980.

BRESSAN, M. **Conversor multinível em ponte completa de conversores com capacitores flutuantes**. 2019. Dissertação de Mestrado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade do Estado de Santa Catarina, Joinville, 2019. Disponível em: <https://sistemabu.udesc.br/pergamumweb/vinculos/000069/00006983.pdf>. Acesso em: 15 fev. 2022.

BISHNOI, H. SCHWEIZER, M. PETTERSSON, S. CANALES, F. Weight optimization of a flying capacitor multilevel converter. In: **IEEE Applied Power Electronics Conference and Exposition (APEC)**, 2023.

BRUNING, C. **Retificador Bridgeless com elevado fator de potência utilizando one cycle control para aplicação em refrigeradores domésticos. 2015.** Dissertação de Mestrado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade do Estado de Santa Catarina, Joinville, 2013.

Disponível em:

<https://sistemabu.udesc.br/pergamumweb/vinculos/000058/00005845.pdf>.

Acesso em: 22 fev. 2022.

BUSQUETS, M. Multilevel Diode-Clamped Converter for Photovoltaic Generators. **IEEE Transactions on Industrial Electronics**, vol.55, Julho 2008.

CANDAN, Enver. BROOKS, Nathan. STILLWELL, Andrew. ABRAMSON, Rose. STRYDOM, Johan. PILAWA-PODGURSKI, Robert. A Six-Level Flying Capacitor Multilevel Converter for Single-Phase Buck-Type Power Factor Correction in **IEEE Transactions on Power Electronics**, vol. 37, no. 6, June 2022.

COHON, J. L. **Multiobjective Programming and Planning**. Academic Press, 1978.

COHON, J. L. **Multiobjective programming and planning**. New York: Dover, 2003. P. 352.

CÚNICO, L. M. **Estudo do conversor modular multinível. 2013.** Dissertação de Mestrado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade do Estado de Santa Catarina, Joinville, 2013. Disponível em: <https://sistemabu.udesc.br/pergamumweb/vinculos/000058/000058f9.pdf>. Acesso em: 17 fev. 2022.

DIAS, M. A .P. **Administração de materiais: uma abordagem logística**. 4 ed. São Paulo: Atlas, 1994. p. 399.

EPE. **Matriz Energética e Elétrica**. Disponível em:

<https://www.epe.gov.br/pt/abcdenergia/matriz-energetica-e-eletrica>. Acesso em: 15 jan. 2024.

FARD, M. T. KHAN, W.A. HE, J. WEISE, N. ABARZADEH, M. Fast Online Diagnosis of Open-circuit Switching Faults in Flying Capacitor Multilevel Inverters in **Chinese Journal of Electrical Engineering**, Vol.6, No.4, December 2020.

FORLOGIC. **Diagrama de Pareto**. Disponível em:

<https://ferramentasdaqualidade.org/diagrama-de-pareto/>. Acesso em: 23 mar. 2033.

GRAOVAC, D.; PURSCHEL, M.; KIEP, A. **Mosfet power losses calculation using the data-sheet parameters**. Infineon application note, v. 1, 2006.

HAMMA, F. MEYNARD, T. TOURKHANI, F. VIAROUGE, P. Characteristics and Design of Multilevel Choppers in Proceedings of PESC'95 - **Power**

**Electronics Specialist Conference**, vol. 2, [S.1.: s.n], p. 1208-1214, 1995.  
HARTWIG, R. HENSLER, A. ELLINGER, T. Volume and efficiency optimization of a industrial flying capacitor GaN multilevel inverter. In: **PCIM Europe Digital Days**, July 7, 2020

HOCHGRAF, C.; LASSETER, R.; DIYAN, D.; LIPO, T. A.; Comparison of multilevel inverters for static VAr compensation. Proceedings of 1994 **IEEE Industry Applications Society Annual Meeting**.  
doi:10.1109/ias.1994.377528.

HUANG, Z. et al. Back-analysis and parameter identification for deep excavation based on Pareto multiobjective optimization. **Journal of Aerospace Engineering**, v. 28, n. 6, 2015.

HS DISSIPADORES. **Catálogo HS Dissipadores**. São Paulo: 2023.

JORNAL DA USP. **Série Energia: Brasil aparece entre os países que mais consomem energia**. Disponível em: <https://jornal.usp.br/noticias/serie-energia-brasil-aparece-entre-os-paises-que-mais-consomem-energia/>. Acesso em 26 out. 2023.

KOLB, Johannes. KAMMERER, Felix. GOMMERINGER, Mario. BRAUN, Michael. Cascaded Control System of the Modular Multilevel Converter for Feeding Variable-Speed Drives in **IEEE Transactions on Power Electronics**, vol. 30, no. 1, jan. 2015.

KOURO, S., MALINOWSKI, M., GOPAKUMAR, K., POU, J., FRANQUELO, L.G., WU., B., RODRIGUEZ, J., PEREZ, M.A. e LEON, J.I. Recent Advances and Industrial Applications of Multilevel Converters. **Industrial Electronics, IEEE Transactions on**, 57(8): 2553 –2580, aug. 2010, ISSN 0278-0046.

MACIEL, T. **Otimização multiobjetivo na análise de desempenho energético de uma edificação escolar. 2021**. Dissertação de Mestrado (Programa de Pós-Graduação em Arquitetura e Urbanismo) – Universidade Federal de Pelotas, Pelotas, 2021. Disponível em: <https://guaiaca.ufpel.edu.br/handle/prefix/8474>. Acesso em: 15 abr. 2023.

MARQUARDT, R. LESNICAR, A. An innovative modular multilevel converter topology suitable for a wide power range. **IEEE Bologna Power Tech Conf. Proceedings**, jun. 2003.

MARTINS, F. **Formulação multiobjetivo para síntese de observador proporcional integral. 2020**. Dissertação de Mestrado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade Federal de Minas Gerais, Belo Horizonte, 2020. Disponível em: <https://ufsj.edu.br/portal2-repositorio/File/ppgel/234-2020-07-07-DissertacaoFlaviaMartins.pdf>. Acesso em: 23 mai. 2022.

MALDONADO, R. GÓMEZ, C. STITIRICHE, M. J. C. Simulation, Design, Hardware Implementation, and Control of a 9-level Flying Capacitor Multilevel

Inverter with Particle Swarm Optimization Algorithm. In: **IEEE 13th Workshop on Control and Modeling for Power Electronics (COMPEL)**, 2012.

MAGMATTEC. **Catálogo de Núcleos Toroidais Sendust**. Cachoeirinha: 2023.  
MAGNETICS. **Kool M $\mu$  MAX Powder Cores**. Pittsburgh: 2023.

MELO, G. A. **Cálculo e Projeto de Dissipadores de Calor para Diodos e Tiristores**. 2023. Notas de Aula (Departamento Acadêmico de Eletrônica de Potência) – Universidade Estadual Paulista, São Paulo, 2023. Disponível em: <https://www.feis.unesp.br/Home/departamentos/engenhariaeletrica/lepnovo/materialdosalunos/aula-09-calculo-termico.pdf>. Acesso em: 24 mar. 2023.

MEYNARD, T. A.; FOCH, H. Multilevel conversion: high voltage choppers and voltage-source inverters. In: **Power Electronics Specialists Conference**, 1992, p. 397-403, v. 1.

MODEER, T. et al. Design of a gan-based, 9-level flying capacitor multilevel inverter with low inductance layout. In: **2017 IEEE Applied Power Electronics Conference and Exposition (APEC)**. [S.l.: s.n.], 2017. p. 2582–2589.

MORITZ, B. M. R. **Estudo, modelagem implementação de um conversor multinível monofásico Flying Capacitor de cinco níveis conectado a rede de distribuição**. 2018. Dissertação de Mestrado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade do Estado de Santa Catarina, Joinville, 2019. Disponível em: <https://sistemabu.udesc.br/pergamumweb/vinculos/000057/00005783.pdf>. Acesso em 18 fev. 2022.

NATUME, H. K. **Estratégia de geração de barramentos CC simétricos isolados, para inversores NPC, com conversor CC trifásico série ressonante**. 2016. Dissertação de Mestrado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade Tecnológica Federal do Paraná, Ponta Grossa, 2016. Disponível em: <https://research.ebsco.com/c/x7wivp/search/details/tsvk7ovrej?limiters=FT%3AN%2CRV%3AN%2CFC%3AN&q=AU%20natume>. Acesso em: 04 set. 2023.

PACKARD, H. **Technical Data: HCPL 3120**. Califórnia: 2023.

PALOMINO, R. SILVEIRA, R. OLIVEIRA, R. MOURA, T. SANTANA, L. Aplicação da Curva ABC na Gestão de Estoques de uma Microempresa de Aracaju-SE, no **XXXVIII Encontro Nacional de Engenharia de Produção** em Maceió, Alagoas, Outubro. 2018.

PRADO, E. O. **Modelo de cálculo de perdas por comutação e método de seleção de tecnologias de transistores fet aplicados a conversores estáticos**. 2020. Dissertação de Mestrado. (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade Federal de Santa Maria, Santa Maria, 2020. Disponível em: <https://repositorio.ufsm.br/handle/1/22430>. Acesso em: 12 mai. 2023.

PETRY, C. **Projeto de Indutores de Alta Frequência. 2011.** Notas de Aula (Departamento Acadêmico de Eletrônica de Potência) – Instituto Federal de Santa Catarina, Florianópolis, 2011. Disponível em: [https://www.professorpetry.com.br/Ensino/Projeto\\_Indutores/Apresentacao\\_Aula\\_Projeto\\_Indutores.pdf](https://www.professorpetry.com.br/Ensino/Projeto_Indutores/Apresentacao_Aula_Projeto_Indutores.pdf). Acesso em: 04 mar. 2023.

PINTO, C. V. **Organização e Gestão da Manutenção.** 2. ed. Lisboa: Edições Monitor, 2002.

RECH, C. **Análise, projeto e desenvolvimento de sistemas multiníveis híbridos. 2005.** Tese de doutorado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade Federal de Santa Maria, Santa Maria, 2005. Disponível em: <https://repositorio.ufsm.br/handle/1/3703>. Acesso em: 18 mar. 2022.

QIN, S. LEI, Y. CHOU, D. YE, Z. PODGURSKI, R. A high-poer-density power factor correction front end based on seven-level flying capacitor multilevel converter. In **IEEE Journal of Emerging and selected topics in Power Electronics**, Vol. 7, No 3, September, 2019.

RODRIGUEZ, J., FRANQUELO, L.G., KOURO, S., LEON, J.I., PORTILLO, R.C., PRATS, M.A.M. e PEREZ, M.A. Multilevel Converters: **An Enabling Technology for High-Power Applications.** Proceedings of the IEEE, 97(11):1786 –1817, nov. 2009, ISSN 0018-9219.

RODRÍGUEZ, J. LAI, J. PENG, F. Multilevel Inverters: A Survey of Topologies, Controls, and Applications, in **IEEE Trans. Ind. Applicat.**, Vol. 49, no. 4, Aug. 2002.

SANTOS, S. **Nova metodologia multiobjetivo de apoio à decisão para problemas de reconfiguração de sistemas de distribuição de energia elétrica. 2014.** Dissertação de Mestrado. (Programa de Pós-Graduação em Engenharia Eletromecânica) – Universidade da Beira Interior, Covilhã, 2014. Disponível em: <https://ubibliorum.ubi.pt/handle/10400.6/5665>. Acesso em: 18 mar. 2022.

SARTORI, H., PINHEIRO, J. R. **Projeto de conversores estáticos fazendo uso de uma metodologia de minimização de volume/perdas/custo. 2004.** Dissertação de Mestrado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade Federal de Santa Maria, Santa Maria, 2004. Disponível em: <https://repositorio.ufsm.br/handle/1/3682>. Acesso: 05 set. 2024.

SILVA, G. S. **Estudo e desenvolvimento de uma fonte CA de potência híbrida baseada em conversor multinível modular. 2013.** Dissertação de Mestrado (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade Federal de Santa Maria, Santa Maria, 2013. Disponível em: <https://repositorio.ufsm.br/handle/1/8545>. Acesso em: 17 abr. 2022.

STILLWELL, A. PODGURSKI, R. C. N. P. Design Optimization of a 1500 V Gan-Based Solar Inverter Using Flying Capacitor Multi-Level Converter Stages. In: **IEEE Energy Conversion Congress and Exposition (ECCE)**, 2019.

VIVEK, P. MUTHUSELVAN, N. B, SIVARANJANI, S. Development of Novel Flying Capacitor Multilevel Inverter with reduced componentes & Harmonic mitigation by Soft Computing Technique. In: **International Conference on Intelligent Systems for Communication, IoT and Security (ICISCoIS)**, 2023.

WALTRICH, G. **Estudo e implementação de um Inversor Multinível Trifásico em Cascata Empregando Sub-Células de Comutação. 2009.** Dissertação de Mestrado. (Programa de Pós-Graduação em Engenharia Elétrica) – Universidade Federal de Santa Catarina, Florianópolis, 2011. Disponível em: <https://pergamum.ufsc.br/acervo/262288>. Acesso: 2 mar. 2022.

WANG, L.; DEB, K. **Multi-Objective Optimization, in Multi-objective Evolutionary Optimisation for Product Design and Manufacturing**, New York, Springer, 2011, p. 3-35.

YADAV, A. Harmonic Elimination based on selective optimization for Capacitor Voltages Balancing in Multilevel Inverters with Considering Load power factor. In: **IEEE Concurrent Processes Architectures and Embedded Systems Virtual Conference (COPA)**, 2021.

## APÊNDICE A – CÓDIGO NO MATLAB DA PLANILHA AUTOMATIZADA

```

parada=0;

while(parada==0)
clear all
clc
escolha=menu('Escolha uma Opção:', 'Projeto do Conversor FC', 'Projeto do
capacitor FC','Projeto do Filtro LC','Perdas de condução e comutação','Curvas
ABC de Pareto', 'Otimização por Parâmetro','Matriz de Decisão e Curva da
Frente de Pareto');

switch escolha

%-----

    case 1

p1=input('\nDigite o valor da tensão de entrada: \n\n');
p2=input('\nDigite o valor do índice de modulação: \n\n');
p3=input('\nDigite o valor do angulo fi: \n\n');
p4=input('\nDigite o valor da potencia aparente: \n\n');
p5=input('\nDigite o valor da frequência de chaveamento: \n\n');

fprintf('\nO valor da tensao de entrada em funcao da modulacao eh:\n')
Vp=p1*p2

fprintf('\nO valor da tensao de entrada em função da modulacao eh:\n')
Vp_eficaz=Vp/sqrt(2)

fprintf('\nOs valores do cosseno fi e do FP sao:\n')
x=cos(p3)
FP=x

fprintf('\nOs valores das correntes de saída da corrente média e eficaz nos
interruptores e nos diodos da potencia ativa e da resistencia sao:\n')
Ip=(p4/Vp)*2*x

Ip_eficaz=(p4/Vp_eficaz)*x

Isk_avg=Ip*(pi*p2*x+4)/(8*pi)

Isk_rms=(Ip/2)*sqrt((3*pi+8*p2*x)/(6*pi))

q1=4-pi

ldk_avg=(Ip*q1*p2*x)/(8*pi)

```

```
ldk_rms=(Ip/2)*(sqrt((3*pi-8*p2*x)/(6*pi)))
```

```
lavg_total= lsk_avg - ldk_avg
```

```
lrms_total= lsk_rms + ldk_avg
```

```
Pout=Vp_eficaz*Ip_eficaz*x
```

```
Rload=Vp_eficaz^2/Pout
```

```
fprintf('\nO valor da razão cíclica eh:\n')
```

```
Dsk=(1+p2*sin(p3))/2
```

```
finalizar=menu('Deseja realizar outra operação?','Sim','Não');
```

```
if(finalizar==2)
```

```
    parada=1;
```

```
else
```

```
    parada=0;
```

```
end
```

```
%-----
```

```
    case 2
```

```
p1=input('\nDigite o valor de N: \n\n');
```

```
p2=input('\nDigite o valor da corrente de pico do conversor FC: \n\n');
```

```
p3=input('\nDigite o valor da frequencia de chaveamento do conversor: \n\n');
```

```
p4=input('\nDigite o valor ondulação de tensão comum para os capacitores  
flutuantes: \n\n');
```

```
p5=input('\nDigite o valor da tensão de entrada do conversor FC: \n\n');
```

```
p6=input('\nDigite o valor do índice de modulação do conversor FC: \n\n');
```

```
    if(p1==3)
```

```
        fprintf('\nO valor das tensões nos interruptores do capacitor flutuante e  
suas tensões para 3 níveis são:\n');
```

```
        ns_3=2; %quantidade de pares de interruptores por nível
```

```
        Cflut_3=p2/(p3*p4*p5*p6*ns_3)
```

```
        VC1_3=1*2*p5/2
```

```
        n_3=1;
```

```
        V_3=p5/n_3
```

```
elseif(p1==4)
```

```
    fprintf('\nO valor das tensoes nos interruptores do capacitor flutuante e suas tensoes para 4 nıveis sao:\n');
```

```
    ns_4=3; %quantidade de pares de interruptores por nıvel
```

```
    Cflut_4=p2/p3*p4*p5*ns_4
```

```
    VC1_4= 1*2*p5/3
```

```
    VC2_4=2*2*p5/3
```

```
    n_4=1.5
```

```
    V_4=p5/n_4
```

```
elseif(p1==5)
```

```
    fprintf('\nO valor das tensoes nos interruptores do capacitor flutuante e suas tensoes para 5 nıveis sao:\n');
```

```
    ns_5=4; %quantidade de pares de interruptores por nıvel
```

```
    Cflut_5= p2/p3*p4*p5*p6*ns_5
```

```
    VC1_5=1*2*p5/4
```

```
    VC2_5=2*2*p5/4
```

```
    VC3_5= 3*2*p5/4
```

```
    n_5=2
```

```
    V_5= p5/n_5
```

```
elseif(p1==6)
```

```
    fprintf('\nO valor das tensoes nos interruptores do capacitor flutuante e suas tensoes para 6 nıveis sao:\n');
```

```
    ns_6=5; %quantidade de pares de interruptores por nıvel
```

```
    Cflut_6=p2/p3*p4*p5*p6*ns_6
```

```
    VC1_6=1*2*p5/5
```

```
    VC2_6=2*2*p5/5
```

```
    VC3_6=3*2*p5/5
```

```
    VC4_6=4*2*p5/5
```

```
    n_6=2.5
```

```
    V_6=p5/n_6
```

```
elseif(p1==7)
```

```
    fprintf('\nO valor das tensoes nos interruptores do capacitor flutuante e suas tensoes para 7 nıveis sao:\n');
```

```
    ns_7=6; %quantidade de pares de interruptores por nıvel
```

```
    Cflut_7=p2/p3*p4*p5*p6*ns_7
```

```
    VC1_7=1*2*p5/6
```

```
    VC2_7=2*2*p5/6
```

```
    VC3_7=3*2*p5/6
```

```
    VC4_7=4*2*p5/6
```

```
    VC5_7=5*2*p5/6
```

```
    n_7=3
```

```
    V_7=p5/n_7
```

```
elseif(p1==8)
```

```
    fprintf('\nO valor das tensoes nos interruptores do capacitor flutuante e
suas tensoes para 8 nıveis sao:\n');
```

```
    ns_8=7; %quantidade de pares de interruptores por nıvel
```

```
    Cflut_8=p2/p3*p4*p5*p6*ns_8
```

```
    VC1_8=1*2*p5/7
```

```
    VC2_8=2*2*p5/7
```

```
    VC3_8=3*2*p5/7
```

```
    VC4_8=4*2*p5/7
```

```
    VC5_8=5*2*p5/7
```

```
    VC6_8=6*2*p5/7
```

```
    n_8=3.5
```

```
    V_8=p5/n_8
```

```
elseif(p1==9)
```

```
    fprintf('\nO valor das tensoes nos interruptores do capacitor flutuante e
suas tensoes para 9 nıveis sao:\n');
```

```
    ns_9=8; %quantidade de pares de interruptores por nıvel
```

```
    Cflut_9=p2/p3*p4*p5*p6*ns_9
```

```
    VC1_9=1*2*p5/8
```

```
    VC2_9=2*2*p5/8
```

```
    VC3_9=3*2*p5/8
```

```
    VC4_9=4*2*p5/8
```

```
    VC5_9=5*2*p5/8
```

```
    VC6_9=6*2*p5/8
```

```
    VC7_9=7*2*p5/8
```

```
    n_9=4
```

```
    V_9=p5/n_9
```

```
elseif(p1==10)
```

```
    fprintf('\nO valor das tensoes nos interruptores do capacitor flutuante e
suas tensoes para 10 nıveis sao:\n');
```

```
    ns_10=9; %quantidade de pares de interruptores por nıvel
```

```
    Cflut_10=p2/p3*p4*p5*p6*ns_10
```

```
    VC1_10=1*2*p5/9
```

```
    VC2_10=2*2*p5/9
```

```
    VC3_10=3*2*p5/9
```

```
    VC4_10=4*2*p5/9
```

```
    VC5_10=5*2*p5/9
```

```
    VC6_10=6*2*p5/9
```

```
    VC7_10=7*2*p5/9
```

```
    VC8_10=8*2*p5/9
```

```
    n_10=4.5
```

```
    V_10=p5/n_10
```

```
elseif(p1==11)
```

```

    fprintf("\nO valor das tensoes nos interruptores do capacitor flutuante e
    suas tensoes para 11 nıveis sao:\n");

```

```

    ns_11=10; %quantidade de pares de interruptores por nıvel

```

```

    Cflut_11=p2/p3*p4*p5*p6*ns_11

```

```

    VC1_11=1*2*p5/10

```

```

    VC2_11=2*2*p5/10

```

```

    VC3_11=3*2*p5/10

```

```

    VC4_11=4*2*p5/10

```

```

    VC5_11=5*2*p5/10

```

```

    VC6_11=6*2*p5/10

```

```

    VC7_11=7*2*p5/10

```

```

    VC8_11=8*2*p5/10

```

```

    VC9_11=9*2*p5/10

```

```

    n_11=5

```

```

    V_11=p5/n_11;

```

```

elseif(p1==12)

```

```

    fprintf("\nO valor das tensoes nos interruptores do capacitor flutuante e
    suas tensoes para 12 nıveis sao:\n");

```

```

    ns_12=11; %quantidade de pares de interruptores por nıvel

```

```

    Cflut_12=p2/p3*p4*p5*p6*ns_12

```

```

    VC1_12=1*2*p5/11

```

```

    VC2_12=2*2*p5/11

```

```

    VC3_12=3*2*p5/11

```

```

    VC4_12=4*2*p5/11

```

```

    VC5_12=5*2*p5/11

```

```

    VC6_12=6*2*p5/11

```

```

    VC7_12=7*2*p5/11

```

```

    VC8_12=8*2*p5/11

```

```

    VC9_12=9*2*p5/11

```

```

    VC10_12=10*2*p5/11

```

```

    n_12=5.5

```

```

    V_12=p5/n_12

```

```

elseif(p1==13)

```

```

    fprintf("\nO valor das tensoes nos interruptores do capacitor flutuante e
    suas tensoes para 13 nıveis sao:\n");

```

```

    ns_13=12; %quantidade de pares de interruptores por nıvel

```

```

    Cflut_13=p2/p3*p4*p5*p6*ns_13

```

```

    VC1_13=1*2*p5/12

```

```

    VC2_13=2*2*p5/12

```

```

    VC3_13=3*2*p5/12

```

```

    VC4_13=4*2*p5/12

```

```

VC5_13=5*2*p5/12
VC6_13=6*2*p5/12
VC7_13=7*2*p5/12
VC8_13=8*2*p5/12
VC9_13=9*2*p5/12
VC10_13=10*2*p5/12
VC11_13=11*2*p5/12
n_13=6
V_13=p5/n_13

```

```
elseif(p1==14)
```

```

    fprintf('\nO valor das tensoes nos interruptores do capacitor flutuante e
suas tensoes para 14 nıveis sao:\n');

```

```

    ns_14=13; %quantidade de pares de interruptores por nıvel
    Cflut_14=p2/p3*p4*p5*p6*ns_14
    VC1_14=1*2*p5/13
    VC2_14=2*2*p5/13
    VC3_14=3*2*p5/13
    VC4_14=4*2*p5/13
    VC5_14=5*2*p5/13
    VC6_14=6*2*p5/13
    VC7_14=7*2*p5/13
    VC8_14=8*2*p5/13
    VC9_14=9*2*p5/13
    VC10_14=10*2*p5/13
    VC11_14=11*2*p5/13
    VC12_14=12*2*p5/13
    n_14=6.5
    V_14=p5/n_14

```

```
elseif(p1==15)
```

```

    fprintf('\nO valor das tensoes nos interruptores do capacitor flutuante e
suas tensoes para 15 nıveis sao:\n');

```

```

    ns_15=14; %quantidade de pares de interruptores por nıvel
    Cflut_15=p2/p3*p4*p5*p6*ns_15
    VC1_15=1*2*p5/14
    VC2_15=2*2*p5/14
    VC3_15=3*2*p5/14
    VC4_15=4*2*p5/14
    VC5_15=5*2*p5/14
    VC6_15=6*2*p5/14
    VC7_15=7*2*p5/14
    VC8_15=8*2*p5/14

```

```

VC9_15=9*2*p5/14
VC10_15=10*2*p5/14
VC11_15=11*2*p5/14
VC12_15=12*2*p5/14
VC13_15=13*2*p5/14
n_15=7
V_15=p5/n_15

```

```
elseif(p1==16)
```

```

    fprintf("\nO valor das tensoes nos interruptores do capacitor flutuante e
suas tensoes para 16 nıveis sao:\n');

```

```

    ns_16=15; %quantidade de pares de interruptores por nıvel
    Cflut_16=p2/p3*p4*p5*p6*ns_16
    VC1_16=1*2*p5/15
    VC2_16=2*2*p5/15
    VC3_16=3*2*p5/15
    VC4_16=4*2*p5/15
    VC5_16=5*2*p5/15
    VC6_16=6*2*p5/15
    VC7_16=7*2*p5/15
    VC8_16=8*2*p5/15
    VC9_16=9*2*p5/15
    VC10_16=10*2*p5/15
    VC11_16=11*2*p5/15
    VC12_16=12*2*p5/15
    VC13_16=13*2*p5/15
    VC14_16=14*2*p5/15
    n_16=7.5
    V_16=p5/n_16

```

```
elseif(p1==17)
```

```

    fprintf("\nO valor das tensoes nos interruptores do capacitor flutuante e
suas tensoes para 17 nıveis sao:\n');

```

```

    ns_17=16; %quantidade de pares de interruptores por nıvel
    Cflut_17=p2/p3*p4*p5*p6*ns_17
    VC1_17=1*2*p5/16
    VC2_17=2*2*p5/16
    VC3_17=3*2*p5/16
    VC4_17=4*2*p5/16
    VC5_17=5*2*p5/16
    VC6_17=6*2*p5/16
    VC7_17=7*2*p5/16
    VC8_17=8*2*p5/16
    VC9_17=9*2*p5/16

```

```

VC10_17=10*2*p5/16
VC11_17=11*2*p5/16
VC12_17=12*2*p5/16
VC13_17=13*2*p5/16
VC14_17=14*2*p5/16
VC15_17=15*2*p5/16
n_17=8
V_17=p5/n_17

```

```
elseif(p1==18)
```

```

    fprintf("\nO valor das tensoes nos interruptores do capacitor flutuante e
suas tensoes para 18 nıveis sao:\n');

```

```

    ns_18=17; %quantidade de pares de interruptores por nıvel
    Cflut_18=p2/p3*p4*p5*p6*ns_18
    VC1_18=1*2*p5/17
    VC2_18=2*2*p5/17
    VC3_18=3*2*p5/17
    VC4_18=4*2*p5/17
    VC5_18=5*2*p5/17
    VC6_18=6*2*p5/17
    VC7_18=7*2*p5/17
    VC8_18=8*2*p5/17
    VC9_18=9*2*p5/17
    VC10_18=10*2*p5/17
    VC11_18=11*2*p5/17
    VC12_18=12*2*p5/17
    VC13_18=13*2*p5/17
    VC14_18=14*2*p5/17
    VC15_18=15*2*p5/17
    VC16_18=16*2*p5/17
    n_18=8.5
    V_18=p5/n_18

```

```
elseif(p1==19)
```

```

    fprintf("\nO valor das tensoes nos interruptores do capacitor flutuante e
suas tensoes para 19 nıveis sao:\n');

```

```

    ns_19=18; %quantidade de pares de interruptores por nıvel
    Cflut_19=p2/p3*p4*p5*p6*ns_19
    VC1_19=1*2*p5/18
    VC2_19=2*2*p5/18
    VC3_19=3*2*p5/18
    VC4_19=4*2*p5/18
    VC5_19=5*2*p5/18
    VC6_19=6*2*p5/18
    VC7_19=7*2*p5/18

```

```

VC8_19=8*2*p5/18
VC9_19=9*2*p5/18
VC10_19=10*2*p5/18
VC11_19=11*2*p5/18
VC12_19=12*2*p5/18
VC13_19=13*2*p5/18
VC14_19=14*2*p5/18
VC15_19=15*2*p5/18
VC16_19=16*2*p5/18
VC17_19=17*2*p5/18
n_19=9
V_19=p5/n_19

elseif(p1==20)

    fprintf('\nO valor das tensoes nos interruptores do capacitor flutuante e
suas tensoes para 20 níveis sao:\n');
    ns_20=19 %quantidade de pares de interruptores por nível
    Cflut_20=p2/p3*p4*p5*p6*ns_20
    VC1_20=1*2*p5/19
    VC2_20=2*2*p5/19
    VC3_20=3*2*p5/19
    VC4_20=4*2*p5/19
    VC5_20=5*2*p5/19
    VC6_20=6*2*p5/19
    VC7_20=7*2*p5/19
    VC8_20=8*2*p5/19
    VC9_20=9*2*p5/19
    VC10_20=10*2*p5/19
    VC11_20=11*2*p5/19
    VC12_20=12*2*p5/19
    VC13_20=13*2*p5/19
    VC14_20=14*2*p5/19
    VC15_20=15*2*p5/19
    VC16_20=16*2*p5/19
    VC17_20=17*2*p5/19
    VC18_20=18*2*p5/19
    n_20=9.5
    V_20=p5/n_20

end

finalizar=menu('Deseja realizar outra operação?','Sim','Não');
if(finalizar==2)
    parada=1;
else
    parada=0;

```

```

end

%-----

    case 3

p1=input('\nDigite o valor da frequência de corte: \n\n');
p2=input('\nDigite o valor do indutor: \n\n');

fprintf('\nO valor do capacitor do filtro passivo passa baixa eh:\n')
Cfiltro=(1)/[(4)*(pi^2)*(p1^2)*(p2)]

finalizar=menu('Deseja realizar outra operação?','Sim','Não');
if(finalizar==2)
    parada=1;
else
    parada=0;
end

%-----

    case 4

p1=input('\nDigite o valor de Id: \n\n');
p2=input('\nDigite o valor de Rds: \n\n');
p3=input('\nDigite o valor de Vd: \n\n');
p4=input('\nDigite o valor da frequencia de chaveamento: \n\n');
p5=input('\nDigite o valor de t_rise: \n\n');
p6=input('\nDigite o valor de t_fall: \n\n');
p7=input('\nDigite o valor de td_on: \n\n');
p8=input('\nDigite o valor de td_off: \n\n');
p9=input('\nDigite o valor da potência ativa: \n\n');

fprintf('\nO valor da corrente rms e da perda da potencia por conducao sao:\n')
Id_rms=p1/sqrt(2)
P_conducao= p2*Id_rms^2

fprintf('\nO valor de Pon_mosfet de Poff_mosfet e da perda da potencia por
comutacao sao:\n')
Pon_mosfet=p3*p1/2*p4*p7-p6
Poff_mosfet=p3*p1/2*p4*p8-p5
P_comutacao=p3*p1/2*p4*p8-p5+p7-p6

fprintf('\nO valor da perda da potencia total eh:\n')
Ptotal=P_conducao+P_comutacao

fprintf('\nO valor da potencia ativa total subtraida as perdas totais eh:\n')
Pout_total=p9-Ptotal

```

```

%-----

case 5

p1=input('\nDigite o valor de x1: \n\n'); %ParetoVolume 3N
p2=input('\nDigite o valor de x2: \n\n'); %ParetoVolume 5N
p3=input('\nDigite o valor de x3: \n\n'); %ParetoVolume 7N
p4=input('\nDigite o valor de x4: \n\n'); %ParetoVolume 9N
p5=input('\nDigite o valor de x5: \n\n'); %ParetoVolume 11N
p6=input('\nDigite o valor de x6: \n\n'); %ParetoVolume 13N
p7=input('\nDigite o valor de x7: \n\n'); %ParetoCusto 3N
p8=input('\nDigite o valor de x8: \n\n'); %ParetoCusto 5N
p9=input('\nDigite o valor de x9: \n\n'); %ParetoCusto 7N
p10=input('\nDigite o valor de x10: \n\n'); %ParetoCusto 9N
p11=input('\nDigite o valor de x11: \n\n'); %ParetoCusto 11N
p12=input('\nDigite o valor de x12: \n\n'); %ParetoCusto 13N
p13=input('\nDigite o valor de x13: \n\n'); %ParetoComplexidade 3N
p14=input('\nDigite o valor de x14: \n\n'); %ParetoComplexidade 5N
p15=input('\nDigite o valor de x15: \n\n'); %ParetoComplexidade 7N
p16=input('\nDigite o valor de x16: \n\n'); %ParetoComplexidade 9N
p17=input('\nDigite o valor de x17: \n\n'); %ParetoComplexidade 11N
p18=input('\nDigite o valor de x18: \n\n'); %ParetoComplexidade 13N
p19=input('\nDigite o valor de x19: \n\n'); %ParetoEficiência 3N
p20=input('\nDigite o valor de x20: \n\n'); %ParetoEficiência 5N
p21=input('\nDigite o valor de x21: \n\n'); %ParetoEficiência 7N
p22=input('\nDigite o valor de x22: \n\n'); %ParetoEficiência 9N
p23=input('\nDigite o valor de x23: \n\n'); %ParetoEficiência 11N
p24=input('\nDigite o valor de x23: \n\n'); %ParetoEficiência 13N

fprintf('\nOs Valores do Gráfico de Pareto do Volume sao:\n')
Acumulado_VolumePareto=[p1 p1+p2 p1+p2+p3 p1+p2+p3+p4
p1+p2+p3+p4+p5 p1+p2+p3+p4+p5+p6];
Porcentagem_CurvaVolumePareto=[(p1/p1+p2+p3+p4+p5+p6)*100
(p1+p2/p1+p2+p3+p4+p5+p6)*100 (p1+p2+p3/p1+p2+p3+p4+p5+p6)*100
(p1+p2+p3+p4/p1+p2+p3+p4+p5+p6)*100
(p1+p2+p3+p4+p5/p1+p2+p3+p4+p5+p6)*100
(p1+p2+p3+p4+p5+p6/p1+p2+p3+p4+p5+p6)*100];

fprintf('\nOs Valores do Gráfico de Pareto do Custo sao:\n')
Acumulado_CustoPareto=[p7 p7+p8 p7+p8+p9 p7+p8+p9+p10
p7+p8+p9+p10+p11 p7+p8+p9+p10+p11+p12];
Porcentagem_CurvaCustoPareto=[(p1/p7+p8+p9+p10+p11+p12)*100
(p1+p2/p7+p8+p9+p10+p11+p12)*100
(p1+p2+p3/p7+p8+p9+p10+p11+p12)*100
(p1+p2+p3+p4/p7+p8+p9+p10+p11+p12)*100
(p1+p2+p3+p4+p5/p7+p8+p9+p10+p11+p12)*100
(p1+p2+p3+p4+p5+p6/p7+p8+p9+p10+p11+p12)*100];

```

```
fprintf('\nOs Valores do Gráfico de Pareto do Complexidade sao:\n')
Acumulado_ComplexidadePareto=[p13 p13+p14 p13+p14+p15
p13+p14+p15+p16 p13+p14+p15+p16+p17 p13+p14+p15+p16+p17+p18];
Porcentagem_CurvaComplexidadePareto=[(p13/p13+p14+p15+p16+p17+p18)*
100 (p13+p14/p13+p14+p15+p16+p17+p18)*100
(p13+p14+p15/p13+p14+p15+p16+p17+p18)*100
(p13+p14+p15+p16/p13+p14+p15+p16+p17+p18)*100
(p13+p14+p15+p16+p17/p13+p14+p15+p16+p17+p18)*100
(p13+p14+p15+p16+p17+18/p13+p14+p15+p16+p17+p18)*100];
```

```
fprintf('\nOs Valores do Gráfico de Pareto do Eficiência sao:\n')
Acumulado_EficienciaPareto=[p1 p1+p2 p1+p2+p3 p1+p2+p3+p4
p1+p2+p3+p4+p5 p1+p2+p3+p4+p5+p6];
Porcentagem_CurvaEficienciaPareto=[(p19/p19+p20+p21+p22+p23+p24)*100
(p19+p20/p19+p20+p21+p22+p23+p24)*100
(p19+p20+p21/p19+p20+p21+p22+p23+p24)*100
(p19+p20+p22/p19+p20+p21+p22+p23+p24)*100
(p19+p20+p21+p22+p23/p19+p20+p21+p22+p23+p24)*100
(p19+p20+p21+p22+p23+p24/p19+p20+p21+p22+p23+p24)*100];
```

```
M=[3 5 7 9 11 13]
```

```
P=[0 10 30 60 90 100]
```

```
figure
```

```
bar(M, Acumulado_VolumePareto)
```

```
hold on
```

```
plot(Porcentagem_CurvaVolumePareto, P)
```

```
figure
```

```
bar(M, Acumulado_CustoPareto)
```

```
hold on
```

```
bar(M, Porcentagem_CurvaCustoPareto)
```

```
figure
```

```
bar(M, Acumulado_ComplexidadePareto)
```

```
hold on
```

```
bar(M, Porcentagem_CurvaComplexidadePareto)
```

```
figure
```

```
bar(M, Acumulado_EficienciaPareto)
```

```
hold on
```

```
bar(M, Porcentagem_CurvaEficienciaPareto)
```

```
%-----  
-----  
-----  
-----
```

```
case 6
```

```
p1=input("\nDigite o valor de x1: \n\n'); %Volume 3N  
p2=input("\nDigite o valor de x2: \n\n'); %Volume 5N  
p3=input("\nDigite o valor de x3: \n\n'); %Volume 7N  
p4=input("\nDigite o valor de x4: \n\n'); %Volume 9N  
p5=input("\nDigite o valor de x5: \n\n'); %Volume 11N  
p6=input("\nDigite o valor de x6: \n\n'); %Volume 13N  
p7=input("\nDigite o valor de x7: \n\n'); %Custo 3N  
p8=input("\nDigite o valor de x8: \n\n'); %Custo 5N  
p9=input("\nDigite o valor de x9: \n\n'); %Custo 7N  
p10=input("\nDigite o valor de x10: \n\n'); %Custo 9N  
p11=input("\nDigite o valor de x11: \n\n'); %Custo 11N  
p12=input("\nDigite o valor de x12: \n\n'); %Custo 13N  
p13=input("\nDigite o valor de x13: \n\n'); %Complexidade 3N  
p14=input("\nDigite o valor de x14: \n\n'); %Complexidade 5N  
p15=input("\nDigite o valor de x15: \n\n'); %Complexidade 7N  
p16=input("\nDigite o valor de x16: \n\n'); %Complexidade 9N  
p17=input("\nDigite o valor de x17: \n\n'); %Complexidade 11N  
p18=input("\nDigite o valor de x18: \n\n'); %Complexidade 13N  
p19=input("\nDigite o valor de x19: \n\n'); %Eficiência 3N  
p20=input("\nDigite o valor de x20: \n\n'); %Eficiência 5N  
p21=input("\nDigite o valor de x21: \n\n'); %Eficiência 7N  
p22=input("\nDigite o valor de x22: \n\n'); %Eficiência 9N  
p23=input("\nDigite o valor de x23: \n\n'); %Eficiência 11N  
p24=input("\nDigite o valor de x24: \n\n'); %Eficiência 13N
```

```
fprintf("\nO valor do Volume para os M níveis é:\n')  
Volume_M_niveis=[4*p1 4*p2 4*p3 4*p4 4*p5 4*p6]
```

```
fprintf("\nO valor do Custo para M níveis é:\n')  
Custo_M_niveis=[5*p7 5*p8 5*p9 5*p10 5*p11 5*p12]
```

```
fprintf("\nO valor da Complexidade para M níveis é:\n')  
Complexidade_M_niveis=[2*p13 2*p14 2*p15 2*p16 2*p17 2*p18]
```

```
fprintf('\nO valor da Eficiência para M níveis é:\n')
Eficiencia_M_niveis=[5*p19 5*p20 5*p21 5*p22 5*p23 5*p24]
```

```
fprintf('\nO valor da Otimizacao Total para 3M níveis é:\n')
```

```
Mx3=[4]
```

```
My3=[5]
```

```
Mz3=[2]
```

```
Mw3=[5]
```

```
x3=[p1]
```

```
y3=[p7]
```

```
z3=[p13]
```

```
w3=[p19]
```

```
t3=Mx3.*x3
```

```
r3=My3.*y3
```

```
a3=Mz3.*z3
```

```
p3=Mw3.*w3
```

```
h3=t3+r3
```

```
q3=h3+a3
```

```
Otimizacao3M=q3+p3
```

```
fprintf('\nO valor da Otimizacao Total para 5M níveis é:\n')
```

```
Mx5=[4]
```

```
My5=[5]
```

```
Mz5=[2]
```

```
Mw5=[5]
```

```
x5=[p2]
```

```
y5=[p8]
```

```
z5=[p14]
```

```
w5=[p20]
```

```
t5=Mx5.*x5
```

```
r5=My5.*y5
```

```
a5=Mz5.*z5
```

```
p5=Mw5.*w5
```

```
h5=t5+r5
```

```
q5=h5+a5
```

```
Otimizacao5M=q5+p5
```

```
fprintf('\nO valor da Otimizacao Total para 7M níveis é:\n')
```

```
Mx7=[4]
```

```
My7=[5]
```

```
Mz7=[2]
```

```
Mw7=[5]
```

```
x7=[p3]
y7=[p9]
z7=[p15]
w7=[p21]
```

```
t7=Mx7.*x7
r7=My7.*y7
a7=Mz7.*z7
p7=Mw7.*w7
```

```
h7=t7+r7
q7=h7+a7
Otimizacao7M=q7+p7
```

```
fprintf('\nO valor da Otimizacao Total para 9M níveis é:\n')
```

```
Mx9=[4]
My9=[5]
Mz9=[2]
Mw9=[5]
```

```
x9=[p4]
y9=[p10]
z9=[p16]
w9=[p22]
```

```
t9=Mx9.*x9
r9=My9.*y9
a9=Mz9.*z9
p9=Mw9.*w9
```

```
h9=t9+r9
q9=h9+a9
Otimizacao9M=q9+p9
```

```
fprintf('\nO valor da Otimizacao Total para 11M níveis é:\n')
```

```
Mx11=[4]
My11=[5]
Mz11=[2]
Mw11=[5]
```

```
x11=[p5]
y11=[p11]
z11=[p17]
w11=[p23]
```

```
t11=Mx11.*x11
r11=My11.*y11
```

```
a11=Mz11.*z11
p11=Mw11.*w11
```

```
h11=t11+r11
q11=h11+a11
Otimizacao11M=q11+p11
```

```
fprintf('\nO valor da Otimizacao Total para 13M níveis é:\n')
```

```
Mx13=[4]
My13=[5]
Mz13=[2]
Mw13=[5]
```

```
x13=[p6]
y13=[p12]
z13=[p18]
w13=[p24]
```

```
t13=Mx13.*x13
r13=My13.*y13
a13=Mz13.*z13
p13=Mw13.*w13
```

```
h13=t13+r13
q13=h13+a13
Otimizacao13M=q13+p13
```

```
figure
```

```
plot(Volume_M_niveis, Eficiencia_M_niveis);
```

```
hold on
```

```
plot(Custo_M_niveis, Eficiencia_M_niveis);
```

```
hold on
```

```
plot(Complexidade_M_niveis, Eficiencia_M_niveis);
```

```
hold on
```

```
plot3(Volume_M_niveis, Custo_M_niveis, Eficiencia_M_niveis)
```

```
%-----
-----
-----
-----
```

case 7

```

p1=input('\nDigite o valor de x1: \n\n'); %Volume 3N
p2=input('\nDigite o valor de x2: \n\n'); %Volume 5N
p3=input('\nDigite o valor de x3: \n\n'); %Volume 7N
p4=input('\nDigite o valor de x4: \n\n'); %Volume 9N
p5=input('\nDigite o valor de x5: \n\n'); %Volume 11N
p6=input('\nDigite o valor de x6: \n\n'); %Volume 13N
p7=input('\nDigite o valor de x7: \n\n'); %Custo 3N
p8=input('\nDigite o valor de x8: \n\n'); %Custo 5N
p9=input('\nDigite o valor de x9: \n\n'); %Custo 7N
p10=input('\nDigite o valor de x10: \n\n'); %Custo 9N
p11=input('\nDigite o valor de x11: \n\n'); %Custo 11N
p12=input('\nDigite o valor de x12: \n\n'); %Custo 13N
p13=input('\nDigite o valor de x13: \n\n'); %Complexidade 3N
p14=input('\nDigite o valor de x14: \n\n'); %Complexidade 5N
p15=input('\nDigite o valor de x15: \n\n'); %Complexidade 7N
p16=input('\nDigite o valor de x16: \n\n'); %Complexidade 9N
p17=input('\nDigite o valor de x17: \n\n'); %Complexidade 11N
p18=input('\nDigite o valor de x18: \n\n'); %Complexidade 13N
p19=input('\nDigite o valor de x19: \n\n'); %Eficiência 3N
p20=input('\nDigite o valor de x20: \n\n'); %Eficiência 5N
p21=input('\nDigite o valor de x21: \n\n'); %Eficiência 7N
p22=input('\nDigite o valor de x22: \n\n'); %Eficiência 9N
p23=input('\nDigite o valor de x23: \n\n'); %Eficiência 11N
p24=input('\nDigite o valor de x24: \n\n'); %Eficiência 13N

```

```
fprintf('\nO valor da Matriz de Decisão para M níveis é:\n')
```

```
A=[4; 5; 2; 5]
```

```
B=[p1 p2 p3 p4 p5 p6; p7 p8 p9 p10 p11 p12; p13 p14 p15 p16 p17 p18; p19
p20 p21 p22 p23 p24]
```

```
Mdecisao=A.*B
```

```
x1=[4]
```

```
x2=[p1 p2 p3 p4 p5 p6]
```

```
x=x1.*x2
```

```
y1=[5]
```

```
y2=[p7 p8 p9 p10 p11 p12]
```

```
y=y1.*y2
```

```
z1=[2]
```

```
z2=[p13 p14 p15 p16 p17 p18]
```

```
z=z1.*z2
```

```
w1=[5]
w2=[p19 p20 p21 p22 p23 p24]
w=w1.*w2
```

```
v=x+y
d=v+z
l=d+w
```

```
Curva_decisao=l
```

```
%M_decisao=[4*p1 4*p2 4*p3 4*p4 4*p5 4*p6; 5*p7 5*p8 5*p9 5*p10 5*p11
5*p12; 2*p13 2*p14 2*p15 2*p16 2*p17 2*p18; 5*p19 5*p20 5*p21 5*p22 5*p23
5*p24];
```

```
M=[0:2:17];
```

```
figure
plot(M, Curva_decisao);
```

```
finalizar=menu('Deseja realizar outra operação?','Sim','Não');
```

```
if(finalizar==2)
```

```
    parada=1;
```

```
else
```

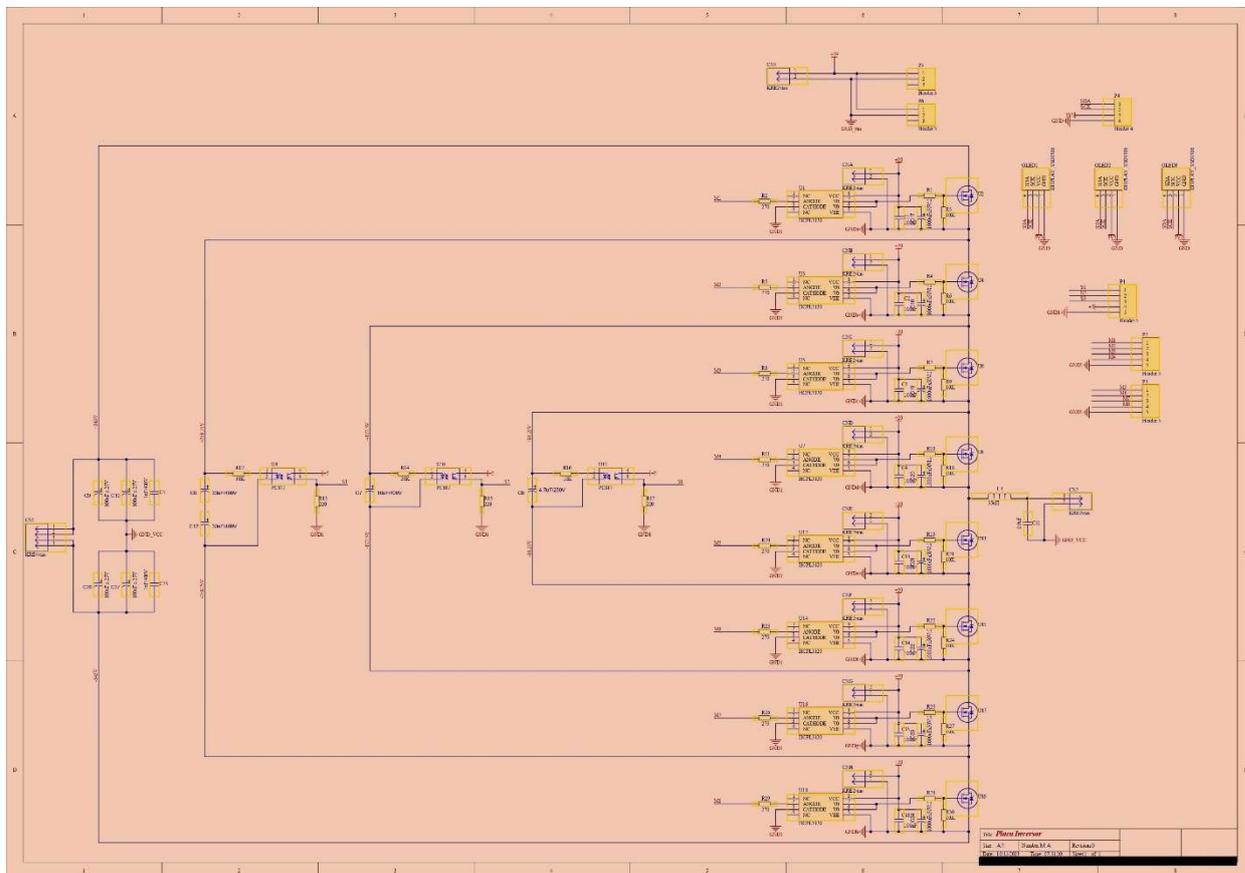
```
    parada=0;
```

```
end
```

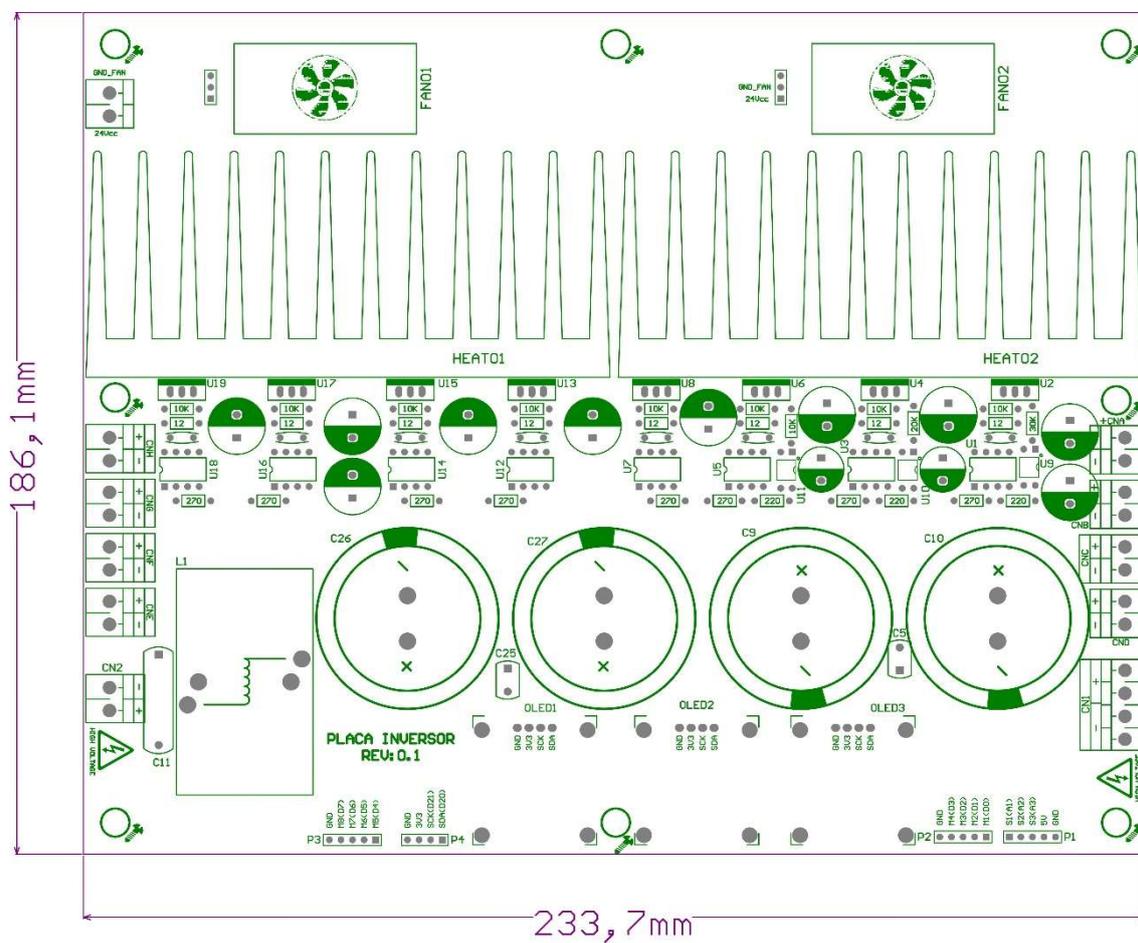
```
end
```

```
end
```

## APÊNDICE B – ESQUEMÁTICO DO INVERSOR A CAPACITOR FLUTUANTE



## APÊNDICE C – LAYOUT DA PLACA DE CIRCUITO IMPRESSO



## APÊNDICE D – CÓDIGO DO ARDUINO PARA SENSORIAMENTO DE TENSÃO DOS CAPACITORES FULVANTES NOS DISPLAYS OLED

```
//Voltímetro com Sensor de Tensão
```

```
#include <Wire.h> //Biblioteca para comunicação I2C com o Display OLED
#include <Adafruit_GFX.h> //Biblioteca com funções gráficas para o Display
OLED
#include <Adafruit_SSD1306.h> //Biblioteca para comunicação com o hardware
do Display OLED
#include <Fonts/FreeSerif9pt7b.h> //Biblioteca com a fonte para digitar
caracteres no Displa OLED

#define comprimentoDaTela 128 //Define que o comprimento da tela é de 128
pixels
#define larguraDaTela 64 //Define que a largura da tela é de 64 pixels

#define sinalSensor1 A0 //Define a entrada analógica A0 como sinal do sensor
#define sinalSensor2 A1 //Define a entrada analógica A0 como sinal do sensor
#define sinalSensor3 A2 //Define a entrada analógica A0 como sinal do sensor

Adafruit_SSD1306 display(comprimentoDaTela, larguraDaTela, &Wire, -1);
//Declara o display com 128x64 pixels e sem pino de reset

float tensaoLidaPeloSensor1; //variável que vai armazenar a tensão lida pelo
sensor
float tensaoLidaPeloSensor2; //variável que vai armazenar a tensão lida pelo
sensor
float tensaoLidaPeloSensor3; //variável que vai armazenar a tensão lida pelo
sensor

void setup() {
```

```
display.begin(SSD1306_SWITCHCAPVCC, 0x3C); //Inicializa o display com
endereço I2C 0x3C
}
```

```
void loop() {
```

```
    tensaoLidaPeloSensor1 = analogRead(sinalSensor1)*(517.50/1023.00);
```

```
    //|Exibi no Display OLED a tensão lida pelo sensor
```

```
    display.setFont(&FreeSerif9pt7b);
```

```
    display.clearDisplay();
```

```
    display.setTextSize(1);
```

```
    display.setTextColor(WHITE);
```

```
    display.setCursor(0,13);
```

```
    display.println("    TENSAO-C1");
```

```
    display.setCursor(0,45);
```

```
    display.print("    3  ");
```

```
    display.print(TensaoLidaPeloSensor1);
```

```
    display.print(" V");
```

```
    display.display();
```

```
    delay(20);
```

```
    tensaoLidaPeloSensor2 = analogRead(sinalSensor2)*(350.00/1023.00);
```

```
    //|Exibi no Display OLED a tensão lida pelo sensor
```

```
    display.setFont(&FreeSerif9pt7b);
```

```
    display.clearDisplay();
```

```
    display.setTextSize(1);
```

```
    display.setTextColor(WHITE);
```

```
    display.setCursor(0,13);
```

```
    display.println("    TENSAO-C2");
```

```
    display.setCursor(0,45);
```

```
    display.print("    4  ");
```

```
    display.print(TensaoLidaPeloSensor2);
```

```
display.print(" V");
display.display();
delay(20);

tensaoLidaPeloSensor3 = analogRead(sinalSensor3)*(175.00/1023.00);

//|Exibi no Display OLED a tensão lida pelo sensor
display.setFont(&FreeSerif9pt7b);
display.clearDisplay();
display.setTextSize(1);
display.setTextColor(WHITE);
display.setCursor(0,13);
display.println("  TENSAO-C3");
display.setCursor(0,45);
display.print("  2  ");
display.print(TensaoLidaPeloSensor3);
display.print(" V");
display.display();
delay(20);

}
```

## APÊNDICE E – CÓDIGO DA DSP PARA COMANDO DOS MOSFETS

```

/*****
// This code is created by SimCoder Version 2021a0.5 for F2837x Hardware
Target
//
// SimCoder is copyright by Powersim Inc., 2009-2019
//
// Date: March 13, 2024 13:23:36
*****/

#include <math.h>
#include "PS_bios.h"
#define GetCurTime() PS_GetSysTimer()
#define PWM_IN_CHECK // To lower PWM value setting time, comment out
this line if PWM duty cycle values are strictly limited in the range.

interrupt void Task();
interrupt void Task_1();

#ifdef _FLASH
#pragma DATA_SECTION(PSK_SysClk, "copysections")
#endif

const Uint16 PSK_SysClk = 200; // MHz
extern DefaultType fGblUDELAY1;
extern DefaultType fGblSUMP2;
extern DefaultType fGblSUMP3;
extern DefaultType fGblSUMP4;
extern DefaultType fGblUDELAY6;

PST_BufItem aGblSciOutBuf[256];
Uint16 aGblSciOutAllow[1] = {0};
Uint16 aGblSciOutCnt[1] = {0};
Uint16 nGblSciState = 0;
Uint16 aGblSciDateSetPt[1] = {1};

```

```

char* aGblSciInitStr = "\0016,1:V0=10000\003";
#define PSC_SCI_SENDOUT_FLAG 0x2000
#define PSC_SCI_INITIAL 0
#define PSC_SCI_START 0x5000000
#define PSC_SCI_PAUSE 0x1000000
#define PSC_SCI_RESTART 0x2000000
#define PSC_SCI_CONT_MODE 0x3000000
#define PSC_SCI_SNAP_MODE 0x4000000
#define PSC_SCI_CONT_START 1
#define PSC_SCI_CONT_BEGIN 2
#define PSC_SCI_CONT_SEND 3
#define PSC_SCI_CONT_PAUSE 4
#define PSC_SCI_SNAP_START 100
#define PSC_SCI_SNAP_BEGIN 101
#define PSC_SCI_SNAP_SEND 102
#define PSC_SCI_SNAP_WAIT 103
#define PSC_SCI_SNAP_PSEND 104
#define PSC_SCI_SNAP_PWAIT 105
#define PSC_SCI_SNAP_PAUSE 106
void _ProcSciInputItem(PST_BufItem* pltem)
{
    Uint16 i, nSeqNo = pltem->nSeqNo.bit.nSeqNo;
    switch (nSeqNo) {
    case 0:
        switch (pltem->data.dataInt32) {
        case PSC_SCI_INITIAL:
            for (i = 0; i < 1; i++) aGblSciOutAllow[i] = 0;
            PS_SciClearSendBuf();
            PS_SciSendInitStr(aGblSciInitStr);
            break;
        case PSC_SCI_PAUSE:
            PSM_DisableIntr();
            switch (nGblSciState) {
            case PSC_SCI_CONT_START:

```

```
case PSC_SCI_CONT_SEND:
    PS_SciClearSendBuf();
    nGblSciState = PSC_SCI_CONT_PAUSE;
    break;
case PSC_SCI_SNAP_SEND:
    nGblSciState = PSC_SCI_SNAP_PSEND;
    break;
case PSC_SCI_SNAP_WAIT:
    nGblSciState = PSC_SCI_SNAP_PWAIT;
    break;
default:
    break;
}
PSM_EnableIntr();
break;
case PSC_SCI_RESTART:
    PSM_DisableIntr();
    switch (nGblSciState) {
    case PSC_SCI_CONT_PAUSE:
        nGblSciState = PSC_SCI_CONT_START;
        break;
    case PSC_SCI_SNAP_PSEND:
    case PSC_SCI_SNAP_PWAIT:
    case PSC_SCI_SNAP_PAUSE:
        nGblSciState = PSC_SCI_SNAP_START;
        break;
    }
    PSM_EnableIntr();
    break;
case PSC_SCI_CONT_MODE:
    nGblSciState = PSC_SCI_CONT_START;
    break;
case PSC_SCI_SNAP_MODE:
    nGblSciState = PSC_SCI_SNAP_START;
```

```

        break;
default:
    if (pltem->nSeqNo.bit.nCount == 0) {
        for (i = 0; i < 1; i++) aGblSciOutAllow[i] = 0;
    }
    for (i = 0; i < 4; i++) {
        int index = (pltem->data.dataInt32 >> (i * 8)) & 0xff;
        if ((index > 0) && (index <= 1))
            aGblSciOutAllow[index - 1] = PSC_SCI_SENDOUT_FLAG;
    }
    break;
}
break;
}
}
}

```

```

void _ProcSciRestart(void)
{
    int i;
    PST_BufItem item;

    for (i = 0; i < 1; i++)
        aGblSciOutAllow[i] &= 0xff00;
    item.nSeqNo.all = 0;
    switch (nGblSciState++) {
    case PSC_SCI_CONT_BEGIN:
        PS_SciClearSendBuf();
        item.data.dataInt32 = 0;
        break;
    case PSC_SCI_SNAP_BEGIN:
        item.data.dataInt32 = 1;
        break;
    case PSC_SCI_SNAP_PWAIT:
        nGblSciState = PSC_SCI_SNAP_START;

```

```

case PSC_SCI_SNAP_WAIT:
    item.data.dataInt32 = 255;
    break;
}
PS_SciSendItem(&item);
}

```

```

void _ProcSciWaitStart(void)
{
    PSM_DisableIntr();
    switch (nGblSciState) {
    case PSC_SCI_CONT_START:
        nGblSciState = PSC_SCI_CONT_BEGIN;
        break;
    case PSC_SCI_SNAP_START:
        nGblSciState = PSC_SCI_SNAP_BEGIN;
        break;
    default:
        break;
    }
    PSM_EnableIntr();
}

```

```

void _ProcSciOutput(int index, float fVal)
{
    PST_BuflItem item;
    int ok = ((aGblSciOutAllow[index] & PSC_SCI_SENDOUT_FLAG) &&
        (++aGblSciOutCnt[index] >= aGblSciDateSetPt[index]));
    PSM_DisableIntr();
    switch (nGblSciState) {
    case PSC_SCI_CONT_BEGIN:
    case PSC_SCI_SNAP_BEGIN:
        _ProcSciRestart();
        break;
    }
}

```

```

case PSC_SCI_CONT_SEND:
    if (ok) {
        aGblSciOutCnt[index] = 0;
        item.nSeqNo.bit.nCount = aGblSciOutAllow[index];
        item.nSeqNo.bit.nSeqNo = index + 1;
        item.data.dataFloat = fVal;
        PS_SciSendItem(&item);
        aGblSciOutAllow[index]++;
        aGblSciOutAllow[index] &= ~0x100;
    }
    break;
case PSC_SCI_SNAP_SEND:
case PSC_SCI_SNAP_PSEND:
    if (ok) {
        aGblSciOutCnt[index] = 0;
        item.nSeqNo.bit.nCount = aGblSciOutAllow[index];
        item.nSeqNo.bit.nSeqNo = index + 1;
        item.data.dataFloat = fVal;
        if (!PS_SciSendItem(&item)) {
            nGblSciState++;
        } else {
            aGblSciOutAllow[index]++;
            aGblSciOutAllow[index] &= ~0x100;
        }
    }
    break;
case PSC_SCI_SNAP_WAIT:
    if (PS_IsTxQueueEmpty()) {
        nGblSciState = PSC_SCI_SNAP_START;
    }
    break;
case PSC_SCI_SNAP_PWAIT:
    if (PS_IsTxQueueEmpty()) {
        nGblSciState = PSC_SCI_SNAP_PAUSE;
    }

```

```

    }
    break;
default:
    break;
}
PSM_EnableIntr();
}

// Parameters in parameter file _ParamFile1
#define E 345.0
DefaultType fGbiUDELAY1 = 0;
DefaultType fGbISUMP2 = 0;
DefaultType fGbISUMP3 = 0;
DefaultType fGbISUMP4 = 0;
DefaultType fGbiUDELAY6 = 0;
interrupt void Task()
{
    DefaultType fV1;

    PSM_PwmlIntrEntry(1);

    {
        static DefaultType wt = 3.14159265 * (0 / 180.);
        static DefaultType dwt = (3.14159265 * 2 * 60 / 40000L);
        fV1 = sin(wt);
        wt += dwt;
        if (wt >= 2 * 3.14159265) wt -= 2 * 3.14159265;
        fV1 *= 0.9;
    }
    // Start of changing PWM6(phase shift) registers
    // Set Duty Cycle
    {
        static Uint16 oldTBPHS4Up = 0, oldTBPHS4Dn = 65535;
        Uint16 reg, _cmpA;

```

```

DefaultType _val;
_val = __fsat(fV1, 2 + (-1), (-1));
_val = PWM_TBPRD(6) * ((2 + (-1)) - _val) * (1.0 / 2);
_cmpA = (int)(_val);
_val = __fracf32(__fracf32(fGblSUMP4 * (1.0/360.0)) + 1.0);
_val *= 2.0;
if (_val < 1.0) {
    reg = (Uint16)(PWM_TBPRD(6) * _val);
    if ((_cmpA > oldTBPHS4Up) && (_cmpA <= reg)) {
        _cmpA = reg; // We add this to ensure PWM counting up action
    }
    PWM_TBPHS(6) = oldTBPHS4Up = reg;
    PWM_TBCTL(6) |= 1 << 13; // Up
    oldTBPHS4Dn = 0;
} else {
    reg = (Uint16)(PWM_TBPRD(6) * (2.0 - _val));
    if ((oldTBPHS4Dn >= _cmpA) && (_cmpA > reg)) {
        _cmpA = oldTBPHS4Dn + 1; // We add this to ensure PWM counting
down action
    }
    PWM_TBPHS(6) = oldTBPHS4Dn = reg;
    PWM_TBCTL(6) &= ~(1 << 13); // Down
    oldTBPHS4Up = PWM_TBPRD(6);
}
PWM_CMPA(6) = _cmpA;
}
// End of changing PWM6(phase shift) registers
// Start of changing PWM5(phase shift) registers
// Set Duty Cycle
{
    static Uint16 oldTBPHS3Up = 0, oldTBPHS3Dn = 65535;
    Uint16 reg, _cmpA;
    DefaultType _val;
    _val = __fsat(fV1, 2 + (-1), (-1));

```

```

_val = PWM_TBPRD(5) * ((2 + (-1)) - _val) * (1.0 / 2);
_cmpA = (int)(_val);
_val = __fracf32(__fracf32(fGblSUMP3 * (1.0/360.0)) + 1.0);
_val *= 2.0;
if (_val < 1.0) {
    reg = (Uint16)(PWM_TBPRD(5) * _val);
    if ((_cmpA > oldTBPHS3Up) && (_cmpA <= reg)) {
        _cmpA = reg; // We add this to ensure PWM counting up action
    }
    PWM_TBPHS(5) = oldTBPHS3Up = reg;
    PWM_TBCTL(5) |= 1 << 13; // Up
    oldTBPHS3Dn = 0;
} else {
    reg = (Uint16)(PWM_TBPRD(5) * (2.0 - _val));
    if ((oldTBPHS3Dn >= _cmpA) && (_cmpA > reg)) {
        _cmpA = oldTBPHS3Dn + 1; // We add this to ensure PWM counting
down action
    }
    PWM_TBPHS(5) = oldTBPHS3Dn = reg;
    PWM_TBCTL(5) &= ~(1 << 13); // Down
    oldTBPHS3Up = PWM_TBPRD(5);
}
PWM_CMPA(5) = _cmpA;
}
// End of changing PWM5(phase shift) registers
// Start of changing PWM3(phase shift) registers
// Set Duty Cycle

{
    static Uint16 oldTBPHS2Up = 0, oldTBPHS2Dn = 65535;
    Uint16 reg, _cmpA;
    DefaultType _val;
    _val = __fsat(fV1, 2 + (-1), (-1));

```

```

_val = PWM_TBPRD(3) * ((2 + (-1)) - _val) * (1.0 / 2);
_cmpA = (int)(_val);
_val = __fracf32(__fracf32(fGblSUMP2 * (1.0/360.0)) + 1.0);
_val *= 2.0;
if (_val < 1.0) {
    reg = (Uint16)(PWM_TBPRD(3) * _val);
    if ((_cmpA > oldTBPHS2Up) && (_cmpA <= reg)) {
        _cmpA = reg; // We add this to ensure PWM counting up action
    }
    PWM_TBPHS(3) = oldTBPHS2Up = reg;
    PWM_TBCTL(3) |= 1 << 13; // Up
    oldTBPHS2Dn = 0;
} else {
    reg = (Uint16)(PWM_TBPRD(3) * (2.0 - _val));
    if ((oldTBPHS2Dn >= _cmpA) && (_cmpA > reg)) {
        _cmpA = oldTBPHS2Dn + 1; // We add this to ensure PWM counting
down action
    }
    PWM_TBPHS(3) = oldTBPHS2Dn = reg;
    PWM_TBCTL(3) &= ~(1 << 13); // Down
    oldTBPHS2Up = PWM_TBPRD(3);
}
PWM_CMPA(3) = _cmpA;
}

// End of changing PWM3(phase shift) registers
// Start of changing PWM3(1ph) registers
// Set Duty Cycle
{
    DefaultType _val = __fsat(fV1, 2 + (-1), (-1));
    _val = PWM_TBPRD(2) * (((2 + (-1)) - _val) * (1.0 / 2));
    PWM_CMPA(2) = (int)_val;
}

```

```

// End of changing PWM1(1ph) registers
}

interrupt void Task_1()
{
    DefaultType fUDELAY6, fNOT1, fC3, fC2, fC1, fUDELAY1, fLIMIT_RANGE1,
    fSUMP1;
    DefaultType fC6;

    PSM_Timer1IntrEntry();
    fUDELAY1 = fGbiUDELAY1;

    fUDELAY6 = fGbiUDELAY6;

    fC6 = 1;
    fSUMP1 = fC6 + fUDELAY1;
    fLIMIT_RANGE1 = fSUMP1;
    for (;;)
    {
        if (fLIMIT_RANGE1 >= 20)
            fLIMIT_RANGE1 -= 20 - (-20);
        else if (fLIMIT_RANGE1 < (-20))
            fLIMIT_RANGE1 += 20 - (-20);
        else
            break;
    }
    fGbiUDELAY1 = fLIMIT_RANGE1;
    fC1 = 90;
    fGbiSUMP2 = fC1 + fLIMIT_RANGE1;
    fC2 = 180;
    fGbiSUMP3 = fC2 + fLIMIT_RANGE1;
    fC3 = 270;
    fGbiSUMP4 = fC3 + fLIMIT_RANGE1;

```

```

fNOT1 = (fUDELAY6 <= 0.3) ? 1 : 0;
fGblUDELAY6 = fNOT1;
PSM_GpioSetOutput(30, fUDELAY6 > 0.3 ? 1 : 0);
if (nGblSciState != PSC_SCI_INITIAL) {
    _ProcSciOutput(0, fLIMIT_RANGE1);
}
}

```

```
void Initialize(void)
```

```

{
    //PS_SysInit(2, 10);
    PS_SysInit(2, 10);
    PS_PwmStartStopClock(0); // Stop Pwm Clock
    PS_TimerInit(0, 0);
    PS_PwmInit(6, 0, 1, 1.e6/(40000*1.0), ePwmUseAB, ePwmStartLow1,
ePwmComplement, HRPWM_DISABLE); // pwmNo, pinSel, waveType, period,
outtype, PwmA, PWMB, UseHRPwm
    PS_PwmSetDeadBand(6, 0, 2, 3, 0, 0.5, 0.5);
    PS_PwmSetPhaseDelay(1, 1, 0 * (1.0 / 360.0));
    PS_PwmSetIntrType(6, ePwmNoAdc, 1, 0);
    //PS_PwmSetIntrVector(6, Task);
    PS_PwmSetTripAction(6, eTzHiZ, eTzHiZ);
    PWM_CMPA(6) = (2 + (-1) - 0) / (1.0 * 2) * PWM_TBPRD(6);
    PSM_PwmStart(6);

    PS_PwmInit(5, 0, 1, 1.e6/(40000*1.0), ePwmUseAB, ePwmStartLow1,
ePwmComplement, HRPWM_DISABLE); // pwmNo, pinSel, wave type, period,
outtype, PwmA, PWMB, UseHRPwm
    PS_PwmSetDeadBand(5, 0, 2, 3, 0, 0.5, 0.5);
    PS_PwmSetPhaseDelay(5, 1, 90 * (1.0 / 360.0));
    PS_PwmSetIntrType(5, ePwmNoAdc, 1, 0);
    PS_PwmSetTripAction(5, eTzHiZ, eTzHiZ);
    PWM_CMPA(5) = (2 + (-1) - 0) / (1.0 * 2) * PWM_TBPRD(5);
}

```

```
PSM_PwmStart(5);
```

```
PS_PwmInit(3, 0, 1, 1.e6/(40000*1.0), ePwmUseAB, ePwmStartLow1,
ePwmComplement, HRPWM_DISABLE); // pwmNo, pinSel, wave type, period,
outtype, PwmA, PWMB, UseHRPwm
```

```
PS_PwmSetDeadBand(3, 0, 2, 3, 0, 0.5, 0.5);
```

```
PS_PwmSetPhaseDelay(3, 1, 0.00556 * (1.0 / 360.0));
```

```
PS_PwmSetIntrType(3, ePwmNoAdc, 1, 0);
```

```
PS_PwmSetTripAction(3, eTzHiZ, eTzHiZ);
```

```
PWM_CMPA(3) = (2 + (-1) - 0) / (1.0 * 2) * PWM_TBPRD(3);
```

```
PSM_PwmStart(3);
```

```
PS_PwmInit(1, 0, 1, 1.e6/(40000*1.0), ePwmUseAB, ePwmStartLow1,
ePwmComplement, HRPWM_DISABLE); // pwmNo, pinSel, wave type, period,
outtype, PwmA, PWMB, UseHRPwm
```

```
PS_PwmSetDeadBand(1, 0, 2, 3, 0, 0.5, 0.5);
```

```
PS_PwmSetPhaseDelay(1, 1, 90 * (1.0 / 360.0));
```

```
PS_PwmSetIntrType(1, ePwmNoAdc, 1, 0);
```

```
PS_PwmSetTripAction(1, eTzHiZ, eTzHiZ);
```

```
PWM_CMPA(1) = (2 + (-1) - 0) / (1.0 * 2) * PWM_TBPRD(1);
```

```
PSM_PwmStart(1);
```

```
PS_PwmInit(4, 0, 1, 1.e6/(40000*1.0), ePwmUseAB, ePwmStartLow1,
ePwmComplement, HRPWM_DISABLE); // pwmNo, pinSel, wave type, period,
outtype, PwmA, PWMB, UseHRPwm
```

```
PS_PwmSetDeadBand(4, 0, 2, 3, 0, 0.5, 0.5);
```

```
PS_PwmSetPhaseDelay(4, 1, 180 * (1.0 / 360.0));
```

```
PS_PwmSetIntrType(4, ePwmNoAdc, 1, 0);
```

```
PS_PwmSetTripAction(4, eTzHiZ, eTzHiZ);
```

```
PWM_CMPA(4) = (2 + (-1) - 0) / (1.0 * 2) * PWM_TBPRD(4);
```

```
PSM_PwmStart(4);
```

```

    PS_PwmInit(2, 0, 1, 1.e6/(40000*1.0), ePwmUseAB, ePwmStartLow1,
ePwmComplement, HRPWM_DISABLE); // pwmNo, pinSel, wave type, period,
outtype, PwmA, PWMB, UseHRPwm

```

```

    PS_PwmSetDeadBand(2, 0, 2, 3, 0, 0.5, 0.5);
    PS_PwmSetPhaseDelay(2, 1, 270 * (1.0 / 360.0));
    PS_PwmSetIntrType(2, ePwmNoAdc, 1, 0);
    PS_PwmSetTripAction(2, eTzHiZ, eTzHiZ);
    PWM_CMPA(2) = (2 + (-1) - 0) / (1.0 * 2) * PWM_TBPRD(2);
    PSM_PwmStart(2);

```

```

    PS_GpioSetFunc(30, 0, eSync1Samp, eGpioOut, 0);

```

```

    PS_SciInit(28, 29, 115200, 0, aGblSciOutBuf, 256, &_ProcSciInputItem); //
Rx(GPIO28), Tx(GPIO29)

```

```

    PS_TimerInit(1, 40000L);
    PS_TimerSetIntrVector(1, Task_1); // set timer1 interrupt vector
//PS_TimerSetIntrVector(1, Task_1)
    PS_PwmStartStopClock(2); // Start Pwm Clock, start Timer1
}

```

```

void main(){ Initialize();
    PSM_EnableIntr(); // Enable Global interrupt INTM
    PSM_EnableDbgm();
    for (;;) {
        _ProcSciWaitStart();
    }
}

```

## ANEXO A – PROJETO E CÁLCULO DE PERDAS NO FILTRO DE SAÍDA

As perdas no filtro de saída LC, divide-se em duas partes, as perdas no capacitor de saída somada as perdas no indutor de saída.

As perdas no capacitor do filtro LC da Tabela 7, calculam-se através da equação (75), que representa a potência ativa.

$$P_{filtroLC} = R_{ESR\_LC} \cdot (I_{c\_rms\_LC})^2 \quad (75)$$

No qual a resistência  $R_{ESR\_LC}$  obtêm-se através do valor da tangente de perdas e da capacitância que são apresentados no catálogo do capacitor e pela equação (76).

$$R_{ESRLC} = \frac{\tan(\phi)}{2 \cdot \pi \cdot f_{filtroLC} \cdot C_{filtroLC}} \quad (76)$$

Segundo Petry (2020), os cálculos para o projeto de um indutor toroidal consistem em:

Realizar a escolha de um núcleo em um fornecedor e determinar em seu catálogo o valor do  $A_L$  e escolher um valor arbitrário de N para calcular o valor da indutância L, através da equação (77)

$$L = A_L \cdot N^2 \text{ [nH]} \quad (77)$$

Fazer o cálculo para a densidade do fluxo em corrente alternada ( $B_{AC}$ ), conforme se observa na equação (78):

$$B_{AC} = \frac{\mu_r \cdot \mu_0 \cdot N \cdot I_{AC}}{L_e} \text{ [T]} \quad (78)$$

Onde:

$L_e$  [mm] representa o comprimento do núcleo toroidal;

$\mu_r = \frac{\mu}{\mu_0}$  representa a permeabilidade relativa;

$\mu = \frac{B}{H}$  representa a permeabilidade absoluta;

$\mu_0 = 4\pi \cdot 10^{-7} [N \cdot A^{-2}]$  representa a permeabilidade no vácuo.

Finalmente se realiza o cálculo para o aquecimento do núcleo, que se obteve na equação (79)

$$\Delta T = \left( \frac{P_{nucleo}}{A_e} \right)^{0,833} [^{\circ}C] \quad (79)$$

Onde:

$A_e [mm^2]$  representa a área da seção do núcleo toroidal.

Contudo, a corrente contínua ( $I_{AC}$ ) é determinada pela equação (80).

$$I_{AC} = \frac{I_{dc} \cdot ripple}{2} [A] \quad (80)$$

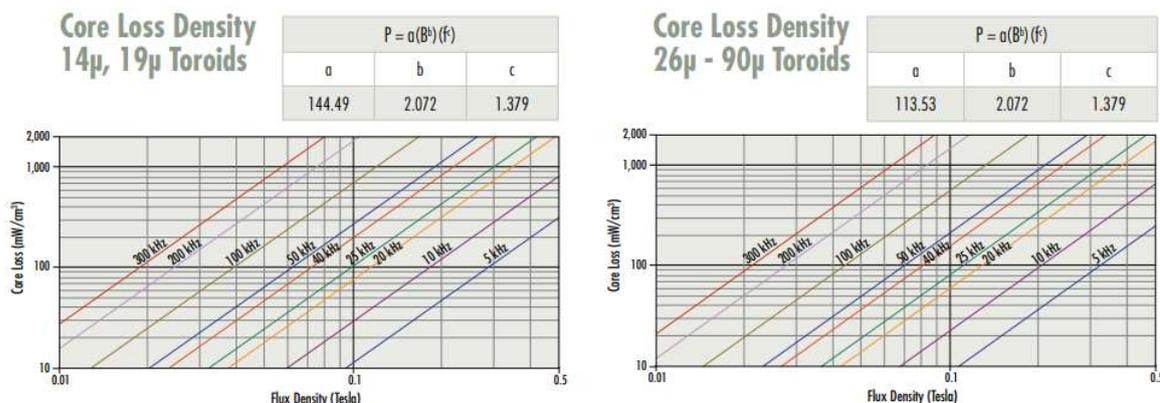
Encontrar o valor das perdas no núcleo ( $P_{nucleo}$ ), através do cálculo da densidade de fluxo de corrente alternada ( $B_{AC}$ ), encontra-se a densidade de perdas no núcleo  $\left( \frac{mW}{cm^3} \right)$  no gráfico, presente no catálogo de componentes do fornecedor no Gráfico 16, através da reta de frequência de chaveamento do conversor ( $f_s$ ) e desta forma realiza-se o cálculo das perdas no núcleo pela equação (81):

$$P_{nucleo} = V_e \cdot \text{densidade de perdas do núcleo} \quad (81)$$

Onde:

$V_e [mm^3]$  representa o volume do núcleo toroidal.

Gráfico 16 – Gráfico para encontro da densidade de perdas no núcleo da  
Magnetics.



Fonte: (Magnetics, 2023)

Na Tabela 29 verifica-se a escolha dos núcleos que serão usados no processo de otimização, no qual se observa os seus parâmetros e modelos, onde o núcleo escolhido é o de próxima geração da sendust Kool M $\mu$  MAX da Magnetics.

O material Kool M $\mu$ , apresenta baixa perda de núcleo com desempenho de polarização DC 50% para melhor manuseio de energia. A utilização do fio de cobre é reduzida pela manutenção da indutância usando menos voltas, ocasionando em economia no custo geral dos componentes. Com suas perdas superbaixas, o Kool M $\mu$  MAX não tem os mesmos problemas de elevação de temperatura apresentados em núcleos de pó de ferro (Magnetics, 2023).

Tabela 29 – Escolha e parâmetros dos núcleos da Magnetics para o projeto do inversor a capacitor flutuante com M níveis.

Níveis	L ( $\mu$ H)	Modelo	$\mu$	$A_L$ (nH/T <sup>2</sup> )	$A_e$ (mm <sup>2</sup> )	$L_e$ (mm)	$V_e$ (mm <sup>3</sup> )
3	139,5	0079534A7	19	33	174	126	22000
5	34,9	0077357A7	19	16	38,8	58,5	2270
7	15,5	0079303A7	19	14	31,7	56,7	1800
9	8,7	0079382A7	26	19	23,2	41,1	960
11	5,6	0079122A7	26	15	19,2	41,2	791
13	3,9	0079113A7	40	24	19,2	41,2	791

Fonte: Elaborado pela Autora.

De acordo com Petry (2011), o cálculo da bitola para o fio de cobre do indutor apresenta o seguinte equacionamento:

Inicialmente é realizado o cálculo para a profundidade de penetração ( $\Delta$ ) e posteriormente o diâmetro máximo do fio condutor de cobre ( $D_{fio\acute{m}ax}$ ), conforme se verifica nas equações (82) e (83).

$$\Delta = \frac{7,5}{\sqrt{f_s}} \quad (82)$$

$$D_{fio\acute{m}ax} = 2 \cdot \Delta \quad (83)$$

Para a determinação e escolha do fio condutor de cobre AWG não pode ser usado um condutor com diâmetro maior que  $D_{fio\acute{m}ax}$  e precisa-se também determinar a área do cobre ( $A_{cu} [cm^2]$ ), seção do cobre ( $S_{cu} [cm^2]$ ), e ( $\rho_{cu} [\Omega/cm]$ ) resistividade do cobre.

Com estes dados se tem o limite das especificações do cobre e pode-se realizar o cálculo da seção do condutor ( $S_{cond}$ ) e a quantidade de espiras do fio de cobre no indutor ( $N_{espiras}$ ), o qual se verifica nas equações (84) e (85).

$$S_{cond} = \frac{I_{Lo\acute{e}ficaz}}{J} \quad (84)$$

$$N_{espiras} = \frac{S_{cond}}{A_{cu}} \quad (85)$$

Onde:

$I_{Lo\acute{e}ficaz}$  representa a corrente eficaz do indutor toroidal;

$J$  é a densidade máxima de corrente que atravessa o condutor.

Na equação (40) o valor da seção do condutor ( $S_{cond}$ ) não pode ser superior, quando comparado ao valor da seção do cobre ( $S_{cu}$ ).

A partir dos equacionamentos apresentados se realiza o cálculo da resistência do fio ( $R_{fio}$ ) na equação (86) para determina-se as perdas no cobre ( $P_{cobre}$ ) pela equação (87).

$$R_{fio} = N \cdot \frac{\rho_{cu}}{N_{espiras}} \quad (86)$$

$$P_{cobre} = R_{fio} \cdot (I_{Loeficaz})^2 \quad (87)$$

As perdas no indutor ( $P_{indutor}$ ) são compostas pela soma das perdas no cobre e no núcleo, tipificado na equação (88).

$$P_{indutor} = P_{cobre} + P_{núcleo} \quad (88)$$

## ANEXO B - CÁLCULO DAS PERDAS NO DIODO DO MOSFET

As perdas por entrada em condução no diodo são calculadas, através de sua queda de tensão na equação (89).

$$P_{cond\_diodo} = V_{T0} \cdot I_{Dk\_med} + r_T \cdot (I_{Dk\_rms})^2 \quad (89)$$

Onde:

$P_{cond\_diodo}$  representa as perdas de condução do diodo do MOSFET;

$V_{T0}$  representa a queda de tensão sobre o diodo do MOSFET;

$I_{Dk\_med}$  representa a corrente média no diodo do MOSFET;

$r_T$  representa a resistência no diodo do MOSFET;

$I_{Dk\_rms}$  representa a corrente rms no diodo do MOSFET.

Nas equações (90), (91) e (92), apresenta-se as perdas, quando o diodo entra em condução.

$$P_{on\_diodo} = 0,5 \cdot (V_{FP} - V_F) \cdot I_{SD} \cdot t_{rr} \quad (90)$$

$$V_F = V_{T0} + r_T \cdot I_{Dk\_med} \quad (91)$$

$$r_T = \frac{V_{T0}}{I_{T0}} \quad (92)$$

Onde:

$P_{on\_diodo}$  representa as perdas por entrada de condução no diodo do MOSFET;

$V_F$  representa a tensão no diodo em condução;

$V_{FP}$  representa a tensão direta no diodo em condução;

$I_{SD}$  representa a corrente direta no diodo em condução;

$t_{rr}$  representa o tempo de recuperação reversa;

$I_{T0}$  representa a corrente da queda de tensão sobre o MOSFET.

Na equação (93), apresenta-se as perdas do diodo em bloqueio.

$$P_{off\_diodo} = Q_{rr} \cdot E \cdot f_s \quad (93)$$

Onde:

$P_{off\_diodo}$  representa as perdas em bloqueio para o diodo do MOSFET;

$Q_{rr}$  representa a carga de recuperação reversa;

$E_D$  representa a tensão no diodo, quando entra em bloqueio;

$f_s$  representa a frequência de chaveamento.

Na equação (94) verifica-se as perdas totais ( $P_{totais\_diodo}$ ) para o diodo no MOSFET, o qual é composto pelo somatório das perdas de condução ( $P_{con\_diodo}$ ), pelas perdas de entrada em condução do diodo ( $P_{on\_diodo}$ ) e com as perdas de entrada em bloqueio do diodo ( $P_{off\_diodo}$ ).

$$P_{totais\_diodo} = (P_{con\_diodo} + P_{on\_diodo} + P_{off\_diodo}) \quad (94)$$